

**KARADENİZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

ELEKTRİK - ELEKTRONİK MÜHENDİSLİĞİ ANA BİLİM DALI

**ENERJİ HATLARI ÜZERİNDEN DELTA MODULASYONLU
SES İLETİMİ**

YÜKSEK LİSANS TEZİ

Elek.-Elkn. Müh. Turgay DEĞERMENCİ

**MAYIS 2007
TRABZON**

**KARADENİZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

ELEKTRİK - ELEKTRONİK MÜHENDİSLİĞİ ANA BİLİM DALI

**ENERJİ HATLARI ÜZERİNDEN DELTA MODULASYONLU
SES İLETİMİ**

Elek.-Elkn. Müh. Turgay DEĞERMENCİ

**Karadeniz Teknik Üniversitesi Fen Bilimleri Enstitüsünde
" Elektronik Yüksek Mühendisi"
Unvanı Verilmesi İçin Kabul Edilen Tezdir.**

**Tezin Enstitüye Verildiği Tarih : 07.05.2007
Tezin Savunma Tarihi : 24.05.2007**

**Tez Danışmanı : Doç. Dr. İ. Hakkı ÇAVDAR
Jüri Üyesi : Yrd.Doç.Dr. Ayten ATASOY
Jüri Üyesi : Yrd.Doç.Dr. Cemal KÖSE**

Enstitü Müdürü :Prof. Dr. Emin Zeki BAŞKENT

Trabzon 2007

ÖNSÖZ

Enerji hatları üzerinden bilgi transferiyle ilgili yaptığım çalışmalar, bu tekniğin başka nerelerde kullanılabileceği konusunda araştırmalar yapmama sebep olmuştur. Her zaman ilgimi çeken ses iletişimini enerji hatları üzerinde gerçekleştirmek amacıyla bu projeme başladım.

Bana öncelikle bu tez çalışmamla başlamam da yol gösteren ve proje çalışmam boyunca desteğini hiç eksiltmeyen sevgili hocam Doç. Dr. İ. Hakkı Çavdar'a

Devre çalışmalarım esnasında yardımlarını esirgemeyen ve bana devre çalışmalarım esnasında gerekli ekipmanı sağlayan Tebosan proje mühendisi, Elektronik Yük. Müh. Engin Karadeniz'e

Her zaman için maddi ve manevi desteğini benden esirgemeyen kardeşim Elektronik Yük. Müh. Tuncay Değermenci ve Orhan Değermenci'ye teşekkürü bir borç bilirim.

Turgay DEĞERMENCİ

Trabzon 2007

İÇİNDEKİLER

	<u>Sayfa No</u>
ÖNSÖZ.....	II
İÇİNDEKİLER.....	III
ÖZET.....	VI
SUMMARY.....	VII
ŞEKİLLER DİZİNİ.....	VIII
TABLolar DİZİNİ.....	XI
SEMBOLLER DİZİNİ.....	XII
1. GENEL BİLGİLER.....	1
1.1. Giriş.....	1
1.2. PLC Sisteminin Gelişimi.....	1
1.3. Sesin Örneklenmesi.....	2
1.4. Sayısal Ses İşleme... ..	3
1.4.1. ADC ve DAC Gürültüsü Nedir?.....	4
1.4.2. Ses Kodlama	5
1.4.3. Modülasyon Çeşitleri.....	6
1.4.3.1 Faz Kaydırmalı Anahtarlama.....	6
1.4.3.2 Frekans Kaydırmalı Anahtarlama.....	7
1.4.3.3 Genlik Modülasyonu.....	7
1.4.3.4 Artık Yan Band Modülasyonu.....	7
1.4.3.5 Darbe Genişlik Modülasyonu.....	7
1.4.3.6 Darbe Puls Modülasyonu.....	7
1.4.3.7 Darbe Kod Modülasyonu.....	8
1.4.3.8 Darbe Genlik Modülasyonu.....	8
1.4.3.9 Delta Modülasyonu.....	8
1.4.4. Örneklem ve Nicelendirme.....	8
1.4.4. Over Sampling.....	10
1.5. Ses İletiminde Delta Modülasyonu.....	11
1.5.1. Delta Modülasyonu ve DPCM.....	12
1.5.2. Delta Modülasyonu.....	13

1.5.3.	Sayısal CVSD.....	18
1.5.4.	Delta Modülatörünün Avantajları.....	20
1.5.5.	Delta Modülatörünün Dezavantajları.....	21
1.5.6.	Süzgeçler.....	21
1.5.7.	Delta Modülasyonu Uygulamaları.....	21
1.5.8.	Sigma Delta Modülasyonu.....	24
1.5.9.	Bit Stream (Bit Dizileri).....	25
1.5.9.1.	Alçak Geçiren Filtre.....	25
1.5.10	Sigma Delta Modülatör.....	25
1.6.	PLC Sisteminde Mikro İşlemci Uygulamaları Gelişimi	29
1.6.1	Radyo Programlarının İletilmesi.....	30
1.6.2	Otomotiv.....	31
1.6.3	Girişim.....	31
1.6.4	Dünyadaki Bazı PLC Uygulamaları.....	32
2.	YAPILAN ÇALIŞMALAR, BULGULAR VE TARTIŞMA	34
2.1.	Giriş.....	34
2.2.	Delta Modülasyonlu Ses İletişim Devresinin Yapısı.....	34
2.2.1.	PLC Modülatör Demodülatör.....	35
2.2.2.	Kuplaj Devresi.....	36
2.3.	Enerji Hattı Data İletim Standartları.....	36
2.4.	PLC Modemlerinde Kullanılan Malzemeler.....	38
2.4.1.	ST7538 Tüm devresi.....	38
2.4.2.	707VX-T1002N Trafosu	42
2.5.	ST7538 Data Alım Yolu.....	42
2.5.1.	Yüksek Algılama Modu.....	43
2.5.2.	İşaret Tespiti.....	43
2.6.	Harici Güç Yükselteci Kontrolü.....	43
2.7.	Senkronizasyon Düzeltme Sistemi.(PLL).....	43
2.7.1	Taşıyıcı ve Preamble Algılama.....	44
2.7.1.1	Taşıyıcı Algılama.....	44
2.7.1.2	Preamble Algılama.....	45
2.8.	ST7538 Data İletim Yolu.....	46
2.8.1.	Host Controller Senkronize İletişim Modu.....	46

2.8.2.	Host controller asenkronize iletişim modu.....	46
2.9.	Frekans atlamalı anahtarlama	47
2.10.	PIC16F877 Mikro İşlemcisi.....	49
2.11.	Analog/Dijital Dönüştürme.....	52
2.11.1	A/D Dönüştürme Saatinin Seçilmesi.....	57
2.11.2	Analog Port Bacaklarının Ayarlanması.....	57
2.11.3	A/D Dönüştürme.....	57
2.11.3.1	A/D Sonuç Registerı.....	58
2.12.	TMR0 Zamanlayıcı (Örnekleme Gecikmesi).....	58
2.12.1	TMR0 Kesmesi (Interrupt).....	58
2.13	Uygulama Devrelerinin İncelenmesi.....	59
2.13.1.	Alıcı ve Verici Modem Devresi Kuplaj Katı.....	59
2.14.	Mikro İşlemci İle Delta Modülasyonu.....	61
2.14.1.	Analog Girişi Oku.....	62
2.14.2	Basamak Gerilim Değerini Yükle.....	63
2.14.3.	Okunan Değeri İlk Değer Olarak Kaydet.....	63
2.14.4	Analog Değeri Oku.....	63
2.14.5	AN0H-ILKDEGERH (En Anlamlı Bitler).....	64
2.14.6	AN0L-ILKDEGERL (En Anlamsız Bitler).....	64
2.15	Delta Modülatör Devresi Kısımları.....	65
2.15.1	Simetrik Besleme.....	65
2.15.2	Modülatör Kısmı.....	65
2.15.3	Giriş Katı.....	65
2.16	Modülatör Kısmının Gözlenmesi.....	66
2.17	Sabit Ton'da Ses İşaretinin Osiloskop İle Analizi.....	70
2.18	1kHz Periyodik Giriş İşareti İçin Osiloskop Analizi.....	77
3.	SONUÇLAR.....	79
4.	ÖNERİLER.....	80
5.	KAYNAKLAR.....	81
	ÖZGEÇMİŞ.....	84

ÖZET

Ses iletişimi geçmişten günümüze kadar insanoğlunun vazgeçilmezleri arasında yer almıştır. Dolayısıyla gelişimi de ihtiyaçların artmasıyla olağanüstü bir hızda gerçekleşmiştir. Günümüzde ses iletişiminin bir çok yöntemi vardır. Ses iletişimine göre oldukça yeni bir teknoloji olan enerji hatları vasıtasıyla veri iletimi de bu yöntemler arasında yerini almıştır.

Projenin amacı delta modülasyonu ile sayısal forma dönüştürülen analog ses işaretinin enerji hatları üzerinden PLC modemi kullanarak iletiminin sağlanmasıdır. Projede delta modülasyonunu gerçekleştirmek için programlanabilir mikro işlemci kullanılmıştır. Ayrıca enerji hattı üzerinden ses iletimini yapabilmek için alıcı ve verici PLC modemleri kullanılmıştır. Bu modemler vasıtasıyla bilgi enerji hattına verilmekte ve karşı taraftan yine sayısal formda elde edilebilmektedir.

PLC modemleri kullanılarak FSK modülasyonu ile haberleşme yapılmıştır. ST firmasının ürettiği ST7538 tüm devresi kullanılmıştır. Delta modülasyonunu gerçekleştirmek için PIC16F877 mikro işlemcisi kullanılmıştır. Bu ana elemanlar haricinde devreyi elektrik hattına bağlamak için gerekli bazı elemanlar ile sesi dönüştürmek için (mikrofon, amfi, hoparlör) gerekli diğer yan elemanlar da kullanılmıştır.

Sonuç olarak sistemde ses haberleşmesi half duplex olarak yapılmıştır. Half duplex iletişim nedeniyle ses haberleşmesinde kesintiler olmaktadır. İletişim esnasında meydana gelen gürültüler daha kaliteli filtrelerin kullanılmasıyla giderilebilmektedir.

Anahtar Kelimeler: Elektrik Hatlarından Haberleşme, Delta Modülasyonu, Ses İletişimi, FSK Modülasyonu

SUMMARY

Voice Communication Over Power Lines Using Delta Modulation

Voice communication has an important place in human life from past to the present. Therefore, development of this system has been in an extraordinary fast. Today there is a lot of way providing voice communication. Power line which is newer technology than voice communication today get a place among these kind of communication techniques.

Aim of this project is transmitting analog voice signal transformed digital form using delta modulation over power lines using PLC modems. Micro controller used for delta modulation at this project. And transmitter and receiver PCL modems used for providing voice communication over power lines. These modems transmit data through power line and reproduce digital signal in receiver side.

The communication technique used in modems are FSK(Frequency Shift Keying) modulation. ST7538 processor which is produced by ST used in PLC modems. PIC16F877 micro controller used for Delta Modulation. Some voice circuit componenets (microfon, amplifier, speaker) and power line circuit componenets (power source) also used in communication circuit.

As result, voice communication is provided as half dublex at this project.. Because of half dublex communication some interrupts stops communication. But voice quality wasn't so good. To get better results, further filter design studies must be continued.

Keywords: Power line Communication, Delta Modulation, Voice Communication, FSK Modulation.

ŞEKİLLER DİZİNİ

	<u>Sayfa No</u>
Şekil 1. Basit bir PCM modülasyonu akış şeması.....	6
Şekil 2. Analog işaretin örnekleme ve nicelendirilmesi.....	9
Şekil 3. Zaman ve frekans domeninde örnekleme.....	10
Şekil 4. Oversampling ve yeni hata dizisi $e[n]$	11
Şekil 5. Step fonksiyonuna 1-Bit Delta modülasyonunun tepkisi.....	15
Şekil 6. Sinüs fonksiyonuna Delta modülasyonunun Tepkisi.....	16
Şekil 7. Delta modülatör ve demodülatörü.....	17
Şekil 8. Delta modülasyonunun küçük ve büyük adım büyüklüklerine tepkisi.....	17
Şekil 9. Sinüs işareti için delta modülasyonu.....	18
Şekil 10. 16 kere örneklenmiş DM işareti.....	19
Şekil 11. Maksimum eğim aşımı.....	20
Şekil 12. Sayısal iletişim sıkıştırma.....	22
Şekil 13. Sayısal iletişim yığılması.....	22
Şekil 14. Örnek bir delta modülatörü ses devresi	24
Şekil 15. Analog sigma delta modülatör blok diyagramı.....	26
Şekil 16. Sayısal sigma delta modülatör blok diyagramı.....	26
Şekil 17. Sigma-delta kodlayıcı.....	28
Şekil 18. 16 kere örneklenmiş SDM işareti.....	28
Şekil 19. Master modem, şebeke ve slave modem gösterimi.....	35
Şekil 20. Güç hatları için dijital haberleşme sistemi.....	36
Şekil 21. CENELEC standartlarına göre bant genişlikleri.....	37
Şekil 22. PLCC soketli ST7538' in bacak bağlantıları.....	39

Şekil 23. 707VX – T1002N trafosu bağlantı şekli.....	42
Şekil 24. ST7538 PLL Lock-in (kilitleme) aralığı.....	44
Şekil 25. Rx süresince CD_PD durumu.....	45
Şekil 26. Bilgi alma yolu (Rx) blok diyagramı.....	45
Şekil 27. İletim yolu blok diyagramı.....	47
Şekil 28. FSK modülasyonlu işaret.....	48
Şekil 29. Lojik 0 ve lojik 1 FSK gösterimi.....	48
Şekil 30. PIC16F877 pin bağlantı şekli.....	50
Şekil 31. PIC16F877 register adresleri.....	51
Şekil 32. ADCON1 register PCFG3:PCFG0: ayar bitleri.....	55
Şekil 33. A/D modülü blok diyagramı.....	56
Şekil 34. ST7538 giriş ve çıkış katı.....	60
Şekil 35. PLC modem kublaj katı.....	60
Şekil 36. ST7338 PLC modem.....	61
Şekil 37. PIC16F877 delta modülasyonu akış şeması.....	62
Şekil 38. Modülatör giriş katı.....	66
Şekil 39. Delta modülatör girişine sabit bir gerilim uygulanması.....	67
Şekil 40. 100Hz giriş işareti için delta modülatörü tepkisi.....	67
Şekil 41. 1kHz giriş işareti için delta modülatörü tepkisi.....	68
Şekil 42. 2kHz giriş işareti için delta modülatörü tepkisi.....	68
Şekil 43. 1kHz sinüs işareti için düşük basamak gerilimi seviyesi etkisi.....	69
Şekil 44. 1kHz Sinüs işareti için yüksek basamak gerilimi seviyesi etkisi.....	69
Şekil 45. Sabit tonda analog ses işareti.....	70
Şekil 46. Verici devre delta modülatörü sayısal ses çıkışı.....	71
Şekil 47. Sabit gerilimli işaret için delta modülatör çıkışı.....	72

Şekil 48. Alıcı modem çıkışındaki ses işareti.....	73
Şekil 49. Sabit gerilimli işaret için alıcı modemde elde edilen sayısal ses işareti	74
Şekil 50. Alıcı modemde elde edilen ses işareti	75
Şekil 51. 1khz periyodik giriş işareti	77
Şekil 52. Verici devre delta modülatörü sayısal ses çıkışı.....	77
Şekil 53. Alıcı modem çıkışındaki sayısal işaret.....	78
Şekil 54. Alıcı modem çıkışında elde edilen işaret	78

TABLolar DİZİNİ

	<u>Sayfa No</u>
Tablo 1. Analog ve sayısal modülasyon çeşitleri	5
Tablo 2. ST7538 bacak bağlantıları	40
Tablo 3. Mark ve Space frekanslarının gösterimi.....	48
Tablo 4. PIC16F877 mikro işlemci teknik özellikleri.....	52

SEMBOLLER DİZİNİ

A/D	:Analog dijital çevirici
ADC	:Analog dijital dönüştürücü
AVDD	:Analog besleme
AVss	:Analog toprak
C	: Bit hızı
D/A	:Dijital analog çevirici
dB	:Decibel
DC	:Doğru gerilim
DM	:Delta Modülasyonu
DVcc	:Sayısal buffer besleme gerilimi
DV _{DD}	:Dijital güç kaynağı
DV _{SS}	:Dijital toprak
F	:Frekans
FSK	:Frekans kaydırmalı anahtarlama
Hz	:Frekans birimi
IPL	:Enerji hattı internet iletişimi
PAM	:Darbe genlik modülasyonu
PCM	:Darbe kod modülasyonu
PLC	:Güç hattı haberleşmesi
PSK	:Faz kaydırmalı anahtarlama
PWM	:Darbe genişlik modülasyonu
RF	:Radyo frekansı
RSTO	:Reset çıkışı
Rx	:Alıcı
Rx/Tx	:Rx veya Tx mod seçme girişi
S/N	:İşaret gürültü oranı
SDM	:Sigma delta modülasyonu
SACDs	:Süper ses cd
T	:Periyot (s)
Tx	:Verici

TX9	:9-Bit verici enable
TX9D	:İletilen datanın 9. biti
TxD	:Verici data girişı
TXEN	:Verici enable
TxIFI	:Verici filtre girişı
V	:Volt
W	:Watt
W	:Bant genişliđi

1. GENEL BİLGİLER

1.1. Giriş

İnsanlar günümüzde artık yazılı, görüntülü ve sesli olarak haberleşebilmenin bir çok yöntemini bulmuştur. Gelişen teknolojiyle birlikte haberleşmede de olağanüstü gelişmeler sağlanmıştır. Veri takibi, uzaktan kontrol, yüksek gerilim hatları haberleşmesi, otomatik sayaç okuma, ev otomasyonu, ses ve görüntü iletimi, internet bağlantısı vb.. bir çok uygulamada faydalanılan enerji hatları üzerinden haberleşme (PLC) artık günümüzde yerini almaya başlamıştır.

İnsan sesinin sayısallaştırılması düşüncesi ise ilk olarak 1940 yıllarında ortaya çıkmıştır. Bu düşüncenin ortaya çıkmasının ana nedenlerinden biri mesaj güvenliğidir. Sayısal haberleşme ekipmanlarının pahalı ve karmaşık olmasının başkaları tarafından gizlice dinlenme olasılığını azaltacağı düşünülmekteydi. Yine de entegreli devre çağına kadar sayısal teknolojiye pek sıcak bakılmamaktaydı [1].

1.2. PLC Sisteminin Gelişimi

Elektrik enerjisi şebekelerinin elektrik nakli amacıyla kullanılmaya başlanmasıyla birlikte, veri iletimi içinde araştırmalar başlamıştır. Elektrik hatları ile ses iletimi 1930' lu yıllarda gerçekleştirilmiştir.

1998 yılından sonra elektrik sektöründe serbestleşme hareketleri başlamıştır. Telekomünikasyonda tam rekabet ortamının sağlanması, elektrik hattı üzerinden haberleşme hizmetleri vermek amacıyla yeni pazarların oluşmasına olanak sağlamıştır. Şirketler, enerji dağıtım hatlarının telekomünikasyon alanında kullanılabilmesi için teknolojik çalışmalara ağırlık vermişlerdir. Elektrik şirketleri, bu teknoloji ile müşterilerine farklı hizmetler sunmayı ve böylece müşteri sayısını artırmayı planlamaktadırlar. Bu sistemin avantajı mevcut altyapı ile yerleşik işletmecilerle rekabete girebilmelerine olanak vermesidir [2].

1.3. Sesin Örnekleme

20.yy'ın ilk yarılarında, mors ve analog sistemler birlikte kullanılmaktaydı. Telefon mors alfabesi yanında ses ile iletişime olanak verdiği için favori olmuştu fakat mors alfabesi uzak mesafelerde güvenli ve ucuz olması nedeniyle yine de daha cazip gözükmekteydi. Bilim adamları daha sonra analog işaretlerin, mors alfabesinde olduğu gibi sayısal darbelerle nasıl iletilebileceği konusunu araştırmaya başladılar. Pioneers, E.T. Whitaker, P.M.Rainey, Harold Nyquist ve Claude Shannon bir işaretin nasıl örnekleneceğini bulmuşlardır [3].

Örnekleme Nyquist teoremi temel alınarak yapılmaktadır. Eğer bir işaret belirli bir periyotta ve belirli zaman aralıkları için frekansının en az 2 katı frekansta örneklenirse orijinal işaret bu örneklenmiş işaretten elde edilebilir. Örneğin 4kHz'lik bir ses işareti için 8kHz örnekleme periyodu gereklidir, dolayısıyla her 125µs'de bir örnek alınmalıdır.

İnsanlar 20 ile 20kHz arasındaki frekansları duyabilmektedir ve dolayısıyla sesin minimum 40kHz frekans ile örnekleme gerekmektedir. Genç insanlar 18kHz'e kadar sesleri duyabilirken yaşı 60'ın üzerinde olan insanlar 7kHz üzeri sesleri algılamakta zorluk çekmektedirler [4]. Ayrıca kulaklarımız ses seviyesindeki küçük farkları algılayamamaktadır ve milyon değerlerde (20 bits) örneklenmiş bir işareti orijinal işaretin eş değeri olarak kabul etmektedir. Çoğu insanlar 65000 değerlik örnekleme bir işarettaki farkı algılayamazlar (compact disklerde olduğu gibi) [5].

Ses frekansla ve orijinaline eşit genlikle analog elektrik işaretine dönüştürülebilir. Örnekleme işaretin genliğini ölçer ve sayısal formda kaydeder. Bu işlem belirli aralıklarla devam ettirilir, ortaya çıkan matrix sayısal olarak orijinal işarete benzemektedir. Matrix ters prosedüre izin vermektedir ve böylelikle orijinal işaretin tekrar elde edilmesi sağlanabilmektedir. Matrix işaretin sayısal sunumudur. Yani sayısal sestir.

Yani kısacası sesin örneklemeinde ki amaç sesin sonradan elde edilebilecek şekilde yaklaşık bir benzerinin oluşturulmasıdır. Böylelikle işaretin tamamı yerine örneklenmiş bir benzeri elde edilmektedir [3].

Sayısal sistem temel olarak bir A/D ve bir D/A dönüştürücüden oluşmaktadır. Sayısal sistemlerin iletim kalitesini etkileyen iki etken genlikteki ve zamandaki değişimdir. Örnekleme hızının (örnek/saniye) ses işaretindeki maksimum frekans bileşeninin en az iki katı olması gerektiği Nyquist Teoremi ile belirtilmiştir. Araştırmalar

8-bit çözünürlükte 8kHz örnekleme hızının kaliteli bir ses işareti sağladığını göstermiştir. Tam bit hızı:

$$C = (8 \text{ bits}) \times (8 \text{ kHz}) = 64000 \text{ bits/saniye} \quad (1.1)$$

Bit/saniye değerinin azaltılması ses kalitesini oldukça düşürmektedir. Sonuç olarak tam bit hızı “C” kodlama kalitesinin kaba bir ölçüsüdür. “C” iletim ortamında ki gerekli olan bit hızını da göstermektedir. Ses sistemleri tasarımında “C” önemli bir parametredir [1].

Ses sistemleriyle uğraşan kişiler en küçük bit hızını bulmak için uğraşmaktadırlar. Bit hızının azaltılmasının birkaç çeşit yöntemi vardır. Bunlardan biri sesin özelliklerinden yararlanılarak tasarlanan daha gelişmiş bir sayısallaştırıcı kullanılmasıdır. Enerji Hattı Üzerinden Delta Modülasyonlu Ses İletimi araştırmasında kullanılan yöntem sesin tayfindan yararlanılarak tasarlanan delta modülasyonudur. Diğer bir ses kodlama yöntemi PCM veya DPCM' dir.

İnsan kulağının 20 Hz ile 20kHz arasındaki sesleri duyabilmesine rağmen ses işaretindeki enerjinin %99'u 4kHz'in alt seviyelerinde bulunmaktadır. Ses işaretinin bu aralıkta sınırlandırılması iyi sonuçlar vermektedir. Daha önce de bahsettiğimiz gibi Nyquist Teoremine göre işarettaki maksimum frekansın iki katı örnekleme hızı kullanılması kaliteli bir ses elde edilmesinde yeterlidir. Bu hız $2f_{\max}$ Nyquist hızı olarak tanımlanmaktadır [6].

1.4. Sayısal Ses İşleme

Bugün sayısal ses işleme yöntemi bir çok sebepten analog ses işlemeye göre daha çekici bir tekniktir.

Analog ve sayısal ses işaretlerini kısaca kıyaslanırsa:

- Sayısal format güçlendiriciler vasıtasıyla çok uzak mesafelere haberleşmeye olanak sağlamaktadır.
- Sayısal ses işaretlerindeki gürültü analog ses işaretlerine göre çok daha yavaş artmaktadır.
- Entegre devrelerinin fiyatlarının düşmesiyle sayısal işaret işlemenin maliyeti oldukça düşmüştür.

- d. Analog devreler için kullanılması gereken filtrelerin ve diğer devrelerin maliyetleri yüksektir.
- e. Mesaj güvenliğinin sağlanması bit şifrelemesinin kolayca değiştirilebilmesinden dolayı sayısal sistemlerde çok daha kolaydır.
- f. Farklı sayısal mesajlar tek bir hat üzerinden iletilebilir ve karşı tarafta aralarında herhangi bir girişim olmadan tekrar ayrı ayrı elde edilebilirler.
- g. Ses, bilgi ve görüntü aynı hattan kolayca iletilebilirler.

Sayısal ses işleme analog işaretin bir mikrofon vasıtasıyla sayısal formata dönüştürülmesidir. Bazı işlemciler diğerlerine göre her bir analog örnek başına daha az bitle işareti dönüştürür. Eğer her iki sistemde de aynı kalite varsa, az bitle iletişim yapan işlemci daha pahalı ve karmaşıktır. En basit ses dönüştürücü yalnızca örnek genliğini sayısal değere dönüştüren PCM (Pulse Code Modulation) darbe kod modülasyonudur. İşaret iletir ve alıcı tarafında tekrar analog formata dönüştürülür.

Sayısal işaret işleminin ilk kısmı sayısal örnekleme çalışmasıdır. İkinci kısmı ise ses işaretinin özelliklerinin incelenmesidir. İnsan sesi gerçekten periyodik ve periyodik olmayan değişken kısımlardan meydana gelmektedir. Bu ve diğer özellikler basit bir PCM' den daha etkili ses kodlayıcıların tasarlanmasında sürekli kullanılmaktadır. Bu alternatif ses kodlayıcılardan biri de delta modülasyonu olarak adlandırılmaktadır. Delta modülasyonu ile daha az bit hızı kullanılarak PCM ile aynı kalitede ses işareti elde edilmektedir [1].

1.4.1. ADC ve DAC Gürültüsü Nedir?

Gürültü her zaman vardır. Gürültü miktarı a) oversampling hızına, b) modülatör derecesine bağlıdır. Kalıcı gürültüden dolayı ADC'a 16 bitlik bir çıkış sağlamak en anlamsız 8 bitin gürültü nedeniyle değişebileceğinden mantığa pek uygun değildir.

ADC dönüştürücülerde ortaya çıkan gürültülerden biri nicelendirme gürültüsüdür. Eğer bir ADC'a dc gerilim uygulanırsa çıkış sabit kalır. Giriş gerilimi düşük veya fazla olabilir, fakat gürültüsüdür. Bunun nedeni DC ölçülerde sabit hata rastgele hata veya beyaz gürültüdür. Sayısal bir işaret yalnızca 2^n değerlerinden biri olabilir, fakat analog giriş işaretinde bu herhangi bir değer olabilir. Bu nicelendirme gürültüsü olarak adlandırılmaktadır.

ADC dönüştürücüler teorik olarak Nyquist sınırına yakın bir bant genişliği elde etmek için pahalı alçak geçiren filtrelere ihtiyaç duymaktadır. Sigma delta dönüştürücüler yalnızca basit RC alçak geçiren filtrelere ihtiyaç duymaktadırlar. İkinci dereceden bir filtre oldukça uygun olacaktır.

Super Audio CDs (SACDs)' lerde bütün sistem analog girişten analog çıkışa kadar bir modülatör ve bir analog alçak geçiren filtreden oluşmaktadır. Teknik olarak SACDs' ler DVDs'dirler ve 2.8224MHz örnekleme frekansı kullanmaktadırlar [7].

1.4.2. Ses Kodlama

Bilgi işareti tarafından taşıyıcı frekansına ait herhangi bir özelliğin (genlik, frekans, faz) değiştirilerek bilgi iletilmesine modülasyon denir. Ses iletişim sistemi bir veya iki çeşit iletişim metodunu içeren (kablolu veya kablosuz), farklı cihazlarla (radyolar, mobil radyolar, telefonlar vb..) yapılabilmektedir. Ses iletiminin kaliteli olabilmesi için iletim ortamına en uygun modülasyon türünü seçmek gerekmektedir [8].

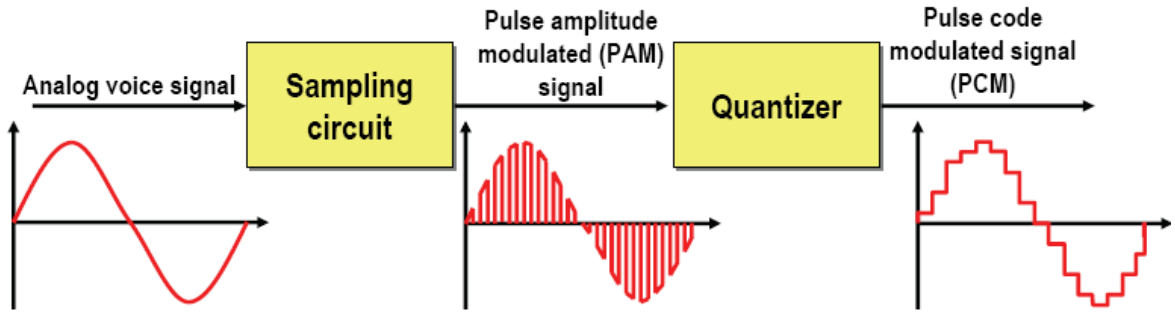
Tablo 1. Analog ve sayısal modülasyon çeşitleri [8].

1 <u>Analog modülasyon</u>	1 <u>Dijital (Sayısal) Modülasyon</u>
1.1 Genlik Modülasyonu	1.1 Analog Sayısal Modülasyon
1.2 Çift Yan Bant Modülasyonu	1.1.1 PAM Modülasyonu (Darbe Genlik Modülasyonu)
1.2.1 Taşıyıcısı Bastırılmamış ÇYBM	1.1.2 PWM Modülasyonu (Darbe Genişlik Modülasyonu)
1.2.2 Taşıyıcısı Bastırılmış Çift Yan Bant Modülasyonu	1.1.3 PPM Modülasyonu (Darbe Pozisyon Modülasyonu)
1.2.2.1 Tek Yan Bant Modülasyonu (SSB)	1.2 Tam Sayısal Modülasyon
1.2.2.2 Artık Yan Bant Modülasyonu (VSB)	1.2.1 PCM Modülasyonu (Darbe Kod Modülasyonu)
1.3 Açık Modülasyonu	1.2.2 Delta Modülasyonu
1.4 Frekans Modülasyonu (FM)	
1.5 Faz Modülasyonu (PM)	

Ses kodlama için bilinen en iyi yöntem Darbe Kod Modülasyonu (PCM)'dir. PCM 1937 yılında keşfedilmiş fakat transistorların buluşuna kadar kullanılmamıştır.

Modülasyon için gerekli üç adım;

- 1- Örnekleme
- 2- Nicelendirme
- 3- Kodlama



Şekil 1. Basit bir PCM modülasyonu akış şeması

1.4.3. Modülasyon Çeşitleri

1.4.3.1. Faz Kaydırmalı Anahtarlama

Bu metot klasik bir faz modülasyonuna benzemektedir. Giriş sinyali ikili bir sinyaldir ve sınırlı sayıda çıkış fazı mümkündür. İkili, dördü, sekizli ve onaltılı olarak, giriş ikili koda göre modülasyon yapılır. Demodülasyonu ise bunun tam tersidir. Kullanılan taşıyıcı frekansının 1-bitindeki fazının 0-bitindeki fazıyla 180 derece faz farkı olduğu faz terslemesi (yani 180 derece faz kayması) modülasyonudur. Bu metot çoğu zaman iki-faz modülasyonu olarak adlandırılır ve bir alıcı tarafından algılanması, iki değişik fazın tanınmasını ve orijinal sayısal dalga şeklinin yeniden üretilmesini gerektirir. Diferansiyel faz modülasyonu olarak adlandırılan diğer bir metot, bir önceki bite göre meydana gelen faz değişikliğini kullanır. Aynı zamanda etkili bit hızını ve böylece gerekli band genişliğini düşürmek için peş peşe bitler bir çift olarak kabul edilir.

1.4.3.2. Frekans Kaydırmalı Anahtarlama

Nispeten basit, düşük performanslı bir sayısal modülasyon biçimidir. Frekans modülasyonuna benzer ve sabit zarflı bir açı modülasyon biçimidir. Aradaki fark, modüle edici sinyalin sürekli değişen bir dalga biçimi değil, iki ayrı gerilim düzeyi arasında değişen ikili darbe akışı olmasıdır. Vericide taşıyıcı frekans ikili giriş verisi tarafından kaydırılır. Alıcıda ise bunun tam tersi bir işlem gerçekleştirilir.

1.4.3.3. Genlik Modülasyonu

Sayısal genlik modülasyonu her 1-bitinin taşıyıcı açık ve her 0-bitinin taşıyıcı belli bir gerilim seviyesinde kapalı yapacak şekilde düzenlenmesidir. Bu GM metodu ile dört değişik bit seviyesini üretecek şekilde de kullanılabilir.

1.4.3.4. Artık Yan Band Modülasyonu

Bu modülasyon tipi bir TV sinyali için gerekli band genişliğini düşürmek, fakat aynı zamanda çift yan band genlik modüle edilmiş sinyalin demodülasyonunda ki kolaylık ve düşük maliyeti korumak için sunulmuştur. Bu prensip kiralık hatlar ve BT modemleri kullanarak yüksek hızlı veri iletimi ile iki bilgisayarı birbirine bağlamak için kullanılmaktadır.

1.4.3.5. Darbe Genişlik Modülasyonu

Taşıyıcı darbe katarındaki her darbenin genişliğinin mesaj işaret genliği ile orantılı değiştirilmesi sonucu elde edilir. Bu orantı mesaj sinyal genliği arttıkça darbe genişliği artacak, sinyal genişliği azaldıkça darbe genişliği azalacaktır.

1.4.3.6. Darbe Puls Modülasyonu

Mesaj işaretinin genliği ile orantılı olarak darbe yerlerinin değiştirilmesi sonucu elde edilir.

1.4.3.7. Darbe Kod Modülasyonu

Mesaj işaret diğer sayısal modülasyonlarda olduğu gibi bir örnekleme frekansı ile örneklenir. Örneklenmiş bu işaret belirli sayıda dilimlere ayrılmış kuantalayıcıdan geçirilerek uygun seviyelere yuvarlatılır. Bu aşamadan sonra her bir kuanta seviyesine karşılık gelen 2'lik kodlar üretilerek modül işlemi tamamlanır.

1.4.3.8. Darbe Genlik Modülasyonu

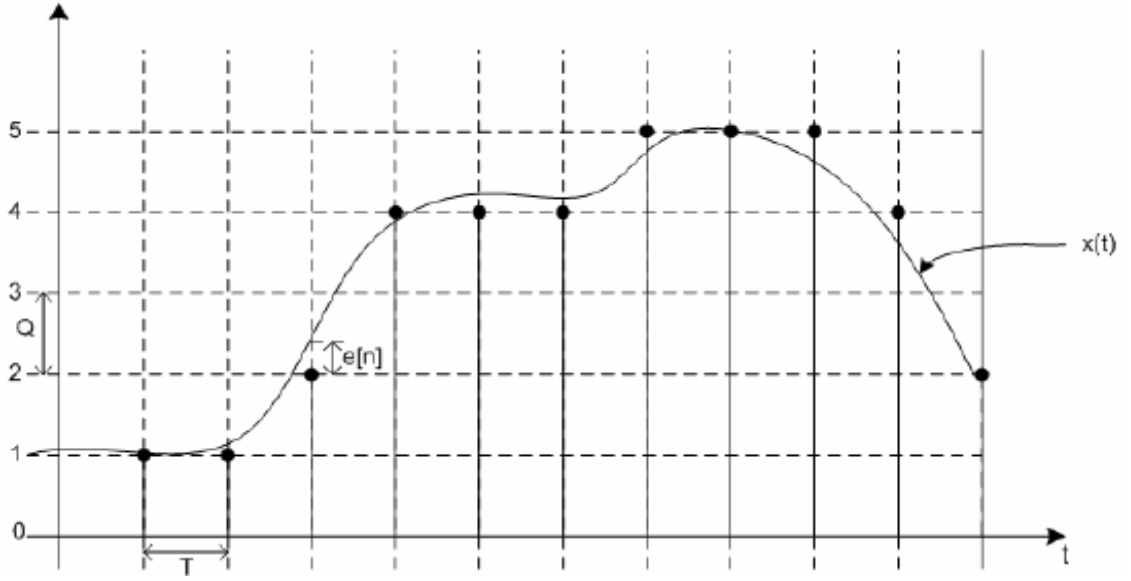
Taşıyıcı darbe dizisindeki her darbenin genliği bilgi işaretine bağlı olarak değişir. Bu modülasyonda bilgi işareti genliği arttıkça darbe genliği artmakta, bilgi işareti genliği azaldıkça darbe genliği azalmaktadır.

1.4.3.9. Delta Modülasyonu

İki tip delta modülasyonu mevcuttur. İlki olan Doğrusal delta modülasyonunda, işaretten alınan bir örnek genliğinin bir önceki örnek genlikle olan farkının pozitif ya da negatif oluşuna göre bir bitle ifade edilmesi esasına göre çalışır. İkinci çeşidi olan Adaptif delta modülasyonunda, giriş ve çıkış arasındaki farka bağlı olarak değişken delta aralıklarından biri seçilir. Çıkışta ise bu adım aralıklarına ilişkin ikili kodlar üretilir [35].

1.4.4. Örnekleme ve Nicelendirme

Analog bir işaretin sayısal olarak gösterilmesi iki işlemten meydana gelmektedir. İlki, işaret eşit T zaman aralıklarında ölçülür. Buna işaretin örnekleme frekansı $f=1/T$ ile örneklenmesi denir. Daha sonra işarete genliğine karşılık gelen bir sayı verilir. B- bit gösterimi ile 2^B kadar seçim vardır. Sonuç olarak, genlik en yakın sayıya yuvarlanır. Bu nicelendirme işlemidir. Şekil 2'de bu işlem gösterilmiştir.



Şekil 2. Analog işaretin örnekleme ve nicelendirilmesi

Bu prensibin iki temel sınırlaması vardır. Birincisi örnekleme sürekli zamandan ayrık zamana bir dönüştürmeyi yerine getirmektedir.

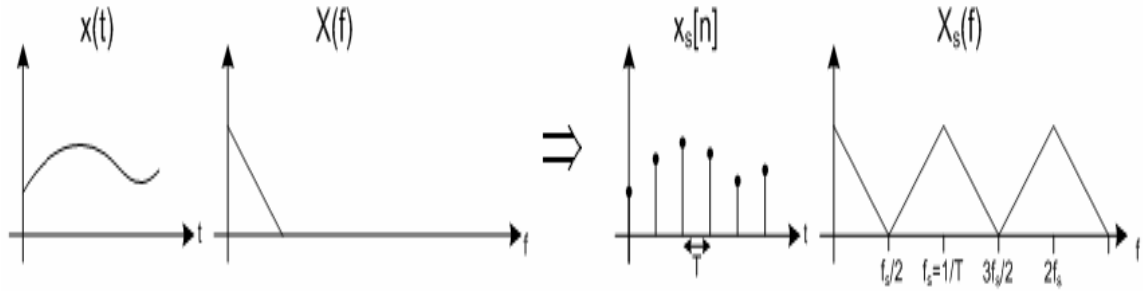
$$\begin{aligned} x(t) &= A \cos(2\pi f t + \Phi) & -\infty < t < \infty \\ x(n) &= A \cos(2\pi f T n + \Phi) & -\infty < n < \infty \end{aligned} \quad (1.2)$$

“n” tam sayı bir değerdir. Ayrık zamanlı bir işaret bütün n'ler için $x[n+N]=x[n]$ şartını sağlıyorsa periyodik olabilir.

En küçük N periyoduna temel periyot adı verilir. Kosinüs işareti için temel periyot 2π 'dir.

$$\cos(x) = \cos(x + 2\pi k), \text{ bütün } k \text{ değerleri için} \quad (1.3)$$

Bu şu anlama gelmektedir, her ayrık dizi $[-2\pi \leq 2\pi f T \leq 2\pi]$ olması şartıyla $\cos((2\pi f T)_k) = \cos(2\pi f T + 2\pi k)$ ayrıktır. Bunu frekans domeninde incelenirse, tekrarlanmış bir spektrum görülür. Örnekleme frekansı $f_s = 1/T$ olarak tanımlanırsa, zaman ve frekans domenindeki örnekleme sonuçları:



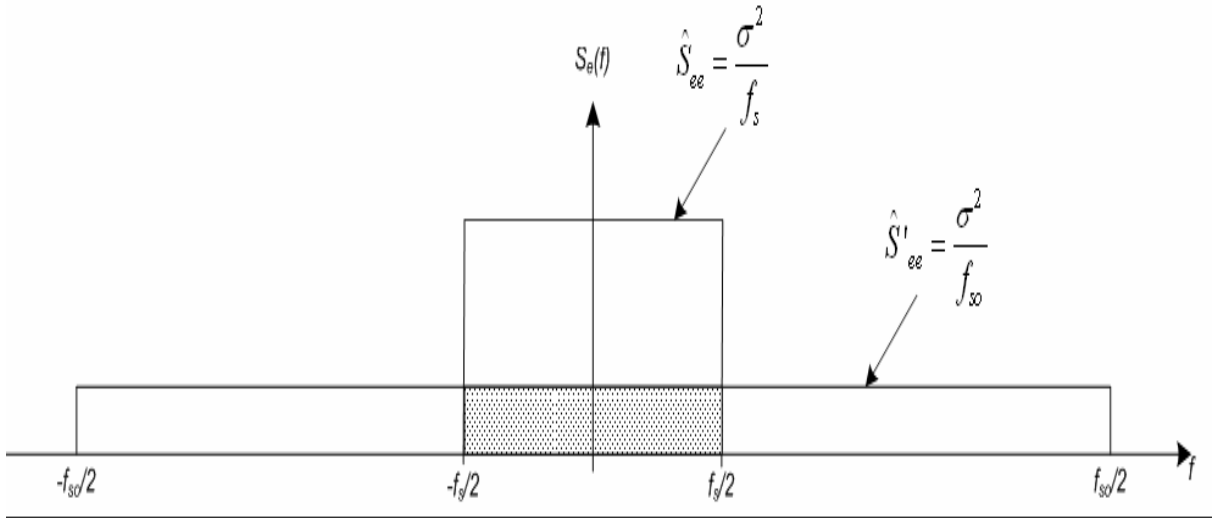
Şekil 3. Zaman ve frekans domeninde örnekleme

Yukarıda ki ifadelerden,

$[-f_s/2 \leq f \leq f_s/2]$ şartı ayrık örnekleme yapılacak her hangi bir analog işaret için yerine getirilmek zorundadır. Bu Claude Shannon ve Harry Nyquist tarafından 1940'lı yıllarda ortaya koyulmuştur. “ $f_s/2$ ” frekansı Nyquist Frekansı olarak adlandırılmaktadır. Şekilden de anlaşıldığı gibi Nyquist frekansının her iki tarafında da işaret mevcuttur. Her iki tarafta da işaret mevcut olmasından dolayı örneklemeden önce Shannon Teoremini yerine getirebilmek için işaretin alçak geçiren filtreden geçirilmesi gerekmektedir. Aksi takdirde, işaretin yüksek frekans bileşeni temel bantta yan bantlı işaretler üretecektir. Hem ADC öncesi hem de DAC sonrası filtreleme uygulanmalıdır [9].

1.4.5. Oversampling (Aşırı örnekleme)

Oversampling mevcut örnekler arasında yeni örneklerin değerlendirilmesi sürecidir. Oversampling sonrası yeni örnekleme hızı $f_{s0}=L.f_s$ (L defa oversampling) olur. Bununla birlikte hata dizisinin artık $T_0=1/f_{s0}$ aralığına sahip olduğu açıktır. Hata artık $[-f_s/2, f_s/2]$ den $[-f_{s0}/2, f_{s0}/2]$ aralığına yayılmıştır. Toplam gürültü gücünün azaltılmasına rağmen, oversampling durumunda bant geçiren aralığı $-f_s/2$ to $f_s/2$ olmaktadır. Bu nedenle çalışılan bant aralığında (şekil 4 'te gösterilmiştir), nicelendirme gürültü gücü L kadar azaltılmış oldu. Başka bir deyişle bit sayısının gösterdiğinden daha fazla çözünürlük olmuştur [9].



Şekil 4. Oversampling ve yeni hata dizisi $e[n]$

1.5. Ses İletiminde Delta Modülasyonu

Burada ses kodlamada ağırlıklı durulabilecek ses iletiminin iki özelliği vardır. İlk olanı insan işitsel sisteminin sınırlı kapasitesidir. İşitsel sınırlar konuşmacının sesin yeniden üretimindeki çeşitli eksikliklerden etkilenmemesini sağlar. Ses kodlama sistemi tasarlanırken bu aynı zamanda avantajlı da olabilir. Şöyle ki, konuşma mekanizması fizyolojisi meydana gelebilecek sinyal tipleri üzerinde güçlü kısıtlamalar koyar ve bu gerçek bir ses hattından alınan insan ses üretimindeki bazı durumları modellemede kullanılabilir .

Kodlama metotları üç genel sınıfa bölünebilir:

1. Basit dalga formu kodlayıcıları, veri oranı 16 kbits/s üzerinde işlem yapar:
 - a. Darbe Kodu Modülasyonu (Pulse Code Modulation-PCM)
 - b. Uyarlanabilir Diferansiyel Darbe Kodu Modülasyonu (Adaptive Differential Pulse Code Modulation-ADPCM)
 - c. Delta Modülasyonu (Delta Modulation-DM)
2. Analiz/Sentez sistemleri şunlardır:
 - a. Kanal Ses Kodlayıcılar (Channel Vocoders)
 - b. Sinüsoid Kodlayıcılar (Sinusoidal Coders)
 - c. LPC Ses Kodlayıcılar (LPC Vocoders)
 - d. Biçimlendirici Ses Kodlayıcılar (Formant Vocoders)
 - e. Etkin Parametre Kodlama (Efficient Parameter Coding)

- f. Parçasal/Fonetik Yapıdaki Ses Kodlayıcılar (Vocoders based on segmental/phonetic structure)
3. Orta düzey sistemler, yukarıdaki iki kategorinin bazı özelliklerine sahiptir ve 4-32 kbits/s bölgesindeki geniş bir alanı kapsar:
- a. Alt-Bant Kodlama (Sub-band Coding)
 - b. Kalanı basit kodlama ile doğrusal tahmin (Linear prediction with simple coding of the residual)
 - c. Uyarlanabilir Kestirimci Kodlama (Adaptive predictive coding)
 - d. Çoklu-sinyal LPC (Multipulse LPC)
 - e. Kod-uyarımli Lineer Tahmin (Code-excited linear prediction-CELP)

1.5.1. Delta Modülasyonu ve DPCM

Ses sistemleriyle uğraşan kişiler en küçük bit hızını bulmak için uğraşmaktadırlar. Bit hızının azaltılmasının birkaç çeşit yöntemi vardır. Bunlardan biri sesin özelliklerinden yararlanılarak tasarlanan daha gelişmiş bir sayısallaştırıcı kullanılmasıdır. Araştırmada kullanılan yöntem sesin tayfından yararlanılarak tasarlanan delta modülasyonudur. Diğer bir ses kodlama yöntemi PCM veya DPCM' dir. DPCM delta modülasyonundan daha etkilidir fakat tez araştırmasının dışındadır.

İletişim ve ses işlemlerinde kullanılan popüler tekniklerden biri de tek bit ADC ve DAC' dir. Her bir örnek için yalnızca tek bit gerekmektedir. Bir çok farklı devre konfigürasyonları olmasına rağmen, çoğu delta modülasyonunu baz almaktadır [10].

Basit PCM en basit sayısallaştırıcıdır ve en yüksek bit hızını sağlamaktadır. PCM kaliteli bir ses için 40 ile 60kb/sec bit hızına ihtiyaç duymaktadır. Aynı kalitedeki sesi elde etmek için gerilim farkından yararlanılarak tasarlanan sayısallaştırıcılar 16 ile 40kb/sec bit hızına ihtiyaç duymaktadır [6].

PCM oldukça güçlü ve etkilidir fakat kodlayıcı ve dekodlayıcıları oldukça karmaşıktır. Ayrıca çözünürlük biraz arttırıldığında bit sayısı da artmaktadır.

Standart PCM' lerde hafıza elemanı yoktur. Örneklenen işaret kodlanarak bir binary diziye eklenir. PCM' de ki sınırlamaların üstesinden gelebilecek bir alternatif kodlama sırasında önceki bilgilerden yararlanabilmektir. Bunu yapmanın yöntemlerinden biri kaynak kodu kullanan delta modülasyonudur [11].

DPCM' de işaret yerine yalnızca çok yakın örnekler arasında ki fark değeri kodlanmaktadır.

Örneğin; PCM 8000bit/s örnekleme bir sistemde 42kbit/s hızında oranında her biri 4 bit oluşturur. DPCM ise PCM kalitesinde ki sesi PCM' nin yaklaşık yarısı (32kbit/s) bir hızda elde etmektedir.

DPCM seste iyi çalışmasına rağmen modern işaretlerde kullanışlı değildir.

Delta modülasyonu sadece iki niceleme seviyesiyle DPCM' nin bir çeşididir. Analog işaret, yalnızca bir niceleme seviyesiyle yukarı veya aşağı hareket eden basamak fonksiyonuyla benzetilmektedir. Örneklenmiş dalga genişliği basamak geriliminin değerini aşarsa lojik 1, eğer basamak geriliminden küçük olursa lojik 0 üretilir.

Delta modülasyonunun çıkışı Orijinal işaretin tekrar elde edilebilmesine imkan veren bir ikilik dizidir.

Eğer analog işaret basamak geriliminin izleyebileceğinden daha hızlı hareket ederse nicelendirme hatası oluşur. Delta modülasyonu PCM ve DPCM' e göre çok daha basittir [11].

1.5.2. Delta Modülasyonu

Delta modülasyonu (DM) 1940'lı yıllarda telefon uygulamaları için geliştirilmiştir.

Delta modülatörü kanal hatalarına karşı toleransları nedeniyle NASA tarafından ses uygulamaları için seçilmiştir. Bugün, bu metodu kullanan bir çok askeri ve ticari sistemler bulunmaktadır [9].

Basitleştirilmiş bir kodlama yöntemi olan DM Avrupa'da geliştirilmiş, ilk patenti 1946 yılında Fransa'da alınmıştır [12]. İlk olarak 1952 yılında Philips Publication'da tanıtılan DM ile ilgili çalışmaların büyük bir kısmı Hollanda'da Philips laboratuvarlarında yapılmıştır.[2,15]. Gerçekleştirilme basitliği ve düşük bit hızlarında öteki sayısal kodlama yöntemlerine göre üstünlükleri bir çok araştırmacının ilgisini çekmiştir. Bu tür kodlama yönteminin matematiksel analizi oldukça zordur. Halen bu konuda teorik ve pratik bir çok çalışmanın yayınlanmakta olması, bu yöntemin henüz karma karışık ve bilinmeyen yönlerinin bulunduğu işaretidir [13].

Delta modülasyonu basit, güvenilir bir haberleşme ve I/O data işlemleri için etkili bir ses sayısallaştırma metodu haline getirilmiştir.

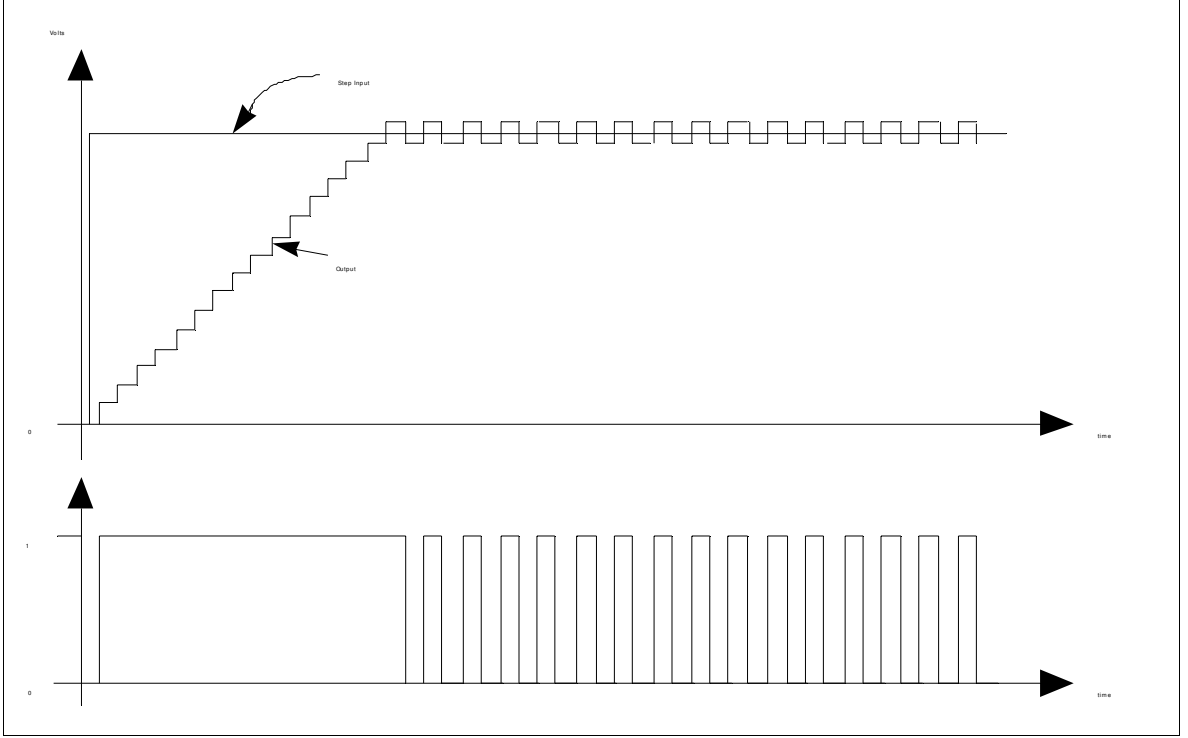
Delta modülasyonu basitleştirilmiş bir PCM' dir. Delta modülatörü periyodik olarak giriş işaretini örnekler, bir önceki değerle kıyaslar, ve kıyaslama sonucu artış veya azalmayı tek bir bitlik bilgiyle kodlar [14].

Analog giriş işareti başlangıçta sıfır voltta başlamaktadır. Daha sonra gerilim değeri değişmektedir. Delta modülasyonlu işaretin karakteristiğini inceleyelim. Eğer analog giriş işareti değer olarak artıyorsa, çıkış işareti sıfırdan çok birlerden oluşacaktır. Aynı şekilde, eğer analog giriş işareti değer olarak azalırsa, çıkış işareti sıfırlardan daha çok birlerden oluşacaktır. Yukarıda ifade edildiği gibi, bu basit bit işareti basit bir alçak geçiren filtreye eski haline kolayca dönüştürülebilmektedir [10].

Analog ses işaretini sayısallaştırırken gerilim seviyeleri arasında ki farktan yararlanmak analog ses işaretinin gerilim seviyelerini kullanarak sayısallaştırmaya göre çok daha ekonomiktir. Gerilim farkına göre yapılan sayısallaştırmada daha az bit kullanılmaktadır.

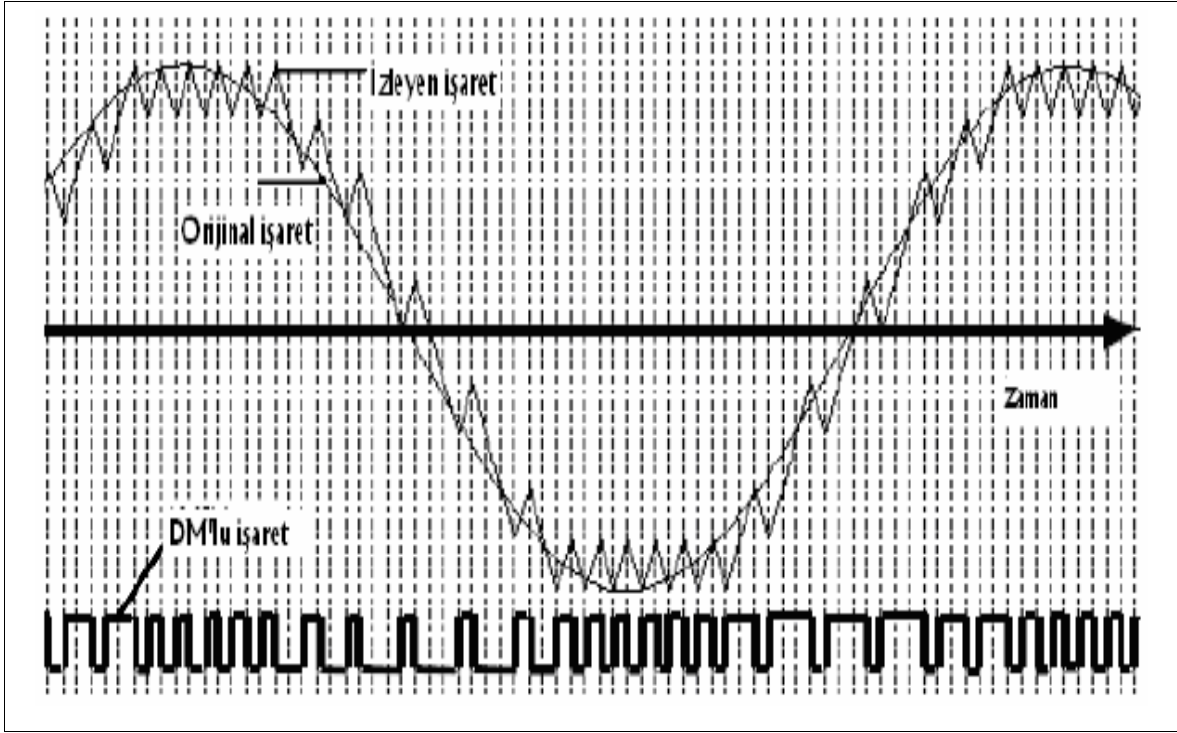
Delta modülasyonu fark sayısallaştırıcıların en basitidir. Bir analog giriş işareti önceki işaretin toplamıyla karşılaştırılır. Eğer fark pozitifse sayısal çıkış lojik 1 olur. Aksi durumda ise çıkış lojik 0 olur.

Şekil 5'te giriş işaretinin step fonksiyonu olması durumunda ki işaret yaklaşımı gösterilmiştir. Delta modülasyonu çıkışının başlangıcında ani bir çıkış gözlemlenmektedir. Düzgün durumda çıkış çıkış istenen değer etrafında sınırdalgalanmaktadır. Bunun nedeni niceleştiricinin asla sıfır çıkış vermemesi ve modülatörün çıkışının her seferinde artması veya azalmasındandır. Eğer bu dalgalanma çok büyükse (örneğin artış adımı çok büyükse) çıkış girişin zayıf bir benzeri olur. Bu artış büyüklüğünün ne kadar olabileceğini sınırlamaktadır. Diğer yönden, eğer artış çok az olursa adım değişiminin izlenmesi oldukça yavaş olacaktır.



Şekil 5. Step fonksiyonuna 1-bit delta modülasyonunun tepkisi

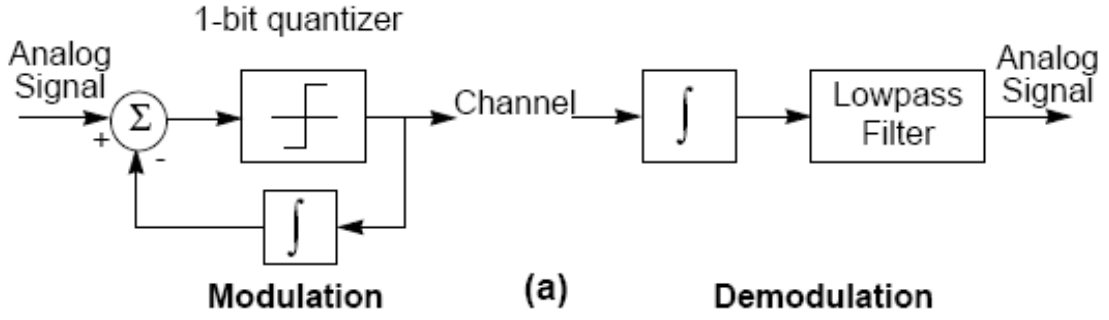
Şekil 6'da bir sinüs işareti için delta modülasyonunun tepkisi gösterilmiştir. Sinüs işareti maksimum meyiline ulaştığında, yaklaşımın sağlanması oldukça zorlanmaktadır. Çıkışın değişebileceği maksimum hız V/T ' dir. T örnekler arasında ki zamandır. Çıkışın analog girişi doğru bir şekilde izleyebilmesi için V/T sinüs işaretinin maksimum meyiliyle karşılaştırılabilir olmalıdır. Bu V ' nin artırılması veya T ' nin azaltılmasıyla sağlanabilir [6].



Şekil 6. Sinüs fonksiyonuna delta modülasyonunun tepkisi

İşaret işleme ve iletişim sistemlerinin performansı genellikle analog ve dijital bilgi arasındaki ara birimdeki dijital giriş işaretinin doğruluğuyla sınırlıdır. Analog-dijital (A/D) dönüşüm teknolojisi temeline dayanan Sigma-delta (SD) modülasyonu dijital işaret işlemcilerde kullanılabilen yüksek çözünürlüklü (12 bitten daha büyük) dönüştürücülere göre daha ucuz etkili bir alternatiftir.

Şekil 7'de temel ilkelerin açıklanabilmesi için basit bir delta modülatör ve demodülatörü gösterilmiştir. Modülatör negatif geri besleme çevrimini kullanan örneklemeli data sistemidir. Karşılaştırıcı o anki analog ses girişinin geri beslemede ki işareten daha büyük veya küçük olup olmasını algılamaktadır. Karşılaştırıcı çıkışı sürekli bir NRZ sayısal data seli elde etmek için bir flip-flop tarafından tetiklenmektedir. Bu sayısal data integrali alınarak karşılaştırıcıya geri döndürülmektedir. Geri besleme, integral alıcının giriş dalga formuna yaklaşmak için yukarı veya aşağı rampa işareti oluşturduğu bir sistemdir. Demodülatörde ki benzer bir integral alıcı filtre edildiğinde sesi tekrar verecek olan aynı dalga şeklini üretmektedir.



Şekil 7. Delta modülatör ve demodülatörü [5]

Delta modülatöründe iki önemli etken örnekleme frekansı ve adım büyüklüğüdür. Şekil 8’de ki grafiklerin 1.sinde adım büyüklüğü çok küçük seçilmiştir. Bu nedenle asıl işaret izlenememektedir. Diğer işaretle ise adım büyüklüğü çok fazladır ve yine ilk şekilde ki gibi işaret izlenememektedir.

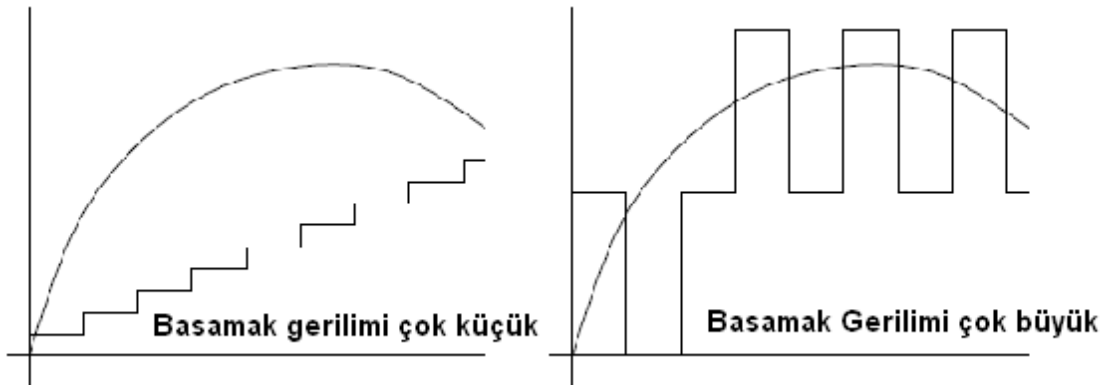
Eğer işaretin maksimum frekansı (cutoff w_m) bilinirse, işaretin değişebileceği maksimum hızı bulabiliriz.

İşaretin $f(t)=bcos(w_mt)$ olduğunu düşünelim,

$$\text{maksimum eğim: } \left[\frac{df}{dt} \right]_{\max} = bw_m = 2\pi b f_m \quad (1.4)$$

“a” adım büyüklüklü bir DM için olabilecek maksimum büyüme $a/T_s = a f_s$,

$$\text{Burdan } f_s \geq 2\pi b f_m / a = (2\pi b f_m) / (a/b) \quad [8,11] \quad (1.5)$$

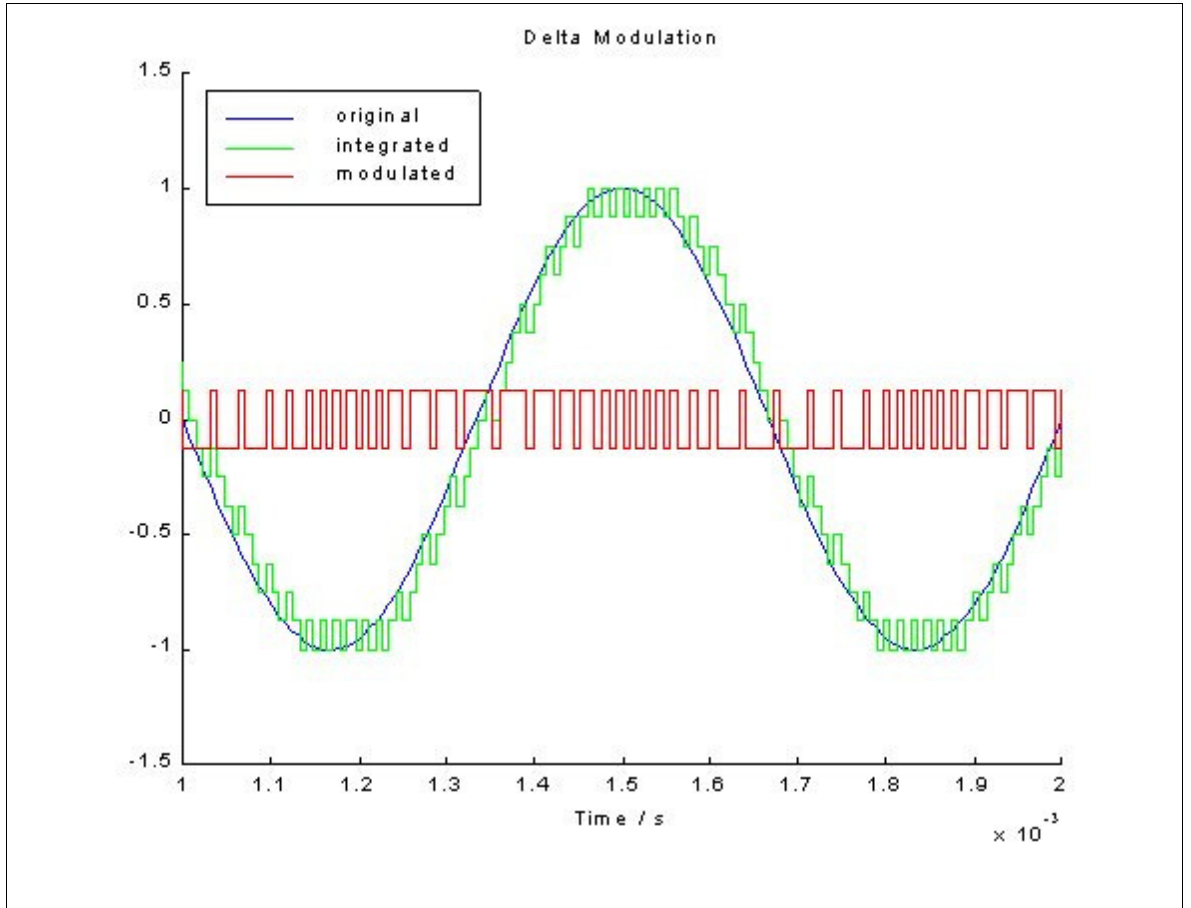


Şekil 8. Delta modülasyonunun küçük ve büyük adım büyüklüklerine tepkisi [34]

1.5.3. Sayısal CVSD

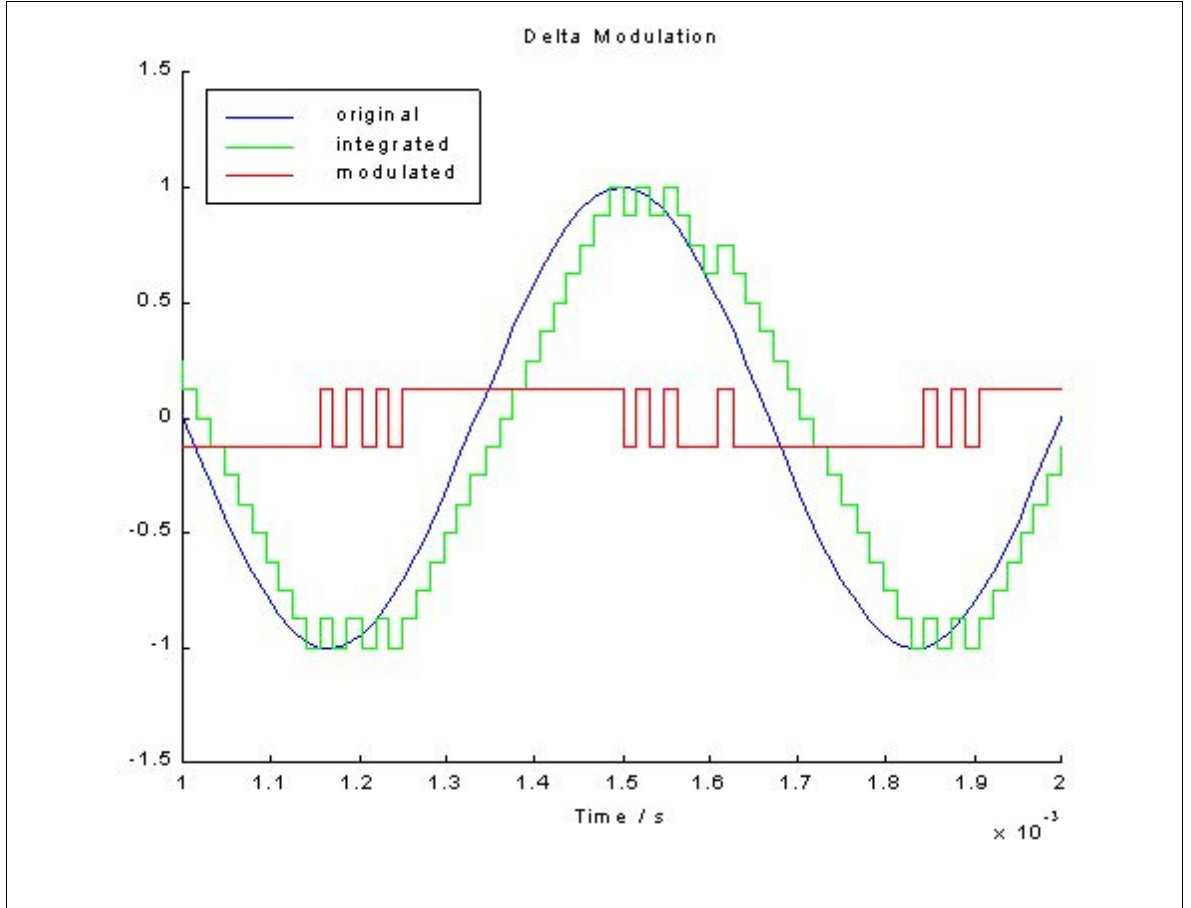
Delta modülasyonlu data, oldukça basit bir filtreyle sayısal olarak filtre edilebilecek bir biçimdedir. Uyumlu bir CVSD sayısal-analog bir dönüştürücüyü süren sayısal integral alıcı ve çarpıcıların kullanılmasına olanak sağlayabilmektedir.

Örneğin 1 maksimum genlikli 1.5kHz sinüzoidal giriş işaretini ele alalım ve 4 bit quantizationa eşdeğer 0.125 delta seçelim.(16 quantization seviyesi). 4KHz örnekleme oranında 4 bit quantizationa eşit bir çözünürlük elde etmek için 16 örnekleme oranı gereklidir ($4^2/1^2$)*4kHz = 64 kHz. Şekil 9 'da integral alıcının çıkışının girişi net olarak izleyebilmesi için 32 kere örnekleme kullanılmıştır.



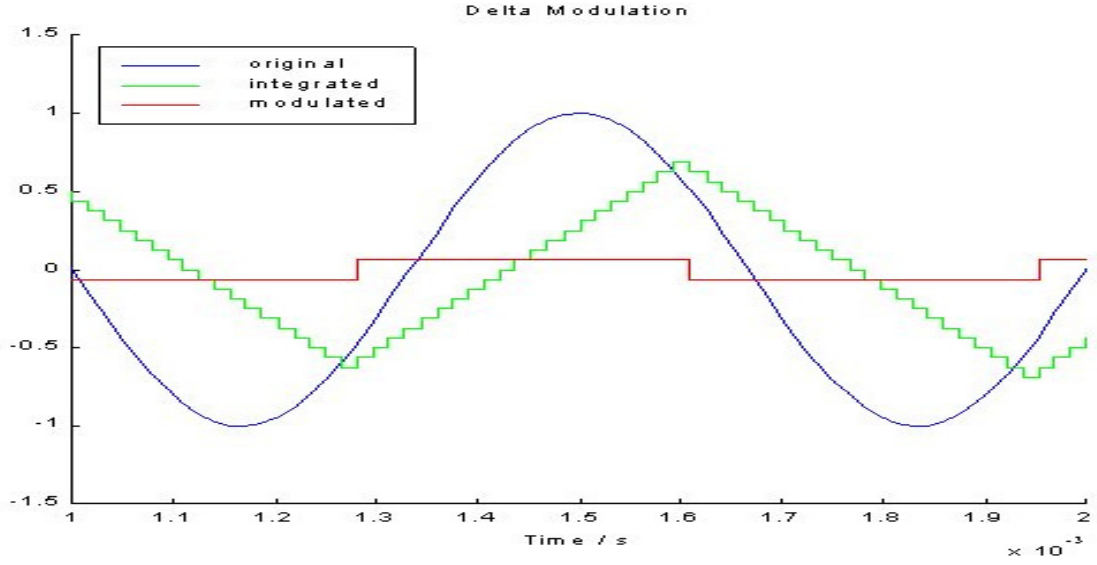
Şekil 9. Sinüs işareti için delta modülasyonu [4]

Delta modülasyonu dekoderinin modülasyonlu işaretin integralini aldığını ve integral çıkışını alçak geçiren filtreden geçirdiğini kolayca anlaşılmaktadır. Şekil 10'da 16 kere örnekleme kullanılmıştır ve integral alıcının çıkışı giriş işaretini izlerken zorlanmaktadır.



Şekil 10. 16 kere örneklenmiş DM işareti [4]

Eğer deltanın ölçüsü veya örnekleme oranı çok düşükse, aşırı bir eğim meydana gelir. Şekil 11'de 5 bit quantization seçilmiştir.(32 seviye) fakat yine de aşırı eğim kaçınılmazdır.



Şekil 11. Maksimum eğim aşımı [4]

Maksimum genlikli 16 bit kelimeyi çevirmek için, bir 1 bit modülatör her bir değişim periyodu için 2^{16} işlemi 44.1 kHz örnekleme frekansı ile yerine getirmelidir. Bu günümüzün teknolojisiyle imkansız olan 2.9 Ghz'lik bir işlem hızı gerektirecektir. Hız donanım sınırlarına yaklaşırken, gürültü seviyesi kabul edilemez bir seviyeye çıkmaktadır. Diğer bir yönden bakarsak, yüksek örnekleme frekanslarında bit sayısının azaltılması yüksek bitli bir kaynaktan düşük bitli bir işaret çıkışı elde etmek için gereklidir, bu işaretin dinamik aralığını azaltmaktadır.

1.5.4. Delta Modülatörünün Avantajları

- Delta modülatörlerindeki çoğu işlemler sayısaldır. Bunun avantajı performansın sıcaklık ve zamanla pek ilişkisinin olmamasıdır.
- Kendiliğinden lineerdirler.
- Kendiliğinden tek düzedirler.
- Harici bir örnekleme devresine ihtiyaç duymazlar.
- Analog filtrelere gereksinimleri çok azdır.
- SNR'yi belirleyen gürültü seviyeleri giriş işareti seviyesinden bağımsızdır.
- A/D dönüştürücü kısmından sonra sayısal bir filtreleme olduğundan dolayı dönüştürme işlemi esnasında eklenen gürültü etkili bir şekilde kontrol edilebilmektedir.

DM sisteminin maliyeti oldukça uygundur. Ayrıca DM işaretlerinin işaretin iletildiği ortama dayanıklılığı PCM sistemlerine göre daha yüksektir. Verici ve alıcıda hassas eş zamanlarına gereksinimi yoktur. DM sistemini en önemli avantajlarından bir filtre gereksiniminin oldukça basit olmasıdır [13].

1.5.5. Delta Modülatörünün Dezavantajları

- Delta modülasyonunda ki en önemli dezavantaj hızdır. Donanımın örnekleme hızının üzerinde çalışması gerekmektedir, bu nedenle sayısal devrenin karmaşıklığı artabilmektedir [11,16].
- İşaretin ani değişimlerine karşın oldukça duyarsızdırlar. Ayrıca orijinal analog işaretle bulunan tüm DC bilgileri yok olmaktadır. Delta modülatörlerinin çözünürlükleri sınırlıdır [17].

1.5.6. Süzgeçler

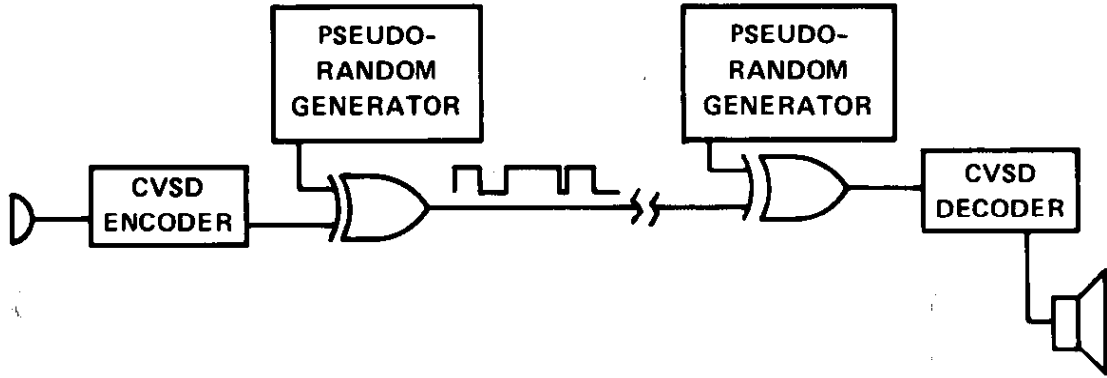
DM sisteminde kullanılan süzgeçler için kesin ve katı sınırlamalar yoktur. Bu durum özellikle giriş işaretinin örnekleme frekansının yarısından büyük frekanslı bileşenlerini bastırarak için geçerlidir. Alıcıda, kod çözücü çıkışında ki işaretle, örnekleme frekansının artmasıyla, frekansları artan bir takım istenmeyen bileşenler vardır. Bu istenmeyen bileşenleri ortadan kaldırmak için kullanılan süzgeç, yüksek örnekleme frekanslarında daha basit olarak gerçekleştirilebilir [13].

1.5.7. Delta Modülasyonu Uygulamaları

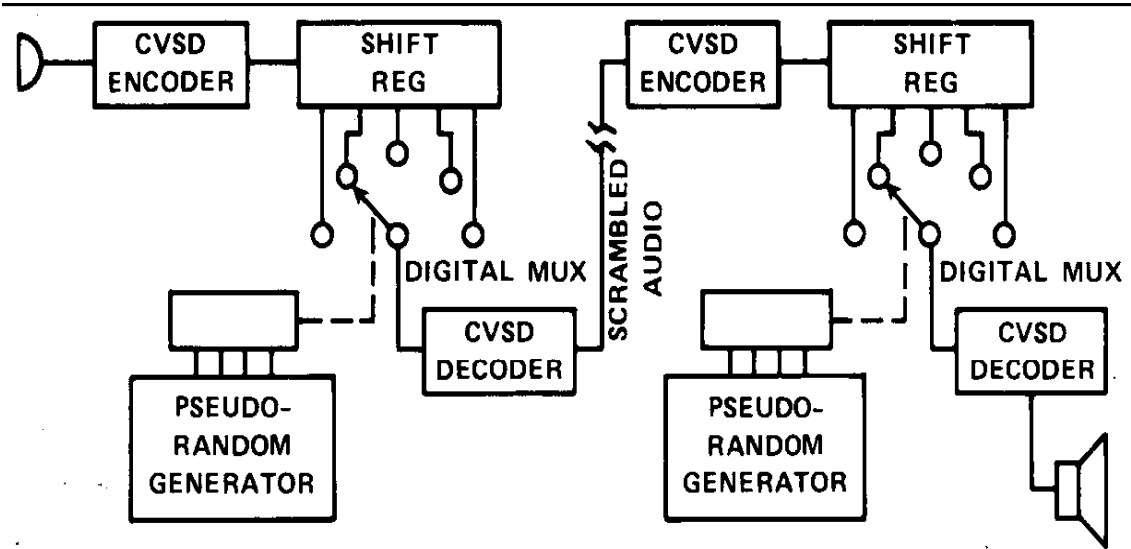
Telekomünikasyon: Sayısal işaretler oldukça düşük maliyetli sayısal kapılarla yönlendirilip çoğaltılabilmektedir. Ses kanalları mevcut çoklu sayısal data iletim sistemlerine kolayca eklenebilmektedir. Sayısal işaretler uzun mesafelerde kablo, RF veya optik yollarla iletildiğinde çapraz etkileşim ve gürültüye çok daha dayanıklıdır. CVSD, iletim süresince rasgele bit hataları meydana geldiğinde PCM' den daha anlaşılabilir.

Güvenli İletişim: Sayısal data oldukça basit standart bir donanım (Şekil12) kullanılarak güvenli bir şekilde şifrelenebilir. Ses kanalları için oldukça karışık

konuşmalar bir shift registerin kodlaması ve sonra pseudo-random biçimindeki farklı segmentlerin seçilmesi ve dekodlamasıyla başarılı olabilmektedir.(Şekil 13)



Şekil 12. Sayısal iletişim şifreleme



Şekil 13. Sayısal iletişim yığılması

Ses Gecikme Hatları: Charge-coupled cihazın (CCD) bu fonksiyonu gerçekleştirecek olmasına rağmen, hala pahalılar ve konfigürasyon seçenekleri pahalıdır. Ayrıca, her biri işarete zayıf bir bozulma oluşturmasından dolayı CCD kısımlarının sayısı için bir limit vardır.

DM sistemleri ,işaretlerin haberleşme için ikili kodlayan yöntemler olarak ortaya çıkmasına karşın, haberleşme endüstrisinin dışında da, kontrol, ölçü cihazları gibi yan dallarda da geniş kullanım alanlarına sahiptir.

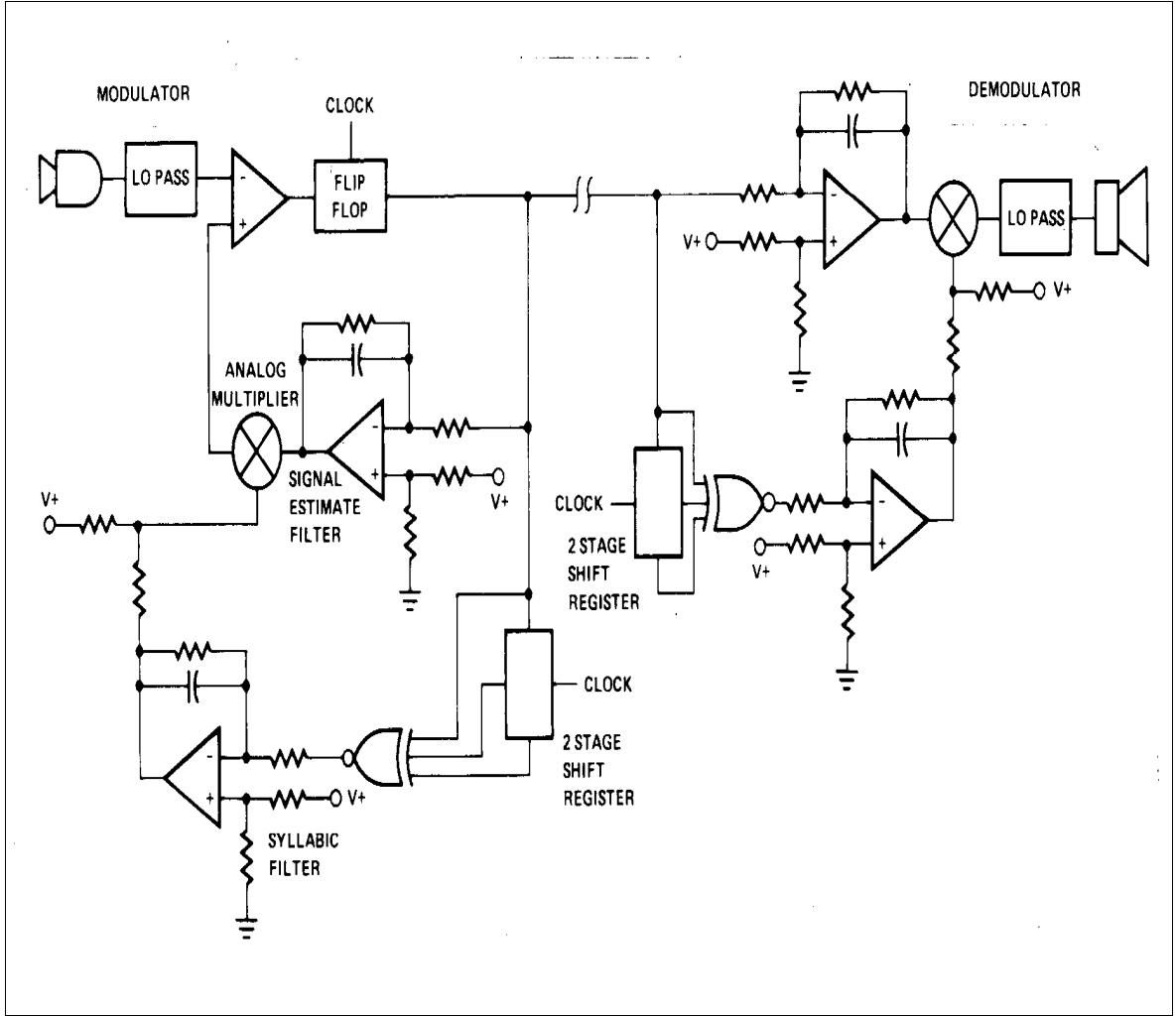
Bu uygulama alanlarını şöyle özetleyebiliriz:

- a. Sayısal süzgeçler
- b. Elektrik motorlarının uzaktan kontrolü
- c. Ses işareti karşılaştırılması
- d. Analog işaretlerin saklanması ve ekranda gösterilmesi için kodlanması [13]

Daha büyük bir giriş işareti, integral alıcının girişi izlemeye çalışması gibi ardışık datadaki ardışık 1 veya 0 karakterleriyle karakterize edilmektedir. Data da 3 veya daha fazla ardışık 0 veya 1 'ler bulunur bulunmaz syllabic filtredeki lojik giriş gerçekleşmektedir. Bu olduğunda, syllabic filtre çıkışı çarpıcı kazancını arttırmaya, karşılaştırıcıya daha büyük genlikli rampalar geçirmeye, sistemin daha büyük işaretleri izlemesine olanak vermeye başlamaktadır. Bir sınıra kadar, ardışık 1 ve 0' lar ne kadar çoksa o kadar rampa genliği büyük olur. Testlerin gözlemlenmesiyle, syllabic filtre zaman sabiti 4 ile 10ms genellikle optimum olarak düşünülmektedir.

CVSD' nin göze çarpan bir karakteristiği, oldukça basit bir devreyle, anlaşılabilir sesi oldukça düşük data oranlarında iletebilme kabiliyetidir. PCM, telefon kalitesinde bir iletişim için her bir kanalda 64K bits/sec data oranı gerektirmektedir. CVSD aynı kaliteyi 32K bits/sec 'de vermektedir. (Yinede de, bu oranda tone işaretlerini veya faz kodlu modern iletimleri sağlayamamaktadır.)

CVSD daha düşük data oranlarında da faydalıdır. 16K bits/sec tekrar yapılandırılmış ses oldukça doğaldır, fakat işaret kenarları biraz pürüzlüdür. 9.6K bits/sec sesin kazayla bozulmuş bir hoparlörden çıkması gibi olsa da hala mükemmeldir. Çok gelişmiş ses sıkıştırma tekniklerinin daha düşük data oranlarında ses iletiminde kullanılıyor olmasına rağmen, CVSD devre basitliği ve ekonomik bant genişliği arasında mükemmel bir denge noktasıdır.



Şekil 14. Örnek bir delta modülatorü ses devresi

1.5.8. Sigma-Delta Modülasyonu

Sigma Delta modülatorleri diğer modülatorlerden farklıdır. Sigma Delta ADC veya DAC, bit dizisi üreten Sigma Delta Modülatorü ve alçak geçiren bir filtreden oluşmaktadır. Örnek alçak geçiren filtreye uygulanmaktadır. Analog çıkış kullanılacaksa analog alçak geçiren filtre ve sayısal çıkış kullanılacaksa dijital alçak geçiren filtre kullanılacaktır. Sayısal alçak geçiren filtre sayısal bir devreyle veya işlemcinin içindeki bir algoritmayla gerçekleştirilecektir [7].

1.5.9. Bit Stream (Bit dizisi)

Bit dizisi ya sayısal ya da analog işaret olarak görülebilir. Bit dizisi, data hızından daha büyük (örnek. ADC data hızı) bir bit hızlı bir bitlik seri işarettir. Buradaki temel prensip ortalama seviyesinin ortalama giriş işareti seviyesini göstermesidir. Lojik 1 en yüksek ve lojik 0 en düşük olası çıkışı göstermektedir.

Analog çıkış: Bit dizisi, lojik bilgiyi (0 veya 1) iki tam analog voltaj seviyesine (örnek. -1V ve +1V) çeviren bir tek bitlik DAC vasıtasıyla analog işarete döndürülecektir.

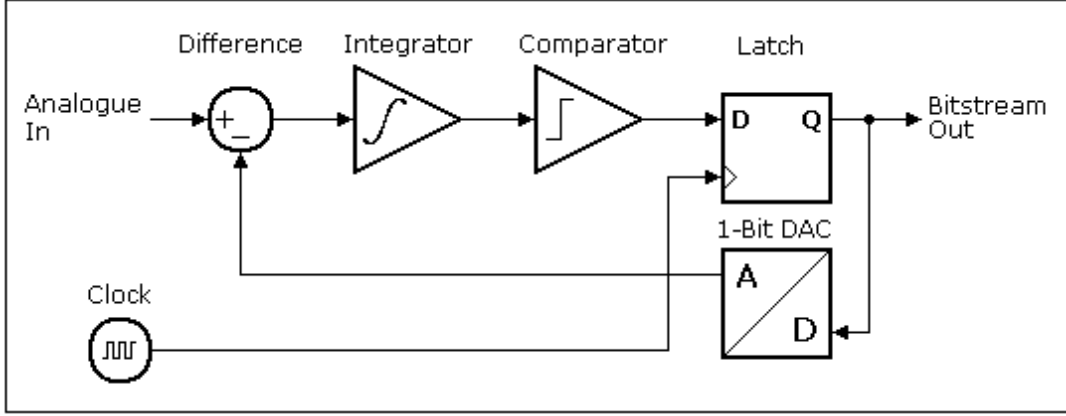
PWM(darbe genişlik modülasyonu)' de benzer bir bit dizisi vardır fakat Sigma Delta Modülatörüyle karşılaştırıldığında bazı dezavantajları vardır. Sigma Delta bit dizisi çeşidi PPM (darbe oranı modülasyonlu) işaret olarak da bilinmektedir. Sayısal olarak gösterilen işaret değerlerinin seri olarak iletimi (örnek .Conventioanal ADC seri çıkışı) PCM (darbe kod modülasyonu) olarak adlandırılır.

1.5.9.1. Alçak Geçiren Filtre

Bit dizisi çıkışında ortalama işaret seviyesini elde etmek için alçak geçiren bir filtre kullanılması gerekmektedir. Bit dizisini düşük frekans bandında bilgi içeren ve üzerinde çok fazla gürültü olan bir işaret olarak düşünülebilir.

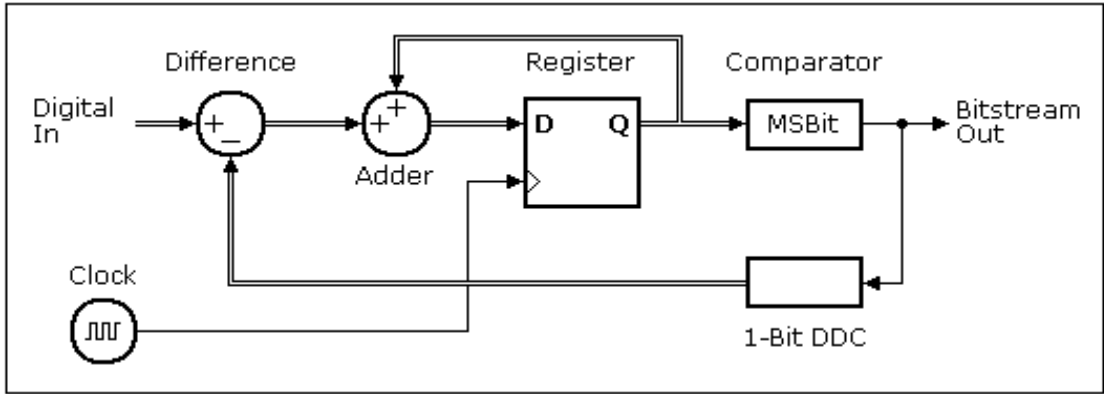
1.5.10. Sigma Delta Modülatör

Sigma Delta Modülatörü Sigma Delta dönüştürücünün çekirdeğidir ve bit dizisini üreten kısımdır. Bit dizisinin ortalama seviyesi giriş işaret seviyesini göstermektedir. Basit bir Analog Sigma Delta Modülatör blok diyagramı Şekil 15'de gösterilmiştir.



Şekil 15. Analog sigma delta modülör blok diyagramı [7]

Negatif geri beslemeden dolayı ortalama çıkış seviyesi 1-Bit DAC' de her zaman giriş işaret seviyesine eşit olmalıdır. Sayısal karşılığı şekil 16'da basitçe gösterilmiştir:



Şekil 16. Sayısal sigma delta modülör blok diyagramı

Karşılaştırıcı (comparator), analog versiyondaki gibidir, İşaret seviyesinin başlangıç değerinden yüksek ve düşük olmasına göre 1-bit'lik çıkış vermektedir. Sayısal modülörde bit dizisini elde etmek için karşılaştırıcının girişinde ki MS Bit'inin strip off yapılması yeterlidir.

1-Bit ADC yalnızca iki farklı değer çıkışı verebilmektedir. Bunlar V_{ref-} ve V_{ref+} değerleridir. 1-Bit DDC (digital to digital converter)' da bu değerlere benzer değerler D_{ref-} ve D_{ref+} 'dır. Her iki tür modülörde de bu değerler modülörlerin giriş aralığını belirlemektedir. Örneğin: $V_{ref-}=0V$ ve $V_{ref+}=+1V$ olan bir analog modülörde giriş

aralığı 0 ile +1V aralığındadır. Sayısal modulatörde Dref=00(hex) ve Dref+=7FFF(hex) için giriş aralığı 00(hex) ile FF(hex) olabilecektir.

Alçak geçiren filtreden geçirilen bit dizisi asla tam olarak giriş işaretini göstermemektedir. Her zaman üzerinde bir gürültü bulunmaktadır.

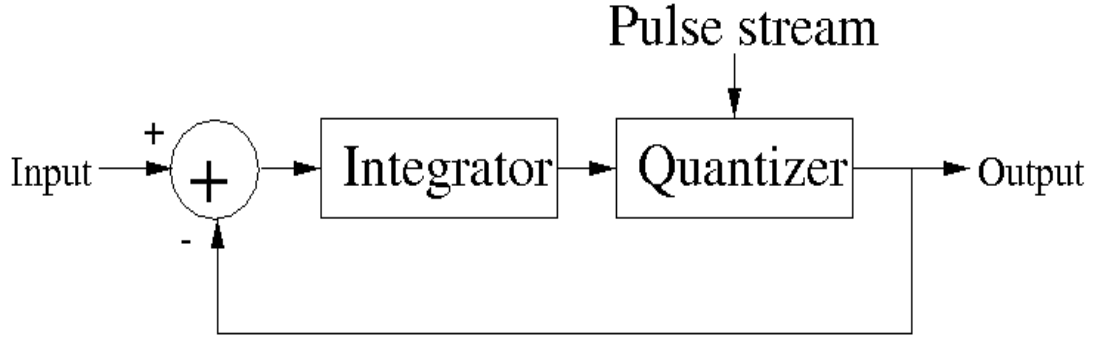
Gürültüyü azaltmanın yollarından biri saat darbe hızını arttırmaktır. Örnekleme teoreminden dolayı örnekleme hızının giriş işareti frekansının en az 2 katı olmalıdır. Bu teorem dışındaki herhangi bir örnekleme hızı artışı “oversampling hızı” olarak adlandırılmaktadır. Örneğin: 20kHz bant genişliği olan bir ses işareti düşünün. DAT için örnekleme hızı basitçe 48kHz dir. Standart bir Sigma Delta Modulatörde saat frekansı (örnekleme hızı da denebilir) $64 \times 48\text{kHz} = 3072\text{kHz}$ olacaktır. Bu 64'ün oversampling hızıdır.

Diğer bir ve daha iyi bir gürültü azaltma yolu daha yüksek dereceli Sigma Delta modulatör kullanmaktır. Daha yüksek dereceli modulatörlerce üretilen bit dizileri alçak geçiren filtre çıkışında daha az gürültü oluştururlar. Normalde gürültü rasgele oluşmaktadır. Tek dereceli modulatörler güç spektrumunda bazı güçlü frekanslar göstermektedir. Bu bir dezavantajdır. Eğer giriş işareti giriş işaretinin sınır değerine çok yakın olursa bu etki birinci değer modulatör için oldukça kötüdür [7].

Sigma-delta modülasyonu (SDM) delta modülasyonunun limitlerini aşmak için 1960'lı yıllarda geliştirilmiştir. Sigma-delta sistemleri mevcut işaret ve toplam işaret arasındaki farkı nicelemektedir. Niceleyici girişinde bir integral alıcı yerleştirilmiştir, işaret genliği frekans artmasına karşın sabittir; böylelikle SDM darbe yoğunluk modülasyonu olarak ta bilinmektedir (PDM). PCM gibi SDM işareti direk olarak nicelemektedir. Böylece maksimum quantizer aralığı işaret spektrumuna göre değil maksimum işaret genliğine göre belirlenmektedir. Diğer düşük bit kodlayıcılar gibi, yüksek bir çözünürlük elde etmek için, yüksek örnekleme hızları gereklidir. Örneğin, 22,1kHz'lik bir ses bandıyla ve 64 kerelik örneklemeyle iç örnekleme frekansı 2.8224MHz'e yükselmektedir, böylece nicelendirme gürültüsü dc'den 1.4112MHz'e yayılmaktadır.

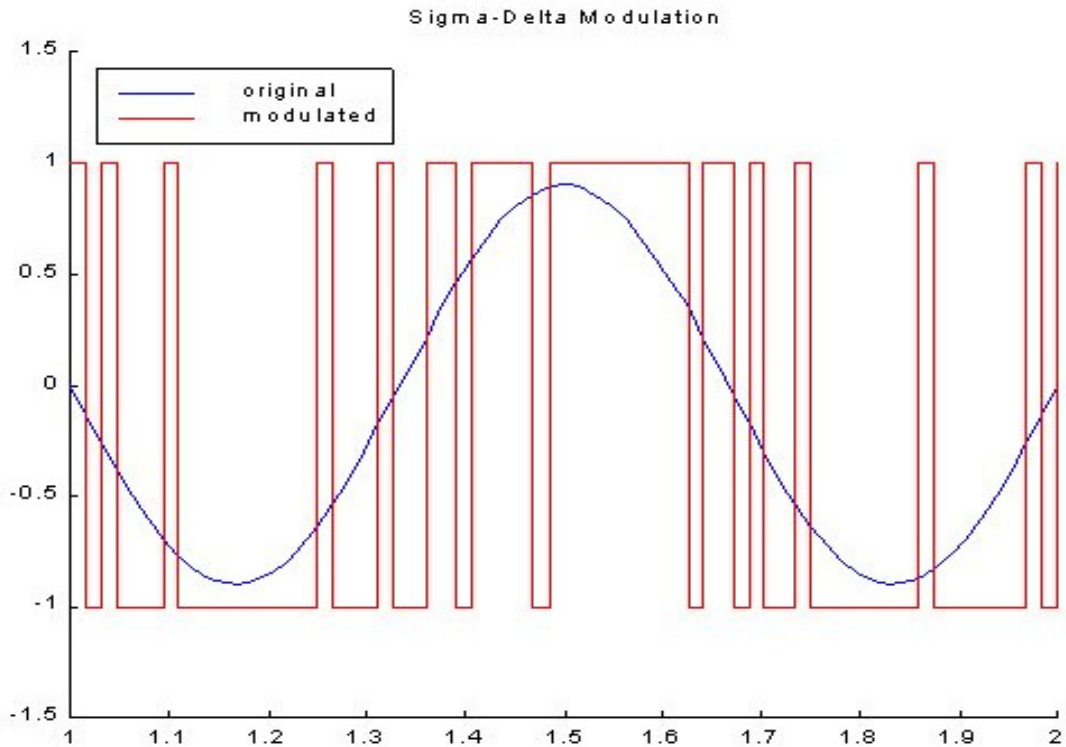
Birinci sınıf (tek integralli) sigma-delta modülasyonu kodlayıcısı şekil 17'de gösterilmiştir. Nicelendiricinin girişindeki giriş ve nicelendirilmiş çıkış arasındaki farkın integralidir. Giriş ve çıkış işareti arasındaki fark sifıra yaklaşmaktadır; dilimlenmiş çıkışın ortalama değeri girişi izlemektedir. Fark işaretinde integral alıcı alçak geçiren bir filtre olarak davranır, böylelikle alçak frekanslı işaretin geri beslemesi sağlanmaktadır.

Bu geri besleme düşük frekanslarda nicelendirme gürültüsünün küçülmesiyle sonuçlanmaktadır.



Şekil 17.Sigma-delta kodlayıcı

Şimdi DM örneğindeki 0.9 genlikli aynı giriş işaretini kullanalım. Şekil-18 16 kere örneklenmiş bir SDM işaretidir.



Şekil 18. 16 Kere örneklenmiş SDM işareti [4]

Delta-sigma ADC' lerin kullanımlarını sınırlayan bazı davranışları vardır. Giriş işareti bir işaretten diğerine geçişinde sayısal filtre kendini önceki işaretten temizleyene kadar uygun işlem gerçekleştirilememektedir. Delta-sigma dönüştürücüler başka bir yönden de sınırlıdır: her bir örneğin ne zaman alındığını tam olarak bilinmemektedir. Her bir örnek, giriş işaretinin bir kısmı üzerinden alınan tek bitlik bilgiden meydana gelmektedir. Bu ses gibi frekans domeninde kodlanan işaretler için problem değildir, fakat zaman domeninde çalışan işaretler için oldukça sınırlayıcı bir etkidir. İşaretin dalga şeklinin biçimini anlayabilmek için genellikle her bir örnek alındığı an ki tam zamanı bilinmesi gerekmektedir. Ses işaretlerinde örneğin eğer 16-bitlik örnek işareti alınıyorsa bu 16 bitin hepsinin gerekli bilgi olduğu düşünülmemelidir.

1.6. PLC Sisteminde Mikro İşlemci Uygulamaları Gelişimi

Darbantlı enerji hattı iletişimi elektrik enerjisinin geniş alanlara yayılmasıyla yaygınlaşmaya başlamıştır. 1922'li yıllarda ilk frekans taşıyıcılı sistem yüksek gerilim hatlarında kullanılmaya başlanmıştır. Ölçüm amaçlıydı ve frekans aralığı 15 ile 500kHz idi. Şu an hala kullanılmaya devam edilmektedir. 1940 'lı yıllardan sonra bebek aralıkları gibi ürünler kullanılmaya başlanmıştır.

1930'lu yıllarda orta gerilim 10-20kV ve düşük gerilim (240/415V) dağıtım sistemlerinde kullanılmaya başlanmıştır. Uzun yıllar tek yönlü iletişimde sayaç okuma gibi uygulamalarda maliyeti azaltmanın yolları araştırılmıştır. Örneğin, Tokyo Elektrik şirketi 1970'li yıllarda bir kaç yüz ünite de tek yönlü uygulamalarda başarılı olduğuna dair raporlar ortaya koymuştur. Darbantlı enerji hattı iletişimi kanalı bir çok teknik avantaj sunmaktadır [37].

1958 ve 1959 yılında entegre devrelerin Texas Instruments adına Jack Kilby ve Fairchild Semiconductor adına Robert Noyce tarafından keşfedilmesi ve 1971 yılında mikro işlemcilerin Intel adına Ted Hoff tarafından keşfedilmesi, güç hattı haberleşmesi için düşük maliyetli entegre devreleri geliştirilmesini sağlamıştır. 1980'li yıllarda modülasyon teknikleri, işlem kapasitesi ve hata kontrol alanlarındaki gelişmeler sonucunda, entegre devrelerin veri transfer kapasitelerinde önemli artışlar olmuştur [2].

İlk düşük maliyetli güç hattı veri transfer modülü Pico Electronics tarafından ev içi kullanım amaçlı Experiment #10 veya kısaca X-10 modülüdür. Bu modüllerin satışı 1979 yılında başlamıştır. X-10 vericisi 120 kHz taşıyıcı frekansı ve basit aç-kapa

anahtarlama (OOK, On-Off Keying) modülasyonu kullanmaktaydı [17, 19]. Ayrıca X-10 protokolünde yollama ve alma işlemlerinin süreleri tanımlanmıştır. Her bit şebeke geriliminin sıfır geçişlerinde yollanır. Buna göre en büyük veri hızı Amerika için 120 bps, Avrupa için 100 bps' dir. Günümüzde ev içi cihazların kontrolüne yönelik X-10 uyumlu cihazlar üreten yaklaşık on firma vardır. X-10 teknolojisini takiben günümüzde kullanıcılarına yüksek veri transfer hızları sunan LonWorks ve CEBus gibi teknolojiler de mevcuttur [18].

1990'lı yıllarda internetin gelişimine paralel olarak, elektrik dağıtım şebekesi veya ev içi elektrik hatları üzerinde geniş bantlı (broadband) haberleşme fikri ortaya çıkmıştır. Güç hattı kanal karakteristikleri, modülasyon teknikleri ve haberleşme protokolleri üzerine yapılan çalışmalar çarpıcı bir biçimde artmıştır. Kanal karakteristikleri üzerine yapılan çalışmalar sonucunda kullanılan frekans değerleri 30 MHz'in üzerine çıkmıştır. Şu ana kadar geniş bantlı güç hattı haberleşmesi amaçlı pek çok ürün ve sistem geliştirilmiştir [18].

Şebeke üzerinden internet erişimi (IPL, Internet over Powerline) üzerine yapılan ilk geniş kapsamlı çalışma 1997 yılında Nor.Web şirketi tarafından İngiltere'de yapılmış fakat IPL ekonomik açıdan uygulanabilir olmadığı için başarısızlıkla sonuçlanmıştır [4]. IPL teknik, ekonomik ve düzenleme problemleri nedeniyle yaygınlaşmamıştır. Günümüz şartları ve teknolojisi ile IPL'in yaygınlaşması pek mümkün görünmemektedir. Belki gelecekte bu gerçekleştirilebilir veya bunun gereksiz olduğu anlaşılabilir [5].

EDF, Fransız, ' nin bir projesi sokak aydınlatması, uzaktan sayaç okuma, ücretlendirme, trafik kontrolü, gaz uydulamaları güvenliği kontrolünü içermektedir. Bunlardan başka bir çok değişik uygulama vardır. Örneğin İngiltere'de ve Avrupada bir televizyon seyircisi takip sistemi cihazlar ve televizyon arasında ki data iletişimini enerji hattı üzerinden yapmakta ve telefon hattı ilede bilgileri merkeze iletmektedir [37].

1.6.1. Radyo Programlarının İletilmesi

PLC radyo yayınlarının telefon hattı ve enerji hattı üzerinden iletimi için de kullanılmıştır. Almanya'da "Drahtfunk" ve İsviçre'de "Telefonrundspruch" adı verilen bu tarz sistemler kullanılmıştır. USSR PLC yayınlarda oldukça yaygın olarak

kullanılmıştır. Kontrolsüz yayınları engellemek amacıyla PLC sistemlerinde taşıyıcı frekanslara filitreler yerleştirilmiştir.

İsviçre’de enerji hattı üzerinden yapılan yayın listesi şöyledir:

- 175 kHz İsviçre Radyosu
- 208 kHz RSR1 “la première” (Fransız)
- 241 kHz “Klasik Müzik”
- 274 kHz RSI1 “rete UN” (İtalyan)
- 307 kHz DRS1 (Alman)
- 340 kHz “Hafif müzik”

1.6.2. Otomotiv

Enerji hattı iletişimi araçlarda data, ses, müzik ve video işareti iletiminde DC akü enerji hattı kullanılarak iletilmiştir. Tek enerji hattı bir kaç bağımsız ağda kullanılabilir. Otomobil uygulamalarına klima kontrolü, kapı modülü, immobilizer, park dedektörü vb.. uygulamalar örnek olarak verilebilir.

1.6.3. Girişim

Bazı gruplar radyo yayınlarıyla girişim yapması nedeniyle bu teknolojinin gelişmesine karşıdır. Enerji hatları, ekranlama ve koruma olmamasından dolayı aslında büyük antenler gibi davranmakta ve çevreye radyo enerjisi yaymaktadırlar. Ekranlama eksikliklerinden dolayı PLC sistemlerinin dış ortamda ki radyo yayınlarıyla girişime girme riskleri bulunmaktadır.

Son zamanlarda, enerji ve iletişimi şirketleri radyo şirketlerinin protestoları nedeniyle PLC teknolojisini test etmeye başlamıştır. Bu suçlamalardan dolayı çoğu araştırma sona erdirilmiştir. Amöter radyo kullanıcıları tarafından rapor edilmiş bir çok girişim raporu bulunmaktadır. İngiltere’de BBC bir çok test sonucu yayınlamıştır.

Yeni enerji hattı modelleri SW- radyo servislerini modemin bağlandığı soketten algılama özelliğine sahiptir. Radyo yayınlarına tahsis edilen frekanslar enerji hattı iletişiminden çıkarılacaktır. Böyle yeni teknolojiler enerji hattı ile radyo arasında ki girişimi ortadan kaldırmaktadır.

1.6.4. Dünyadaki Bazı PLC Uygulamaları

Güney Afrika: Merkezi Teknoloji Çözümleri Mitsubishi chipi kullanarak başlangıçta 512ADSL mümkün olmasına rağmen 90Mbit/s hıza ulaşacağını iddia etmektedir.

Portekiz: Enerji hattı iletişim sistemlerini ekonomik sebeplerden dolayı sonlandırmıştır.

Avustralya: Temmuz 2005'te Hobart yakınında bulunan Tolman Hill'de ki 500 evde enerji hattı denemelerine başladığını belirtmiştir.

Kanada: Ariane Controls firması tarafından geliştirilen PLC iletişim teknikleri 2005, mevcut binaların içinde ki ve dışarısında ki ışık sistemleri ve diğer enerjiyle çalışan sistemlerin kontrolü amacıyla kurulmuştur. Araştırma sonuçları bu tarz ucuz sistemlerin kullanılmasıyla enerji sarfiyatının oldukça azaltılabileceğini ortaya koymuştur.

Amerika: Virjinya, Haziran 2005'te Manassas şehrinde MainNet BPL kullanılarak 30\$'ın altında maliyette 10Mbit/s servis hızında 35000 müşteriye hitap eden ilk BPL servisini başlatmıştır [6].

Amerika: Nisan 2007'de Motorola Powerline LV Access BPL sistemini sonlandırdığını ve Powerline MU adıyla yeni bir sistemi oluşturacağını açıklamıştı. Motorola'nın sistemi anten etkilerini azaltmak için alçak gerilimi kullanmaktadır. American Radio Relay League Motorola tarafından sistemi test etmek için davet edilmiştir. Test sonuçları oldukça olumlu olmuştur.

California: California Nisan 2007' de yüksek hızda internet servisi sağlamayı planlamıştır.

Inova Tech şirketi Avustralya, Çin, Endonezya, Hong Kong, Malazya, Filipinler, Rusya ve Tayvan'da bir çok denemeler yapmıştır.

Romanya: Ocak 2006'da Mures bölgesinde İletişim ve Bili Teknolojileri Başkanlığınca aylık 7£ ücretle internet ve telefon yayını yapmayı amaçlayan PLC' denemeleri yapmıştır. Sistem 50 evde denenmiştir. Başarılı olunursa Romanya'nın diğer bölgelerinde uygulanacaktır.

Macaristan: Macaristan'daki ilk PLC denemesi Ağustos 2003'te Budapeşte'de 23Vnet Ltd. Şirketi tarafından gerçekleştirilmiştir. PLC ekipmanları ASCOM tarafından sağlanmıştır. 4 ay sonunda 450 evden 100'ünü sayıyordu. Bant genişliği 4.5Mbit/s idi.

Arabistan: ElectroNet orta gerilim kablolarında ve alçak gerilim dağıtım hatlarında Saudi Electric şirketiyle bir pilot proje başlatmıştır. Proje ayrıca otomatik sayaç okuma sistemine uygulanmıştır.

İspanya: Iberdrola ve Endesa şirketleri PLC projelerini durdurmuştur.

Batı Afrika, Gana: Cactel şirketi Accra'da bulunan Graphic Communication Grubun'da bir pilot deneme gerçekleştirmiştir. Ayrıca Legon'da bulunan Gana Üniversitesinde çalışan 40 pilot deneme bulunmaktadır.

Filipinler: Filipinler ulusal ağda PLC üzerinden yayın çalışmaları yapmaktadır [37].

2. YAPILAN ÇALIŞMALAR, BULGULAR VE TARTIŞMA

2.1. Giriş

Mevcut elektrik hattının haberleşme kanalı olarak kullanma fikrine dayanan PLC sistemini kullanmanın getireceği en büyük avantaj, iletim ağı olarak mevcut altyapının kullanılacak olmasıdır. Bu sayede PLC, iletim hattı oluşturma masrafını kesmektedir. Buna ek olarak, elektrik iletim hatları milyonlarca kilometre alana ulaşıyor olması da ayrı bir avantajdır [20].

Günümüzde ses iletişimi konusunda olağanüstü gelişmeler yaşanmıştır. Hatta artık haberleşmede yalnızca sesin kullanılması bir eksiklik olarak görülmektedir. Sesli iletişimin yanında yazılı ve görüntülü haberleşme de artık bir bütün olarak kullanılmaya başlanmıştır.

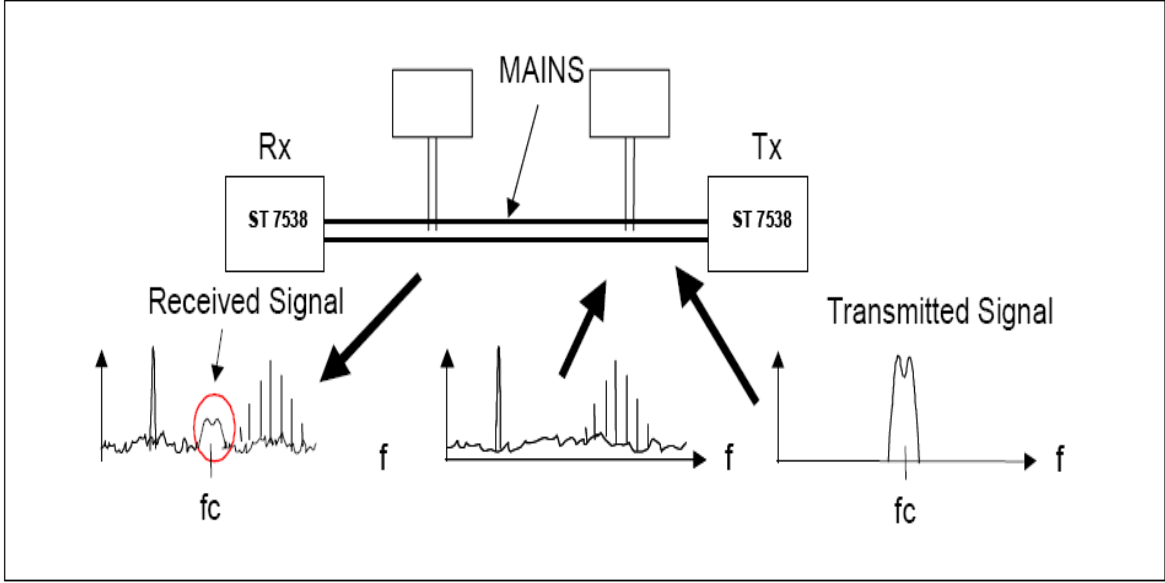
Yaşantımızın vazgeçilmezlerinden olan yazılı, görsel ve sesli iletişim yöntemlerinden biri de mevcut enerji hatlarının kullanılmasıdır. Enerji hatlarının kullanılmasının en büyük avantajı tabii ki iletim ağı için zaten mevcut olan bir ağın kullanılacak olmasıdır. İletişimi sağlamak için ekstra bir kablolamaya gereksinim yoktur.

Günümüzde enerji hattı üzerinden haberleşmeye yönelik bir çok uygulama mevcuttur. İlk zamanlar daha çok yüksek gerilim hatları haberleşmesinde kullanılmakta olan enerji hattı haberleşmesi uygulamaları ağ hatlarında artık oldukça yaygındır.

Projede ses iletiminde delta modülasyonunu seçilmesinin nedenlerinden biri hem ses üzerine uygulama sayısının oldukça fazla olması hem de delta modülasyonunun devre ve yazılım olarak gerçekleştirilmesinin kolay olmasıdır.

2.2. Delta Modülasyonlu Ses İletişim Devresinin Yapısı

Uygulanan devre üç ana parçadan oluşmaktadır. İlk kısım sesin sayısallaştırılmasını sağlayan delta modülatörüdür. İkinci kısım sesin enerji hattı üzerinden iletilebilmesi için gerekli modülasyonu sağlayan kısmı ve üçüncü kısım ise yine aynı şekilde ana işaretin elde edilmesini sağlayan demodülatör kısmıdır (Şekil 19).



Şekil 19. Master modem, şebeke ve slave modem gösterimi[31]

İlk olarak enerji hattı üzerinden iletişim yapılabilmesini sağlayan PLC modeminin yapısı ve özellikleri incelenmiştir.

2.2.1. PLC Modülatör - Demodülatör

Projenin Delta Modülatörü kısmı yanında ayrıca bir PLC kısmı bulunmaktadır. PLC kısaca enerji hattı üzerinde haberleşmeyi sağlayan modülatör devresi olarak tanımlanabilir. Modülatör bilgi ve taşıyıcı işaretinden oluşan kanalla orantılı bir analog sinyal üretmektedir. Sayısal bilgi modülatör yardımıyla iletim ortamına uygun bir hale getirilerek bir taşıyıcı işaret üzerine bindirilmektedir. Alıcı tarafta bulunan diğer bir PLC demodülatör vasıtasıyla gelen işaret orijinal haline dönüştürülmektedir. PLC sisteminde FSK modülasyonu yapılmaktadır.

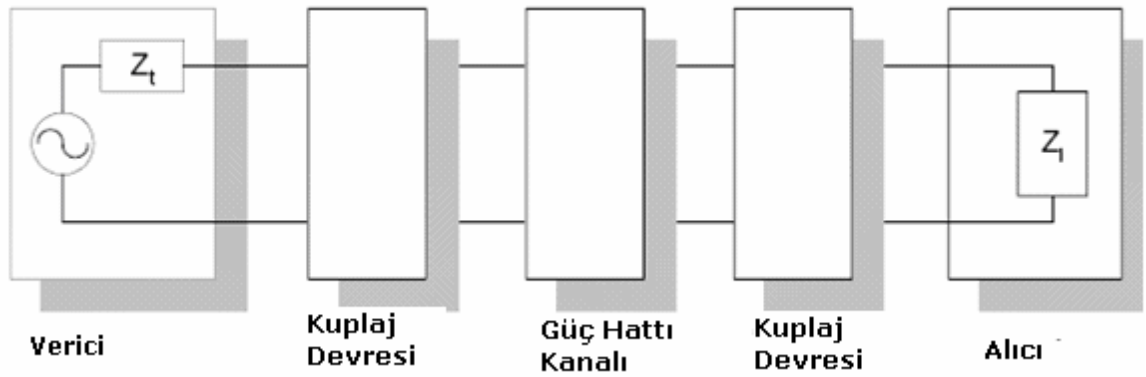
FSK modülasyon yöntemi özellikle gürültülü ortamlarda ASK'ya göre daha iyi performans gösterdiği bilinmektedir. Özellikle full duplex iletişimde FSK tercih edilmektedir. Ama yine de modülasyon türünün ne olacağına iletim ortamı özellikleri göz önünde bulundurularak karar verilmelidir [36].

Çoğunlukla kullanılan modülasyon teknikleri;

- OFDM(Orthogonal Frequency Division Multiplex) [28].
- GMSK(Gaussian Minimum Shift Keying) [29].
- FSK(Frequency Shift Keying) [30].
- PSK(Phase Shift Keying) [30].
- QAM(Quadrature Amplitude Modulation) [30].

2.2.2. Kuplaj Devresi

Haberleşme devresinin enerji iletim hattına bağlanması sırasında kuplaj devresi kullanılmıştır. İletişim için gerekli olan band genişliği kuplaj devresiyle ayarlanmıştır. Ayrıca şebekenin zararlı etkilerinden iletişim devresi kuplaj devresi vasıtasıyla izole edilmiştir. [22]. Şekil 20.de kuplaj devresinin şebekeye bağlantısı simgesel olarak gösterilmiştir.

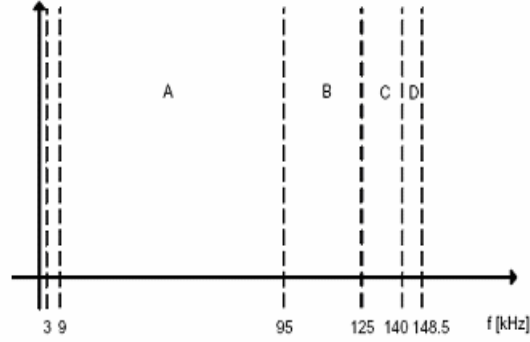


Şekil 20. Güç hatları için dijital haberleşme sistemi [22,30].

2.3. Enerji Hattı Data İletim Standartları

Yüksek hızlarda çalışabilmek için, büyük bant genişliğine ihtiyaç duyulmaktadır. PLC sistemleri için kullanılacak bant genişlikleri CENELEC standartları ile belirlenmiştir. Şekil 21.' de görüldüğü gibi ilk iki bant(3 - 9 ve 9 - 95 kHz) enerji üreticileri için ayrılmıştır. Geri kalan diğer üç bant ise enerji sağlayıcılarının kullanıcıları için tahsil edilmiştir. Bant genişliğindeki sınırlandırmanın yanında, kullanılacak güçler içinde sınırlandırma yapılmıştır [22,30]. Şekil 21' de bu sınıflandırma gösterilmiştir.

- A-Bandı(3 kHz – 95 kHz) elektrik üreticileri için,
- B-Bandı(95 kHz – 125 kHz) Erişim protokolu olmadan bütün uygulamalar için kullanılabilir,
- C-Bandı(125 kHz – 140 kHz) Ev ağıları için ayrılmıştır,
- D-Bandı(140 kHz – 148.5 kHz) Alarm ve güvenlik sistemleri için ayrılmıştır [22,30].



Şekil 21. CENELEC standartlarına göre bant genişlikleri [31].

PLC sinyalleri CENELEC standartlarında olmalıdır. Avrupa da , CENELEC EN-50065-1 standardı olarak şekillenmiştir. Bu standarda göre frekans bandı, sinyal genliği ve sinyal seviyesi özellikleri:

95 KHz - 148.5 KHz frekans aralığının kullanım sınırlamaları:

* 116 dB μ V ile sınırlandırılmış genel kullanım için ve özel uygulamalar içindir. Ev ağlarında izin verilen sinyal seviyesi 116 dB μ V, endüstriyel alanlar da sinyal seviyesi 134 dB μ V ile sınırlandırılmıştır [30].

* Bit oranını artırmak için, daha çok bant genişliğine ihtiyaç duyulmaktadır. Son zamanlarda ki araştırmalar 1 ve 20 MHz arasında ki frekansların kullanımına yöneliktir [30].

* Yüksek hızlarda çalışıldığında diğer haberleşme sistemlerinin bandına düşme olasılığı artmaktadır. Diğer sistemlerle girişim meydana gelebilmektedir [30].

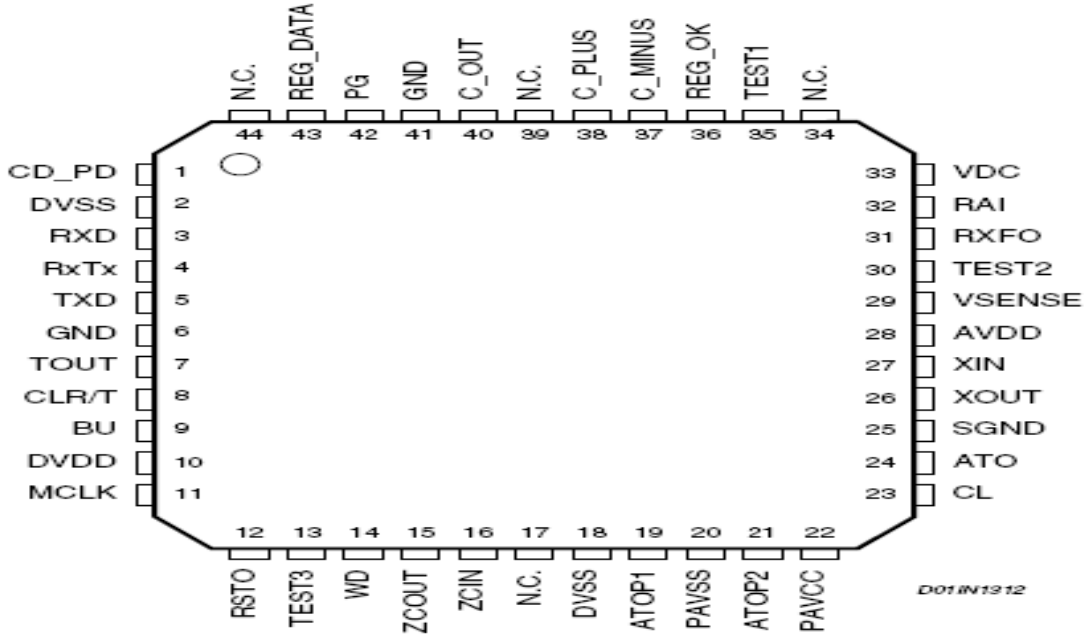
2.4. PLC Modemlerinde Kullanılan Malzemeler

PLC modeminin iki ana parçası bulunmaktadır. Bunlar SGS tarafından üretilen ST7538 tüm devreleri ile Toko tarafından üretilen 707VX-T1002N trafosudur.

2.4.1. ST7538 Tümdevresi

ST7538HS1 tüm devresinin özellikleri;

- Asenkron half duplex, FSK modem,
- Programlanabilir gerilim ve akım kontrollü entegre edilmiş modem sürücüsü
- Programlanabilir girişler (senkron ve asenkron)
- 7.5v'tan 12.5v'a kadar tek besleme kaynağı
- Kısa devre korumalı 5v gerilim kaynağı
- 8 adet programlanabilir iletim frekansı
- 4800bps'e kadar programlanabilir iletim hızı
- 250 μ VRMS algılama hassasiyeti
- EN 50065 CENELEC standartlarına uygunluk
- Taşıyıcı veya preamble algılama
- Band meşgul algılaması
- Güvenlik kontrollü programlanabilir register
- Şebeke sıfır algılaması ve senkronizasyon
- Tx taşıyıcı frekansı harici bir kristal tarafından sağlanır,
- Tx sinyalinde düşük bozulma, 1mV_{RMS} den daha yüksek Rx alıcı hassasiyeti,
- Taşıyıcı işaret algılaması, Watch-dog girişi,
- Mikro işlemciler için Master Clock ve Reset çıkışı,
- Akım kontrollü güç yükseltici(Rx modunda yüksek direnç)



Şekil 22. PLCC soketli ST7538' in bacak bağlantıları [29].

ST7538 senkron ve asenkron olarak çalışabilen half dubleks FSK modemidir. Tek bir gerilim kaynağından beslenmekte, hat sürücüsü içermekte ve 5V gerilim kaynağı sağlamaktadır. Gerilim kaynağının en büyük avantajı sisteme entegre edilecek bir mikro işlemci için harici bir besleme kaynağı ihtiyacını ortadan kaldırmasıdır. Üretim amacı EN 50065-1 CENELEC standardına uyumlu olarak, yerel elektrik hatları üzerinden haberleşme yapmaktır. 10V güç kaynağı ile çalışır. Bacak tipleri ve genel kullanım özellikleri Tablo 3' de verilmiştir. Modem tüm devresi ile güç hattı ara yüzü arasında bir harici sürücü kullanılır. Data iletim hızı ve taşıyıcı frekansı ayarlanabilmektedir. [28,30].

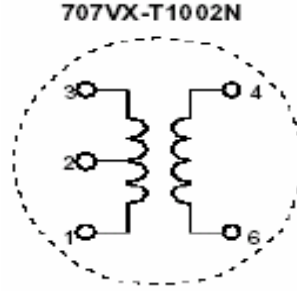
Tablo 2.ST7538 bacak bağlantıları [28].

No	İsim	Tipi	Açıklama
1	CD_PD	Sayısal	Taşıyıcı veya Preamble Algılama Çıkışı “1” Taşıyıcı veya preamble yok “0” Taşıyıcı veya preamble var
2	DVss	Kaynak	Sayısal Toprak
3	RxD	Sayısal	RX Data Çıkışı
4	RxTx	Sayısal	Rx veya Tx mod seçme girişi “1” -Rx seçme “0” -Tx seçme
5	TxD	Sayısal	Tx Data Girişi
6	GND	Kaynak	Substrate Toprağı (41 pini ile aynı)
7	TOUT	Sayısal	TX Time Out Algılama “1” Time Out gerçekleşti “0” Time Out gerçekleşmedi
8	CLR/T	Sayısal	Senkronize Ana Şebeke Giriş Saati veya Control Register Giriş Saati
9	BU	Sayısal	Band Meşgul Çıkışı “1” Programlanmış Band İçinde İşaret Var “0” Programlanmış Band İçinde İşaret Yok
10	Dvdd	Kaynak	Sayısal Kaynak Gerilimi
11	MCLK	Sayısal	Master Clock Çıkışı
12	RSTO	Sayısal	Güç Var veya Watchdog Reset Çıkışı
13	TEST 3	Sayısal	Test girişi. Normal operasyon süresince Dvss'e bağlanmalıdır.
14	WD	Sayısal	Watchdog girişi. Dahili watchdog sayıcı düşen kenarda temizlenmektedir.
15	ZCOUT	Sayısal	Sıfır Geçiş algılama Çıkışı
16	ZCIN	Analog	Sıfır Geçiş AC Girişi
17	NC	Değişken	Dvss'e bağlanmalıdır.
18	DVss	Kaynak	Sayısal Toprak
19	ATOP1	Güç	Enerji Hattı Sürücü Çıkışı
20	PAVss	Kaynak	Güç Analog Girişi
21	ATOP2	Güç	Enerji Hattı Sürücü Çıkışı

Tablo 2.'nin devamı

No	İsim	Tipi	Açıklama
22	PAVcc	Kaynak	Besleme Kaynağı Gerilimi
23	CL ²	Analog	Akım Sınırlama Geri Beslemesi
24	ATO	Analog	Küçük İşaret Analog İletim Çıkışı
25	SGND	Kaynak	Analog İşaret Toprağı
26	XOUT	Analog I/O	Kristal Çıkış-External Saat Girişi
27	XIN	Analog	Kristal Osilatör Girişi
28	AVdd	Kaynak	Analog Güç Kaynağı
29	Vsense ³	Analog	Gerilim Kontrol Çevrimi İçin Çıkış Gerilimi Algılama girişi
30	TEST2	Analog	Test girişi SGND'e bağlanmalıdır
31	RxFO	Analog	Alıcı Filtre Çıkışı
32	RAI	Analog	Analog giriş alıcı
33	VDC	Kaynak	5V Gerilim Ayarlayıcı Çıkışı
34	NC	Değişken	Dvss'e bağlanmalıdır
35	TEST1	Sayısal	Test girişi. DVss'e bağlanmalıdır
36	REGOK	Sayısal	Güvenlik kontrol lojik çıkışı "1" Kayıtlı datada sorun "0" Kayıtlı data tamam.
37	C_MINUS ⁴	Analog	Op-amp Inverting Girişi
38	C_PLUS ⁵	Analog	Op-amp Not Inverting Girişi
39	NC	Değişken	Dvss'e bağlanmalıdır
40	C_OUT	Analog	Op-Amp Çıkışı
41	GND	Kaynak	Substrate Toprağı (PIN 6 ile aynı)
42	PG	Sayısal	Güç İyi Lojik Çıkışı "1" VDC 4.5V üzerinde "0" VDC 4.25V altında
43	REG_DATA	Sayısal	Mains veya Control Register Giriş Seçici "1" Kontrol Register seçici "0" Mains Seçici
44	NC	Değişken	Dvss'e bağlanmalıdır

2.4.2. 707VX-T1002N Trafosu



Şekil 23. 707VX – T1002N trafosu bağlantı şekli [28].

1 – 2 numaralı bacaklar arasındaki sarım sayısı 20 tur, 2 – 3 numaralı bacaklar arasındaki sarım sayısı 100 tur, 4 – 6 numaralı bacaklar arasındaki sarım sayısı 20 turdur.

TOKO T1002N (100kHz) trafosu TOKO firması tarafından üretilmektedir. 2 primer sarım , 1 sekonder sarıma sahiptir. Bu sarımların oranı 4:1:1 dir. Sarımlar $L1 = 9.4\mu\text{H}$ ve $L2 = 140 \mu\text{H}$ dir.

2.5. ST7538 Data Alım Yolu

Alıcı modem enerji hattından gelen sayısal ses işareti alabilmesi için alıcı konuma geçirilmesi gerekmektedir. Data alım moduna geçebilmek için $Rx/Tx = 1$ lojik-1 ve $REG_DATA=0$ olarak ayarlanır. RAI girişine uygulanan Rx işareti SGND'yi referans toprak olarak almakta ve sonra (62kHz max. band genişliğinde 3dB) bir band geçiren filtreden geçmektedir. Control Register programlanarak band geçiren filtre iptal edilebilmektedir. Giriş katı çok düşük işaret/gürültü oranlarındaki işaretleri alabilecek dinamik genişliğe sahiptir. Uygulanmış dalga formunun genliği otomatik kazanç kontrolü (AGC) bloğu tarafından otomatik olarak uyarlanır ve seçilmiş kanal frekansı çevresindeki bir dar band geçiren filtreden geçirilir. Sonuç işareti FSK modülatörü tarafından üretilen bir sinüs dalgası işareti kullanan bir mixer ile aşağı dönüştürülür. Son olarak orta seviye Frekans Band Geçiren bir filtre (IF Filtre) işareti FSK demodülatörüne göndermeden önce işaret/gürültü oranını düzeltir. Bant genişliğindeki bir band geçiren filtre tarafından süzgeçlenir. Merkez frekansı taşıyıcı frekansı ile aynıdır. FSK demodülatörü daha sonra işareti son filtreleme için RX Logic'e gönderir. Sayısal filtreleme BAUD Rate frekansından

uzak gürültüleri yok eder ve işaret stresini alır. RxD Line, RAI bacağında ne lojik 1 ne de lojik 0 frekansları olmadığında “0” olarak çıkış vermektedir.

ST7538 alıcı modda iken, iletim devresi ve enerji hattı girişleri kapalıdır. Bu sayede devre daha az enerji tüketmektedir. Alıcı modda ATOP2 bacağı dahili olarak PAVSS'e bağlanmaktadır.

2.5.1. Yüksek Algılama Modu

ST7538'in hassasiyetini, Control Register'ın High Sensivity Bitini “1” yaparak arttırmak mümkündür. Bu fonksiyon ile iletişimin kalitesi daha da artırılabilir.

2.5.2. İşaret Tespiti

Taşıyıcı tespit çıkışı(CD), RAI girişindeki işaretin genliği V_{CD} değerinden T_{CD} (tipik olarak 6ms) süresince büyük olduğunda lojik-0 konumuna geçer. V_{CD} taşıyıcı tespit eşik gerilim seviyesidir. Tipik değeri $5mV_{RMS}$ dir [28,30].

2.6. Harici Güç Yükseltici Kontrolü

0V ile 10V arasında gerilim seviyelerini aktaran iki sayısal çıkış(PABC ve terslenmiş PABC) , $Rx/Tx = 1$ alıcı moda alındığı zaman veya iletim modu 1s süreyi aştığı zaman kendiliğinden lojik = 0 konumuna geçer. Aynı zamanda ATO çıkışı yüksek empedans konumuna geçer [28,30].

2.7. Senkronizasyon Düzeltme Sistemi (PLL)

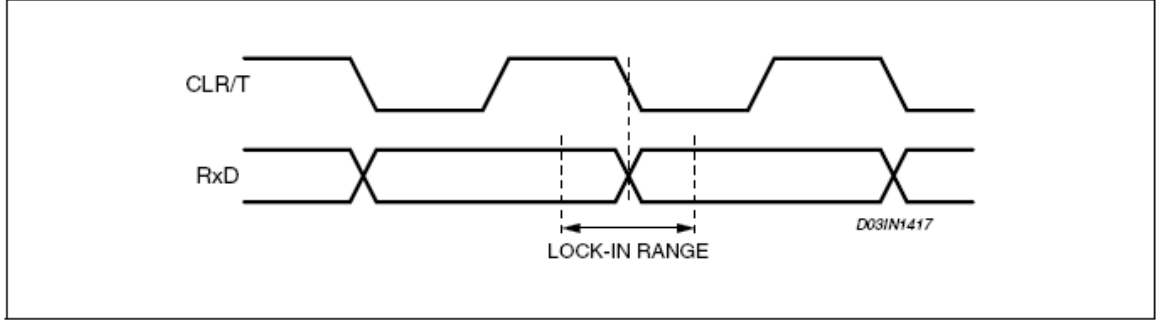
ST7538 Clock Host Controller ile senkronize bir data değişimi özelliği kazandırmak için clock düzeltme sistemi ile donatılmıştır.

Clock düzeltme sistemi ikinci dereceden PLL vasıtasıyla gerçekleştirilmektedir. Data hattında ki (RxD) data CLR/T 'nin yükselen kenarında sabittir.

PLL'in Lock-in ve Lock-out aralığı $\pm\pi/2'$ dir. PLL kilitsiz durumdayken, CLR/T ve RxD hatları düşük lojik seviyeye çekilir.

PLL kilitsiz durumdayken RXD 'nin yükselen ve düşen kenarlarına duyarlıdır. Lock-in koşulunu yerine getirmek için gerekli maksimum geçiş sayısı 5 'tir. Kilitli durumdayken (in-Lock) PLL CLR/T'nin stresini azaltmak için yalnızca RxD'nin yükselen kenarına karşı duyarlıdır. [29]

ST7538 PLL 32'e eşit veya daha fazla sembol alındığında kilitli durumdan çıkar.



Şekil 24. ST7538 PLL Lock-in (kilitleme) aralığı[29]

2.7.1. Taşıyıcı veya Preamble Algılama

Taşıyıcı/Preamble Bloğu bir frekans algılama devresidir. Şebeke girişini yönetmek ve gelen işareti algılamak için kullanılabilir. Mümkün olabilen 2 ayar şunlardır:

- Taşıyıcı algılama
- Preamble algılama

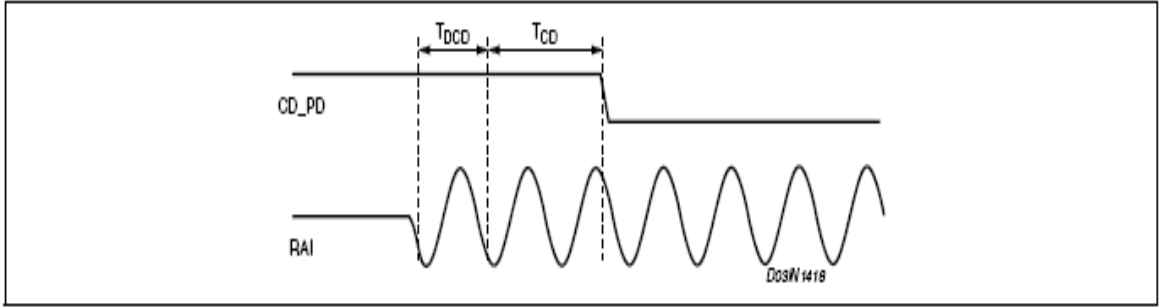
2.7.1.1. Taşıyıcı Algılama

Taşıyıcı/preamble algılama Bloğu RAI girişinde programlanmış taşıyıcı frekansına yakın bir frekansta harmonik bileşeni algıladığında host controllerı bilgilendirir. CD_PD işaret hassasiyeti data algılama algılamasına eşittir.

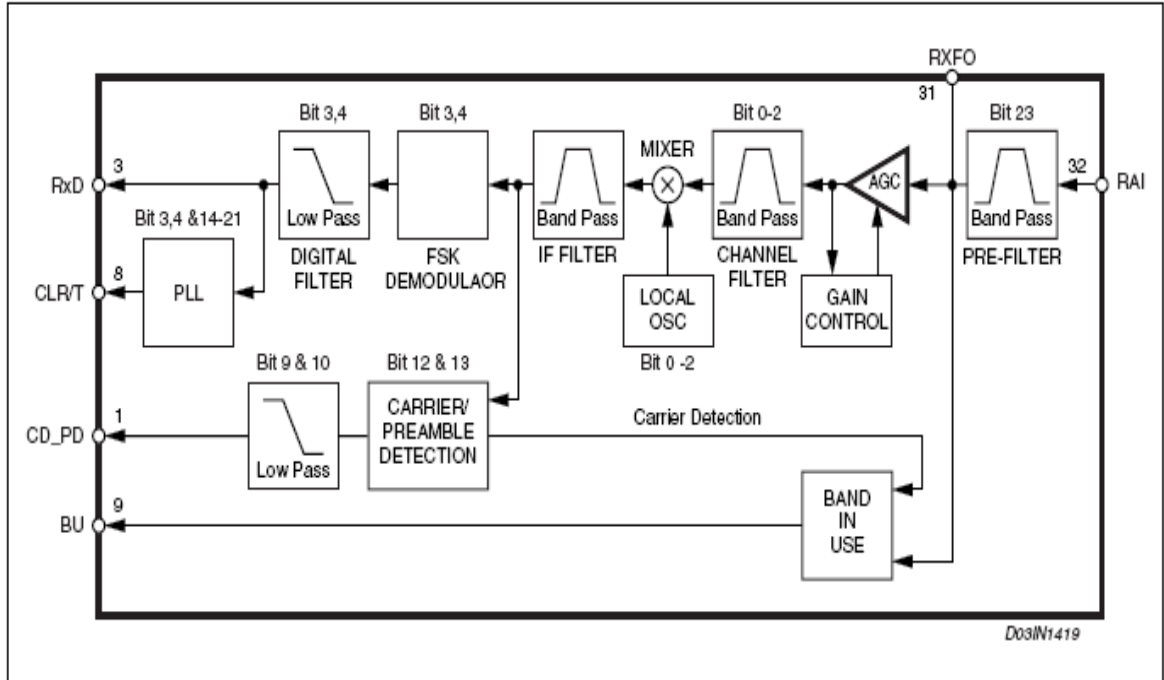
2.7.1.2. Preamble Algılama

Taşıyıcı/Preamble algılama Bloğu, en az 4 ardışık sembol için programlanmış Baud Rate değerinde modüle edilmiş bir taşıyıcının varlığını algıladığında host controlleri bilgilendirmektedir.

CD_PD hattı taşıyıcı işareti algılanana kadar düşük konumdadır. Control Registerında ki Detection Time Bits (algılama süresi bitleri) filtre performansını belirlemektedir. Sürenin artırılması gürültü nedeniyle oluşan hataları azaltmaktadır [29].



Şekil 25. Rx süresince CD_PD durumu [29]



Şekil 26. Bilgi alma yolu (Rx) blok diagramı [29]

2.8. ST7538 Data İletim Yolu

RxTx Bacağı “0” ve REG_DATA bacağı “0” yapıldığında iletim modu aktif edilmektedir. FSK modülatörü ve enerji hattı girişi açılır. İletilecek bilgi (TxD) FSK modülatörüne senkronize veya asenkronize şekilde gönderilir [29].

2.8.1. Host Controller Senkronize İletişim Modu

CLR/T yükselen kenarında, TxD hat değeri okunur ve FSK modülatörüne gönderilir. ST7538 seçili Baud Rate değerine göre iletim zamanlamasını yönetir.

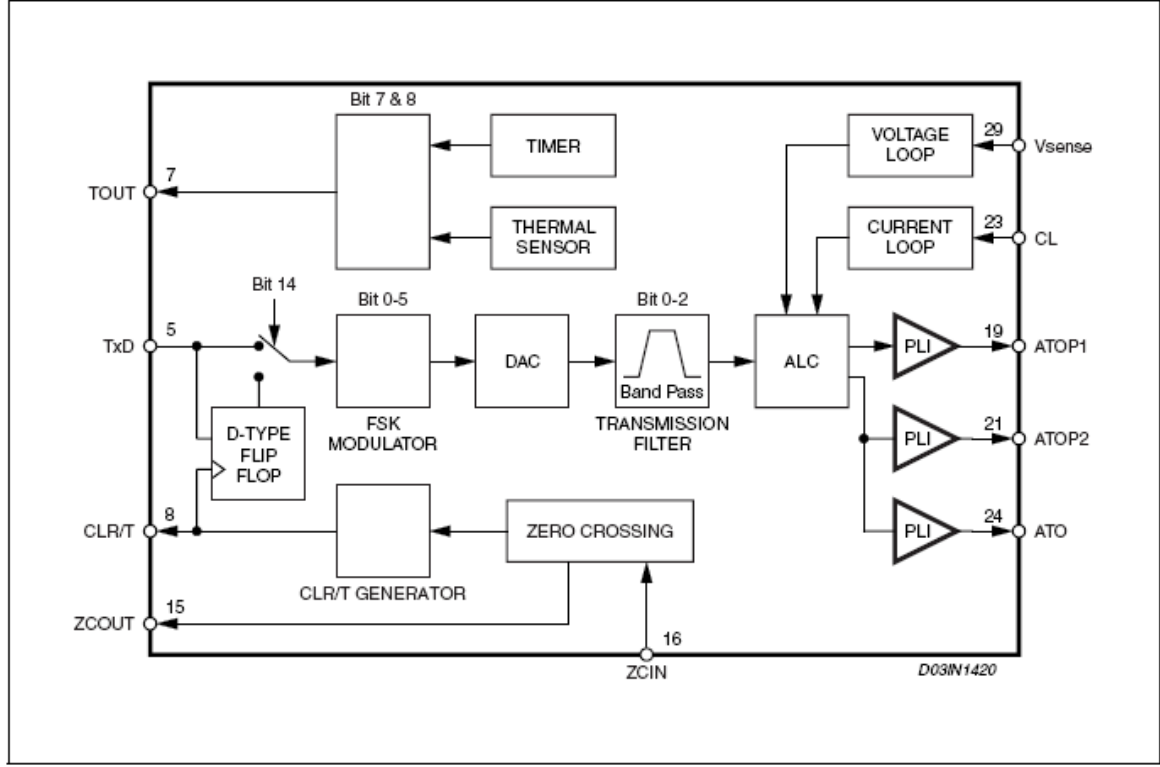
2.8.2. Host Controller Asenkronize İletişim Modu

TxD bilgisi FSK doğrudan FSK modülatörüne girer. Host Controller iletişim zamanlamasını yönetir.

Her iki koşulda da ST7538 tarafından herhangi bir protokol biti eklenmemiştir.

FSK frekansları FSK modülatöründe 16MHZ'lik bir kristal vasıtasıyla sayısal synthesis tekniğiyle elde edilmektedir. Frekansların doğruluğu harici kristalle orantılıdır.

Analog alanda, işaret, çıkış işareti spektrumunu ve harmonik bozulmasını azaltmak için filtre edilmektedir. Bir sembol ve diğeri arasında ki geçiş yarım FSK sinüs dalgası periyodu sonunda gerçekleşmektedir [29].



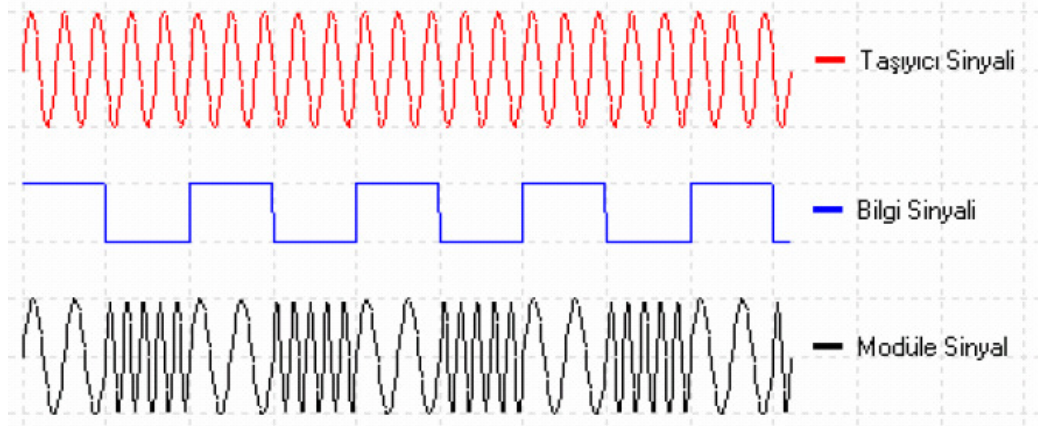
Şekil 27. İletim yolu blok diyagramı [29]

2.9. Frekans Atlamalı Anahtarlama (FSK, Frequency Shift Keying)

Bilgi sinyalindeki lojik 0 ve 1 ler taşıyıcının frekansına aktarılır. Şekil 25' de modülasyonlu işaret ve gerçek işaret gösterilmiştir.

$$e_{FSK}(t) = \begin{cases} E_c \sin(2\pi f_L t) \rightarrow "0" \\ E_c \sin(2\pi f_H t) \rightarrow "1" \end{cases} \quad (2.1)$$

Bu modülasyon şeklinde data, sürekli bir taşıyıcı üzerinden frekans kaydırma yöntemi kullanılarak gönderilir. Frekanslardan bir tanesi "mark", diğeri "space" frekans olarak isimlendirilir. Bu tanımlamalar lojik-1 ve lojik-0 değerlerine karşılık gelmektedir. Mark frekansı yüksek (f_H), Space frekansı (f_L) ise daha düşük kabul edilebilir. Şekil 28' De lojik-1 ve lojik-0' a karşılık düşen frekanslar gözükmektedir. Tablo 3.' de ve Tablo 4' da genel olarak kullanılan frekans tanımlamaları verilmiştir. Mark veya Space frekansının minimum gecikmesi parça uzunluğu (element length) olarak ifade edilmektedir.



Şekil 28. FSK modülasyonlu işaret [30].

Tablo 3. Mark ve space frekanslarının gösterimi

Data	Frekans(kHz)	İşaret Genliği
Lojik – 0	133,05	Max 1,5V
Lojik – 1	131,85	Max:1,5V
Mark frekansı = lojik – 1 seviyesi		
Space frekansı = lojik – 0 seviyesi		

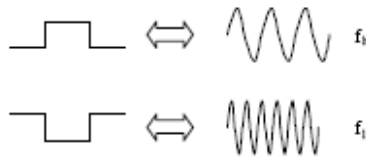
Devde bulunan FSK modülatörü sayesinde sayısal işaretimiz iki farklı frekans değeri olabilen bir sinüs işareti içinde gösterilmiştir. Bu frekanslardan büyük olanı lojik 1 ve küçük olanı ise lojik 0 göndermek için kullanılmıştır. (Şekil 29)

İki frekans değerinin ortalama değeri taşıyıcı frekansı f_c değerini vermektedir. İki frekans arasında ki fark veya toplam işaretin BAUD rate değerinin bir fonksiyonudur.

Eşitlik:

$$f_h - f_l = \text{BAUD.dev} \quad (2.2)$$

$$f_c = \frac{f_h + f_l}{2} \quad (\text{taşıyıcı frekansı}) \quad (2.3)$$



Şekil 29. Lojik 0 ve lojik 1 FSK gösterimi [31]

2.10. PIC 16F877 Mikro İşlemcisi

PIC16F877 portlarının fonksiyonları; PIC16F877'nin tüm portları her biri bağımsız olarak sayısal giriş veya çıkış olarak kullanılabilme imkanı vermektedir. Bu portlar kendi aralarında beş ana guruba ayrılmaktadır. (PORTA, PORTB, PORTC, PORTD, PORTE) P.

PORTA: Bu port RA0, RA1, RA2, RA3, RA4, RA5 olmak üzere 6 bitlidir. Bu bitler analog / sayısal çevirici olarak konfigüre edilebilmektedir.

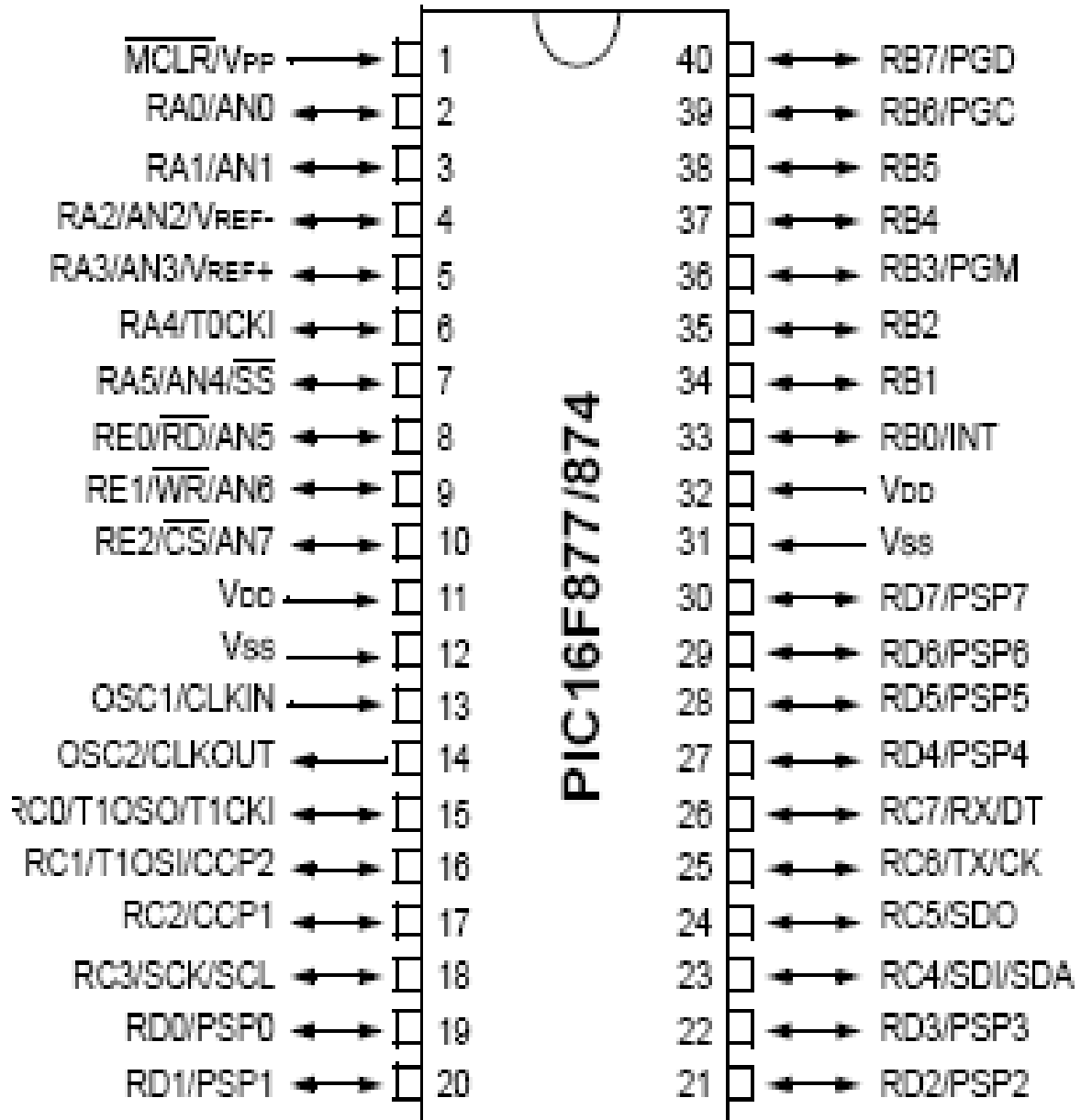
PORTB: RB0, RB1, RB2, RB3, RB4, RB5, RB6, RB7 olmak üzere 8 bit genişliğindedir. B portunun tüm bacakları dahili bir dirençle VDD'ye bağlanmıştır. Fakat bu özellik uygulamalarda göz önünde bulundurulmaz. Bu özellik ancak OPTION yazmacının 7. bitini 0 yaparak aktif hale getirilir.

PORTC: RC0, RC, RC2, RC3, RC4, RC4, RC5, RC6, RC7 olmak üzere 8 bit kapasitelidir. SPI, Doğrudan bilgisayarla iletişim yapma, Yakalama/Karşılaştırma ve PWM gibi özel fonksiyonlar yazmaçların ayarlanmasıyla bu portta kullanılır.

PORTD: RD0, RD1, RD2, RD3, RD4, RD5, RD6, RD7 olmak üzere 8 bitlidir. Bütün portlar Schmitt Trigger girişlidir

PORTE: RE0, RE1, RE2 olmak üzere 3 bit liktir. Bu bacaklarında Schmitt Trigger girişleri vardır. Ayrıca her bir bacak analog / sayısal çevirici olarak ta kullanılmaktadır. Eğer PORTD yi TRISE yazmacının PSPMODE bitini 1 yapıp 8bit genişliğinde mikro işlemci portu olarak kullanılırsa (paralel slave port) PORTE bacakları PORTD nin bağlandığı mikroişlemci bus'ında sırasıyla OKUMA,YAZMA,CHIP SELECT kontrol girişleri olarak kullanılır.

PDIP



Şekil 30. PIC16F877 pin bağlantı şekli [33]

File Address	File Address	File Address	File Address
Indirect addr. ^(*) 00h	Indirect addr. ^(*) 80h	Indirect addr. ^(*) 100h	Indirect addr. ^(*) 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h		185h
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h		187h
PORTD ⁽¹⁾ 08h	TRISD ⁽¹⁾ 88h		188h
PORTE ⁽¹⁾ 09h	TRISE ⁽¹⁾ 89h		189h
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATA 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADR 10Dh	EECON2 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	Reserved ⁽²⁾ 18Eh
TMR1H 0Fh		EEADRH 10Fh	Reserved ⁽²⁾ 18Fh
T1CON 10h			190h
TMR2 11h	SSPCON2 91h		191h
T2CON 12h	PR2 92h		192h
SSPBUF 13h	SSPADD 93h		193h
SSPCON 14h	SSPSTAT 94h		194h
CCPR1L 15h			195h
CCPR1H 16h			196h
CCP1CON 17h			197h
RCSTA 18h	TXSTA 98h	General Purpose Register 16 Bytes 117h	General Purpose Register 16 Bytes 197h
TXREG 19h	SPBRG 99h		198h
RCREG 1Ah			199h
CCPR2L 1Bh			19Ah
CCPR2H 1Ch			19Bh
CCP2CON 1Dh			19Ch
ADRESH 1Eh	ADRESL 9Dh		19Dh
ADCON0 1Fh	ADCON1 9Fh		19Eh
			19Fh
			1A0h
General Purpose Register 96 Bytes 20h	General Purpose Register 80 Bytes A0h	General Purpose Register 80 Bytes 120h	General Purpose Register 80 Bytes 1A0h
			1EFh
	accesses 70h-7Fh EFh	accesses 70h-7Fh 16Fh	accesses 70h - 7Fh 1F0h
			1FFh
Bank 0 7Fh	Bank 1 FFh	Bank 2 17Fh	Bank 3

Şekil 31. PIC16F877 register adresleri

Tablo 4. PIC16F877 mikro işlemci teknik özellikleri [32]

Özellikleri	PIC16F877
Çalışma Hızı	DC-20MHz
Program Belleği	8Kx14word Flash ROM
EEPROM Belleği	256 Byte
Kullanıcı RAM	368x8 byte
Giriş/Çıkış Port Sayısı	33
Timer	Timer0,Timer1,Timer2
A/D Çevirici	8 kanal 10 bit
Capture/Comp/PWM	16 bit Capture 16 bit Compare 16 bit PWM çözünürlük
Seri Çevresel Arayüz	SPI (Master) ve 12C (Master/Slave) modunda SPI portu
Paralel Slave Port	8 bit harici RD,WR ve CS kontrollü
USART/SCI	9 bit adresli

2.11. Analog/Dijital Dönüştürme

Analog/Dijital dönüştürücü (A/D) modülü 28-pinlik işlemciler için 6 girişe sahiptir ve diğer tür işlemciler için 8 giriş bulunmaktadır.

PIC16F877' nin analog dijital dönüştürme işlemini şöyle yapmaktadır. Analog giriş bir örneği yakalamakta ve kondansatörü doldurmaktadır. Örnek çıkışı ve saklama kapasitörü dönüştürücüye girmektedir. Dönüştürücü daha sonra başarılı bir yaklaşımla sayısal bir sonuç üretmektedir. A/D dönüştürme işlemi sonucunda 10bitlik bir sayısal sayı elde edilmektedir [33].

A/D dönüştürücü işlemci uyku modunda iken de A/D dönüştürme işlemini yerine getirebilmektedir [33]. A/D çevirme işlemi 4 adet register ile yapılmaktadır.

- A/D Result High Register (ADRESH)
- A/D Result Low Register (ADRESL)
- A/D Control Register0 (ADCON0)
- A/D Control Register1 (ADCON1)

ADCON0 registerı A/D dönüştürücü modülünün operasyonlarını kontrol etmektedir. ADCON1 registerı ise port bacaklarının fonksiyonlarını ayarlamaktadır. Port bacakları analog giriş olarak ayarlandığı gibi aynı zamanda giriş veya çıkış bacağı olarak da ayarlanabilmektedirler [33]. Şimdi ADCON0 registerını incelenirse:

REGISTER 11-1: ADCON0 REGISTER (ADDRESS: 1Fh)

O/Y-0	O/Y-0	O/Y-0	O/Y-0	O/Y-0	O/Y-0	Boş	O/Y-0
ADCS1	ACDS0	CHS2	CHS1	CHS0	GO/DONE	_____	ADON
bit 7							bit0

bit 7-6

ADCS1:ADCS0: A/D Dönüştürme Saati Seçme Biti

00 = FOSC/2

01 = FOSC/8

10 = FOSC/32

11 = FRC (A/D modülün dahili RC osilatoründen elde edilir)

bit 5-3

CHS2:CHS0: Analog Kanal Seçme Biti

000 = channel 0, (RA0/AN0)

001 = channel 1, (RA1/AN1)

010 = channel 2, (RA2/AN2)

011 = channel 3, (RA3/AN3)

100 = channel 4, (RA5/AN4)

101 = channel 5, (RE0/AN5)(1)

110 = channel 6, (RE1/AN6)(1)

111 = channel 7, (RE2/AN7)(1)

bit 2

GO/DONE: A/D Çevirme Durum Biti

Eğer ADON = 1:

1 = A/D Bu bitin 1 yapılması dönüştürme işlemini başlatır

0 = A/D A/D dönüştürme işlemi tamamlandıktan sonra otomatik olarak bu bit 0 olur.

bit 1

Boş: '0' olarak okunur

bit 0

ADON: A/D Açık biti

1 = A/D dönüştürme işlemi yapılıyor

0 = A/D dönüştürme işlemi kapalı

Şimdi de ADCON1 registerını inceleyelim:

Boş	Boş	O/Y-0	Boş	O/Y-0	O/Y-0	O/Y-0	O/Y-0
ADFM	_____	_____	_____	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit0

bit 7

ADFM: A/D Sonuç Formatı Seçme Biti

1 = . ADRESH nin 6 en anlamlı biti '0' olarak okunur.

0 = ADRESL 6 en anlamsız biti '0' olarak okunur.

bit 6-4 Boş: '0' olarak okunur

bit 3-0 **PCFG3:PCFG0:** A/D Port Ayarlama Kontrol Biti

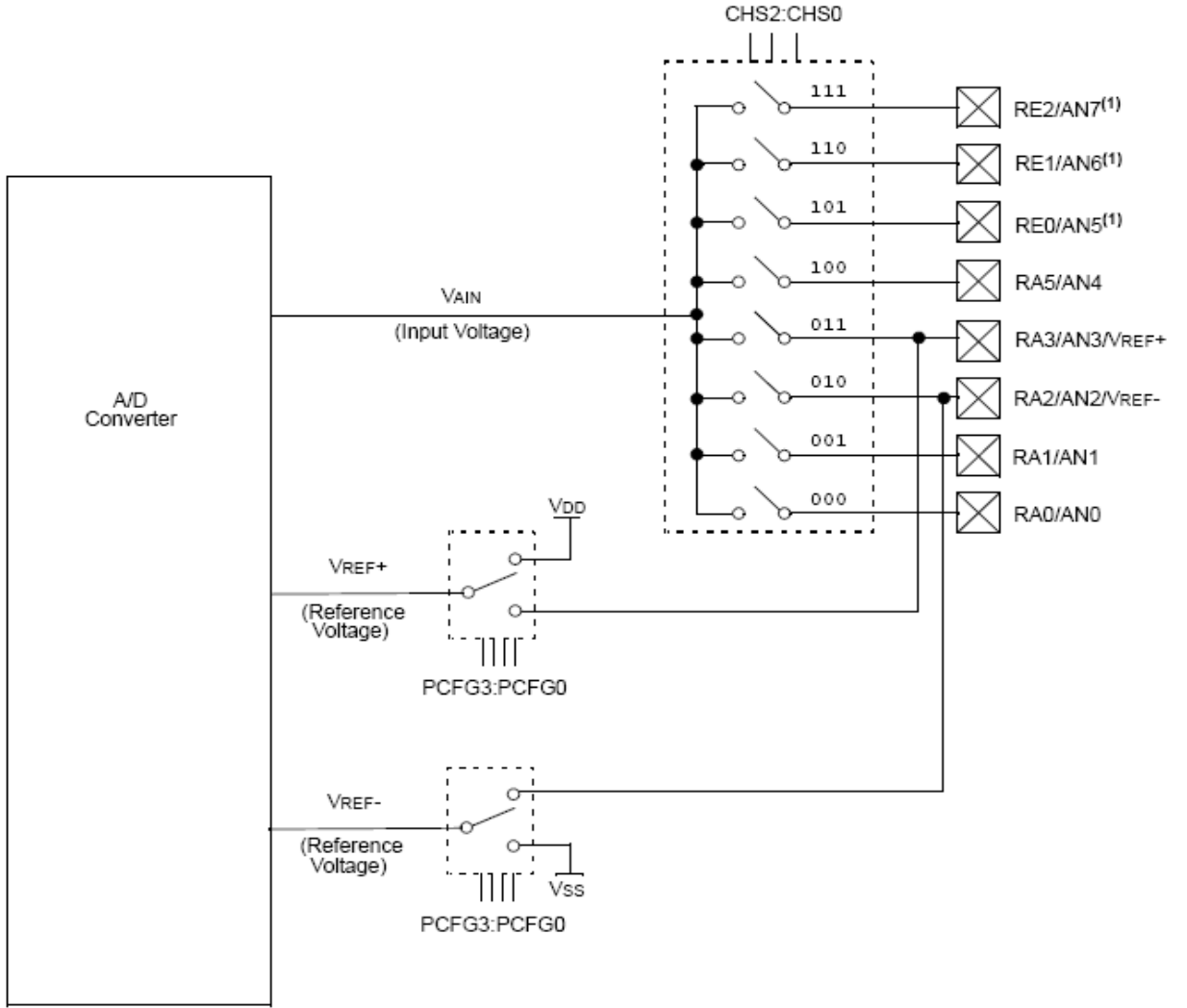
PCFG3: PCFG0	AN7 ⁽¹⁾ RE2	AN6 ⁽¹⁾ RE1	AN5 ⁽¹⁾ RE0	AN4 RA5	AN3 RA3	AN2 RA2	AN1 RA1	AN0 RA0	VREF+	VREF-	CHAN/ Refs ⁽²⁾
0000	A	A	A	A	A	A	A	A	VDD	VSS	8/0
0001	A	A	A	A	VREF+	A	A	A	RA3	VSS	7/1
0010	D	D	D	A	A	A	A	A	VDD	VSS	5/0
0011	D	D	D	A	VREF+	A	A	A	RA3	VSS	4/1
0100	D	D	D	D	A	D	A	A	VDD	VSS	3/0
0101	D	D	D	D	VREF+	D	A	A	RA3	VSS	2/1
011x	D	D	D	D	D	D	D	D	VDD	VSS	0/0
1000	A	A	A	A	VREF+	VREF-	A	A	RA3	RA2	6/2
1001	D	D	A	A	A	A	A	A	VDD	VSS	6/0
1010	D	D	A	A	VREF+	A	A	A	RA3	VSS	5/1
1011	D	D	A	A	VREF+	VREF-	A	A	RA3	RA2	4/2
1100	D	D	D	A	VREF+	VREF-	A	A	RA3	RA2	3/2
1101	D	D	D	D	VREF+	VREF-	A	A	RA3	RA2	2/2
1110	D	D	D	D	D	D	D	A	VDD	VSS	1/0
1111	D	D	D	D	VREF+	VREF-	D	A	RA3	RA2	1/2

A = Analog input D = Digital I/O

Şekil 32. Register PCFG3:PCFG0: ayar bitleri

ADRESH:ADRESL registerları A/D çevirici sonucunda elde edilen 10-bitlik sonucu saklamaktadırlar. A/D çevirme işlemi tamamlandıktan sonra sonuç bu A/D register çiftine aktarılmakta, GO/DONE biti (ADCON<2>) temizlenmekte ve A/D kesme bayrak biti ADIF 1 olmaktadır. A/D modülünün blok diyagramı Şekil 33'te gösterilmiştir [33].

A/D modülü istendiği gibi ayarlandıktan sonra, seçili kanal ayarlanmalıdır. Analog girişi kanallarına karşılık gelen TRIS bitleri giriş olarak ayarlanmalıdır.



Şekil 33. A/D modülü blok diyagramı [33]

A/D dönüştürme işlemi için şu adımlar yapılmalıdır:

1. A/D modülünü ayarla:

- Analog bacakların, gerilim referansını ve digital I/O (ADCON1) ayarla.
- A/D giriş kanalını seç (ADCON0)
- A/D dönüştürme saatini seç (ADCON0)
- A/D modülünü çevir (ADCON0)

2. A/D kesmesini ayarla (istenirse)

- ADIF bitini temizle
- ADIE bitini 1 yap
- PEIE bitini 1 yap
- GIE bitini 1 yap.

3. Gerekli başlama zamanını bekle

4. Dönüştürmeyi başlat:

- GO/DONE bitini 1 yap (ADCON0)

5. A/D dönüştürme işleminin tamamlanmasını bekle,

6. A/D sonuç registerını oku (ADRESH:ADRESL), gerekliyse ADIS bitini sıfırla.

Sonraki dönüştürme işlemi için, 1. adıma git veya gerekliyse 2. adıma git. her bir bit için dönüştürme zamanı T_{AD} olarak tanımlanmıştır. En az bekleme süresi diğer dönüştürme işlemi için $2T_{AD}$ kadardır [33].

2.11.1. A/D Dönüştürme Saatinin Seçilmesi

Her bir bit için geçerli dönüştürme zamanı T_{AD} olarak tanımlanmıştır. A/D dönüştürmesi en az her 10 bit için $12T_{AD}$ gerektirmektedir. A/D dönüştürücü saatinin kaynağı yazılım tarafından seçilmektedir. T_{AD} için olası 4 ayar:

- 2TOSC
- 8TOSC
- 32TOSC
- Dahili A/D modül RC osilatörü (2-6 μ s)

Düzgün bir A/D dönüştürme için, A/D dönüştürme saati (T_{AD}) 1. μ s'nin minimum T_{AD} süresini sağlamak için seçilmelidir.

2.11.2. Analog Port Bacaklarının Ayarlanması

ADCON1 ve TRIS registerları A/D port bacaklarının operasyonlarını kontrol etmektedir. Analog olarak ayarlanmak istenen Port bacaklarının TRIS bitleri giriş olarak ayarlanmalıdır.

2.11.3. A/D Dönüştürme

GO/DONE bitini dönüştürme işlemi esnasında temizlemek o anki dönüştürme işlemi iptal edecektir. A/D sonuç register çifti güncellenmeyecektir. A/D dönüştürme işlemi iptal edildiğinde, diğer bir işlem için $2T_{AD}$ süresi kadar beklemek gerekmektedir. Sonra GO/DONE biti dönüşüm başlaması için 1 yapılmalıdır [33].

2.11.3.1. A/D Sonuç Registerları

ADRESH:ADRESL register çifti A/D dönüştürme işlemi sonucunda elde edilen 10 Bitlik bitin saklandığı registerlardır. Bu register çifti 16 bit uzunluğundadır. A/D modülü sola veya sağa dayalı olarak bilginin kaydedilmesine olanak vermektedir. A/D format seçme biti (ADFM) bunu işlemi etmektedir [33].

2.12. TMR0 Zamanlayıcı (Örnekleme Gecikmesi)

PIC16F877 delta modülatöründe analog girişi okuma aralığı TMR0 kesmesi ile sağlanmaktadır. Dahili bir sayaçtır. Bu sayıcının özellikleri ve programlaması kısaca şöyledir:

Timer0'ın şu özellikleri bulunmaktadır:

- 8-bit timer/counter
- Okunabilir ve yazılabilir
- 8-bit yazılımla programlanabilir prescaler
- Dahili veya harici saat seçimi
- FFh' den 00h'e geçişte kesme oluşturma
- Harici saat için kenar seçme

Zaman modu T0CS bitinin (OPTION_REG<5>) temizlenmesiyle seçilmektedir. Sayıcı (counter) modu ise T0CS (OPTION_REG<5>)'in lojik 1 yapısıyla seçilmektedir [33].

2.12.1. TMR0 Kesmesi (Interrupt)

TMR0 kesmesi TMR0 registerı Ffh'den 00h'ye geçişi esnasında meydana gelmektedir. Bu geçiş TOIF (INTCON<2>) bitini lojik 1 yapmaktadır. Kesme TOIE (INTCON<5>) biti temizlenerek kapatılabilir. Tekrar kesmeyi aktif hale getirmek istenirse TOIF bitinin lojik 1 yapılması gerekmektedir. TMR0 kesmesi işlemciyi uyku (sleep) modundan uyandırmaz. Uyku modunda iken zamanlayıcı çalışmaz.

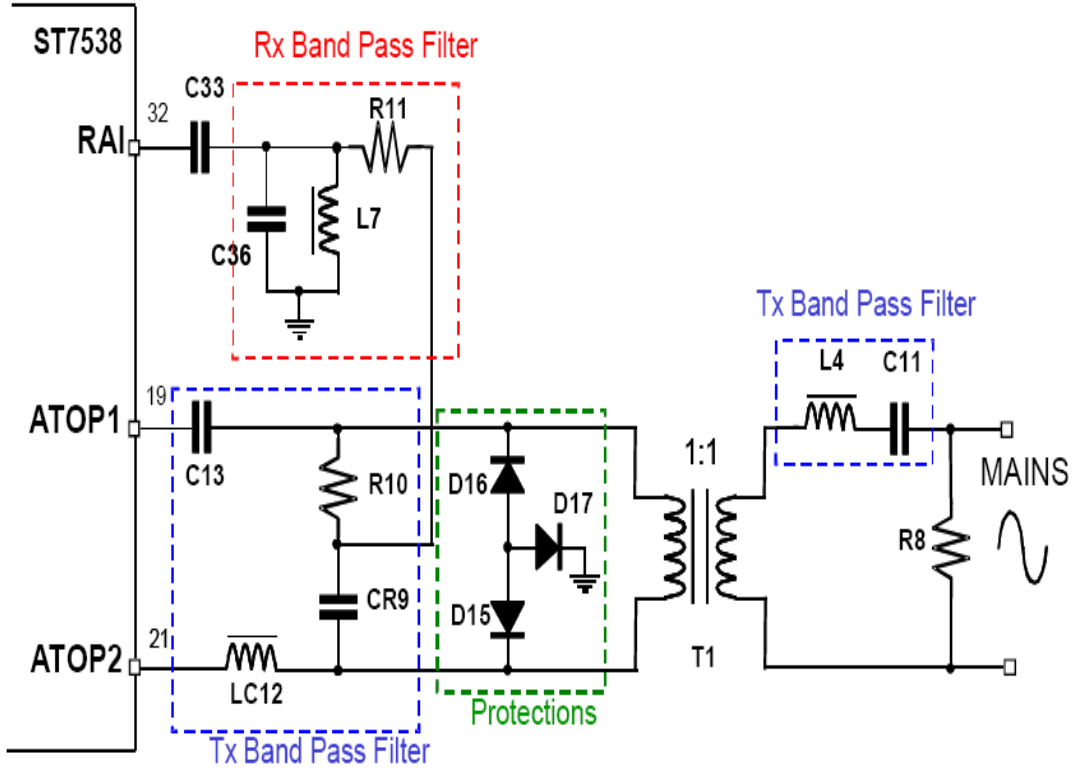
2.13. Uygulama Devrelerinin İncelenmesi

İlk olarak PLC modemlerimizin tasarımı ve çalışma şekilleri incelenmiştir.

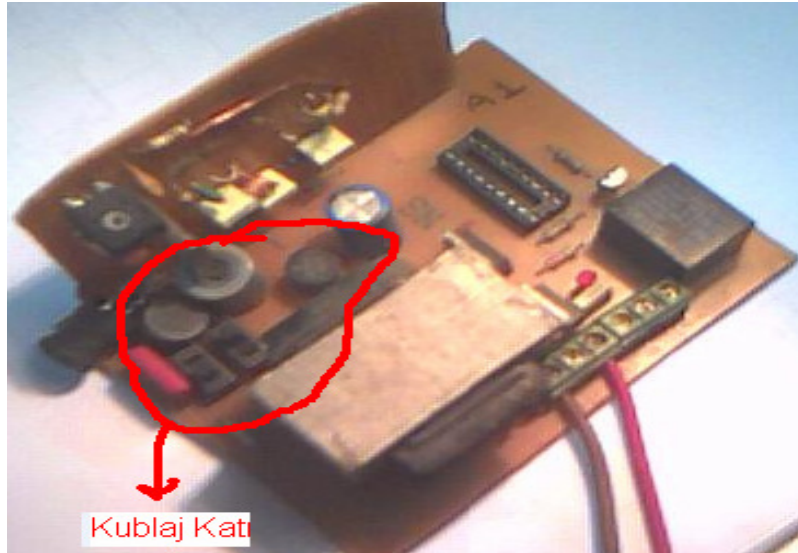
2.13.1. Alıcı ve Verici Modem Devresi Kuplaj Katı

Şekil 34' ve Şekil 35' de PLC modem devresinin alıcı ve verici katları gösterilmiştir. Bu kısmın tasarlanması sırasında bir çok teknik standart göz önünde bulundurulmuştur. İşaret kublajı için gerekli Birkaç tasarım özellikleri şunlardır:

- Alıcı modda yüksek seçicilik (EN50065-2-1)
- Olabildiğince büyük çıkış empedansı (EN50065-7)
- Alıcı modda düşük gürültü
- Her türlü şartta geniş gerilim ve akım uyumu (EN50065-1)
- İletim modunda çok az bozulma (EN 500065-1)
- İletim modunda yüksek kuplaj verimi (büyük yükler de dahil)
- Şebekede meydana gelebilecek gerilim artışları ve her türlü tehlikeye karşı yüksek güvenilirlik (EN50065-2-1) [31].



Şekil 34. ST7538 giriş ve çıkış katı [31]



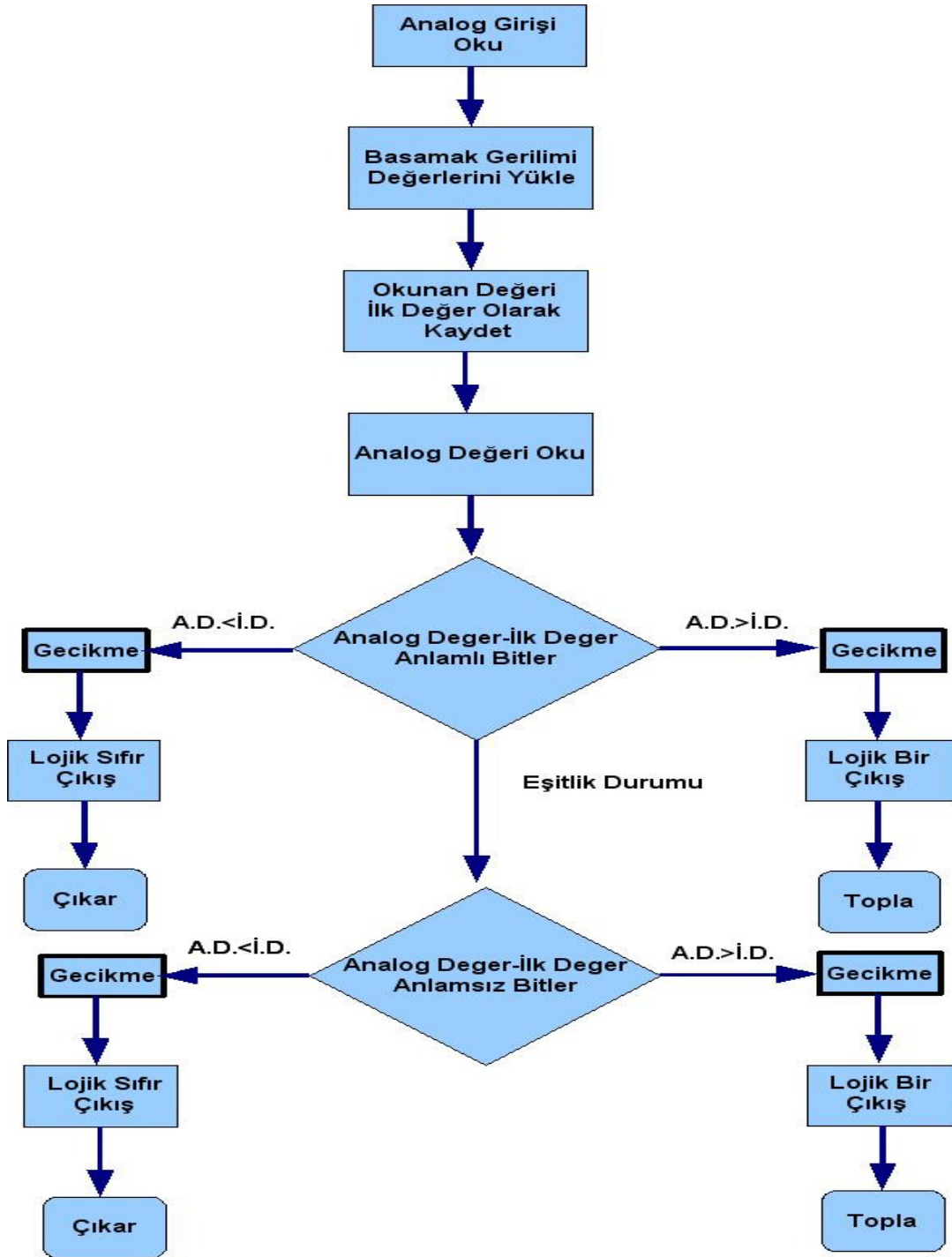
Şekil 35. PLC modem kublaj katı



Şekil 36. ST7538 PLC modem

2.14. Mikro İşlemci ile Delta Modülasyonu

Delta Modülasyonu PIC16F877 mikro işlemcisiyle gerçekleştirilmiştir. Bu mikro işlemcinin seçilme nedeni programlanmasının ve kullanımının kolay ve temininin kolay olmasıdır. PIC16F877 mikro işlemci vasıtasıyla delta modülasyonu işlemi gerçekleştirilmiştir. 16F877'nin analog girişlerine uygulanan ses işareti işlemci tarafından sayısal sese dönüştürülerek PCL modemine iletilmiştir. Aşağıda sırasıyla Şekil 37'de ki akış şemasından yararlanarak programın çalışma mantığını incelenmiştir.



Şekil 37. PIC16F877 Delta modülasyonu akış şeması

2.14.1. Analog Girişi Oku

Bu kısımda analog işareti (ses işareti) mikro işlemcinin analog girişi tarafından 10 Bitlik sayısal bir değere dönüştürülmektedir. Bu değerler PIC16F877'nin ADRESH ve

ADRESL deęerlerine karřılık gelmektedir. Registerlar saęa dayalı olarak seęilmiřtir. Dolayısıyla ADRESH registerının en anlamlı 6 biti dikkate alınmamıřtır. Analog giriř okuma iřlemi çağrıldıęında bu deęerler AN0H ve AN0L registerlarına yüklenmektedir.

2.14.2. Basamak Gerilim Deęerini Yükle

Analog deęerler okunduktan sonra delta modülasyonunun aęıklandıęı kısımda modülasyon için iki önemli etkenden biri olan basamak geriliminden bahsedilmiřti. İřte bu kısımda basamak gerilimi deęeri seęilmektedir. Ve mikro iřlemcinin registerına KATSAYIL ve KATSAYIH olarak kaydolmaktadır. Bu basamak gerilimi ILKDEGERH ve ILKDEGERL register çiftine eklenmekte veya çıkarılmaktadır. Basamak gerilim deęerleri mikro iřlemci programlanmadan önce KATSAYIH ve KATSAYIL register çiftine yüklenmektedir. 16 bit lik bir register olmasına raęmen 8 bit iřimizi görmektedir. KATSAYIL ve KATSAYIH register deęerlerinin çok fazla seęilmesi veya az seęilmesi durumunda izci iřaret analog ses iřaretini takip edememektedir. Dolayısıyla ses iřaretinde bozulmalar meydana gelmekte, hatta kaybolmaktadır.

2.14.3. Okunan Deęeri İlk Deęer Olarak Kaydet

Mikro iřlemci tarafından okunan analog deęerler ILKDEGERH ve ILKDEGERL olarak iki ayrı registera kaydolmaktadır. Bu deęerler karřılařtırma iřlemi yaparken bařlangıç ya da bir önceki analog deęerleridir. Her yeni analog deęer okunduęunda bir önceki ILKDEGERH deęeri ile basamak gerilim deęeri toplanarak veya çıkarılarak ILKDEGERH ve ILKDEGERL register çiftine kaydolmakta böylelikle ILKDEGERH ve ILKDEGERL registerları güncellenmektedir.

2.14.4. Analog Deęeri Oku

Mikro iřlemci tarafından gerekli bařlangıç deęerleri yüklendikten sonra ses iřaretinin dönüřtürülmeye bařlandıęı ilk ařama analog deęerin okunmasıdır. Bu basamaktan sonra ses iřareti okunmakta AN0H ve AN0L registerlarına kaydolmaktadır. Daha sonra bu deęerler ile ILKDEGERH ve ILKDEGERH registerında bulunan deęerler karřılařtırılmaktadır.

2.14.5. AN0H– İLKDEGERH (En Anlamlı Bitler)

Burada yapılan işlem okunan analog ses işaretiyle basamak gerilimi eklenmiş veya çıkarılmış olan İLKDEGERH register değerlerinin karşılaştırılmasıdır. Yalnızca en anlamsız ilk 2 bitleri karşılaştırılmaktadır. Nedeni analog dönüştürme işlemi esnasında 10 bitlik bir sayısal sonuç çıkmasıdır. Burada üç koşul sorgulanmıştır.

Birincisi İLKDEGERH register değerinin AN0H değerinde büyük olması durumudur. AN0H registerında bulunan değer İLKDEGERH registerında bulunan değerden küçükse işlemci örnekleme saat darbesi süresi kadar bir gecikme yapıp (kesme gecikmesi) çıkış port bitini lojik 0 yapmakta ve “Çıkarma” işlemi basamağına geçilmektedir. Bu basamakta İLKDEGERL değerinden KATSAYIL değeri çıkarılmakta ve İLKDEGERL değerine yüklenerek değer güncellenmektedir. Bu güncelleme aşamasında sonra başa dönülmektedir.

İkinci koşulda eğer AN0H register değeri İLKDEGERH register değerinden büyükse işlemci örnekleme saat darbesi kadar bekledikten sonra çıkış portu bitini lojik 1 yapıp “Toplama” basamağına geçilmektedir. Bu basamakta İLKDEGERL değeri ile KATSAYIL değeri toplanmakta ve İLKDEGERL değerine yüklenerek değer güncellenmektedir. Bu güncelleme aşamasında sonra başa dönülmektedir.

Üçüncü durumda ise eğer AN0H değeri İLKDEGERH değerine eşit ise diğer basamağına geçilmektedir.

2.14.6. AN0L-İLKDEGERL (En Anlamsız Bitler)

Bu basamakta yapılan işlem sonrasında iki sonuç değerlendirilmektedir. Bir önceki basamağın aksine 8 bitlik karşılaştırma yapılmaktadır.

Birinci karşılaştırmada eğer AN0L register değeri İLKDEGERL değerinden büyükse gecikmeden sonra çıkış port biti lojik 1 yapıp “Toplama” basamağına geçilmektedir. Bu basamaktan sonra da işlem başa dönmektedir..

İkinci durumda eğer AN0L register değeri İLKDEGERL değerinden büyük veya eşitse gecikmeden sonra çıkış port biti lojik sıfır yapıp “Çıkarma” basamağına geçilmektedir. Bu basamaktan sonra da işlem başa dönmektedir.

2.15. Delta Modülâtör Devresi Kısımları

Delta modülâtör devresi giriş katı, modülâtör katı ve çıkış katından meydana gelmektedir. Devrede yardımcı kısımlar olarak simetrik besleme, öteleyici ve filtre gibi kısımlar kullanılmıştır.

2.15.1. Simetrik Besleme

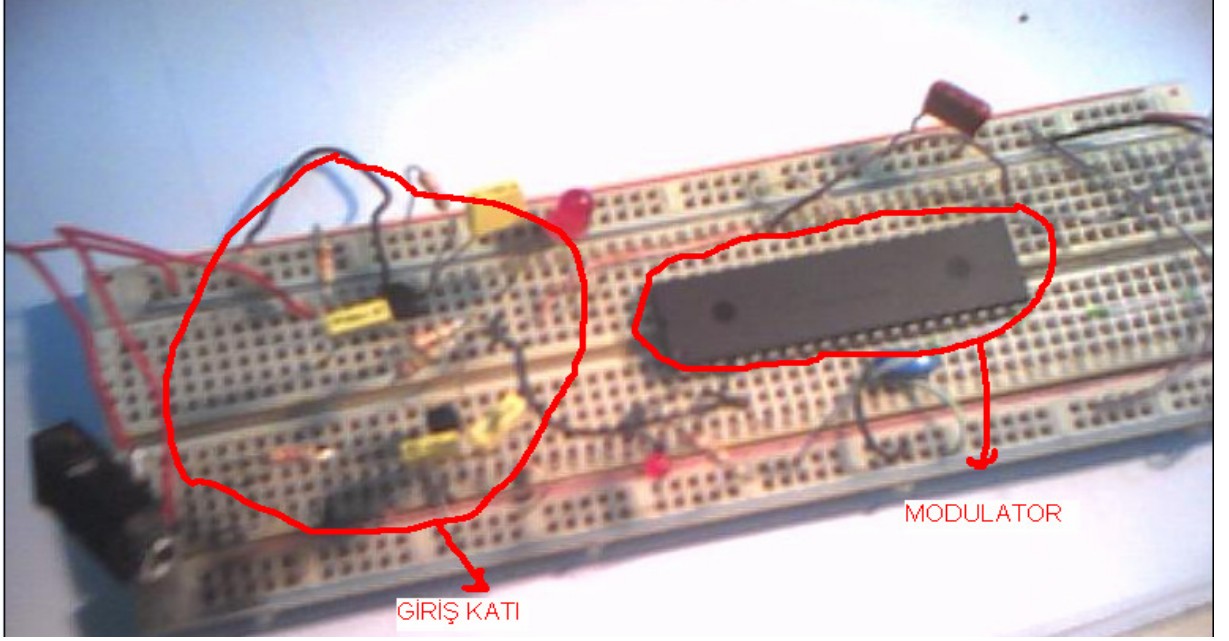
Opamplar için gerekli olan pozitif ve negatif simetrik beslemeleri karşılamak için kullanılmıştır. Yapısı oldukça basittir.

2.15.2. Modülâtör Kısmı

Delta modülâtör devresinin en önemli kısmı şüphesiz modülâtör kısmıdır. Modülâtör kısmında PIC16F877A mikro işlemcisi bulunmaktadır. Yukarıda da açıklandığı gibi analog giriş işareti mikro işlemci vasıtasıyla sayısal delta modülâtörlü ses işaretine dönüşmektedir. Sayısal forma dönüştürülen ses işareti PLC modem vasıtasıyla enerji hattına verilmektedir.

2.15.3. Giriş Katı

Devrenin giriş katında mikrofon vasıtasıyla alınan analog ses işaretinin mikro işlemcinin algılayabileceği gerilim seviyesine yükseltecek basit bir kuvvetlendiriciden meydana gelmektedir. Giriş katının yapısı oldukça basittir. Giriş katı devresi Şekil 38'de gösterilmiştir.

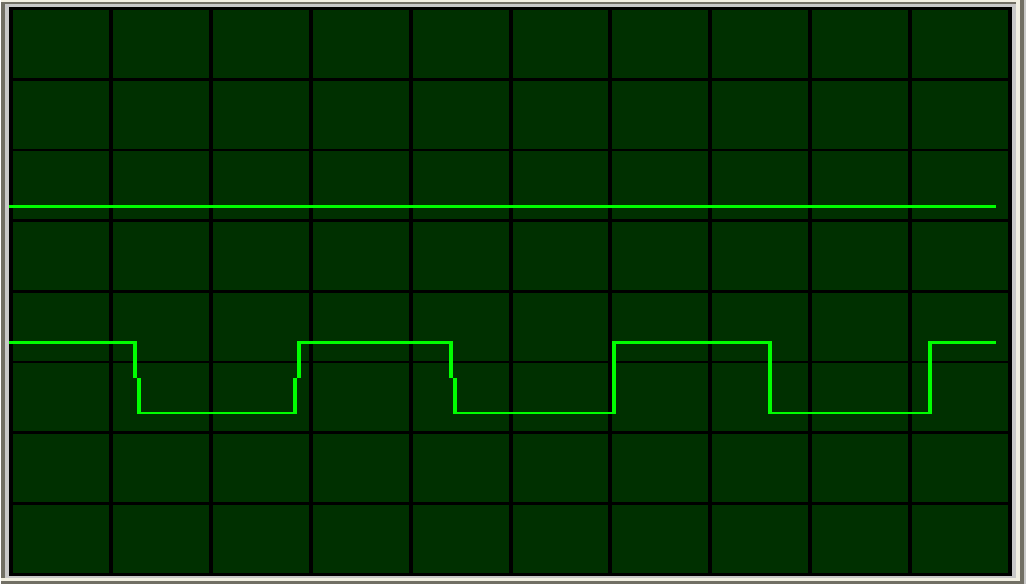


Şekil 38. Modülâtör giriş katı

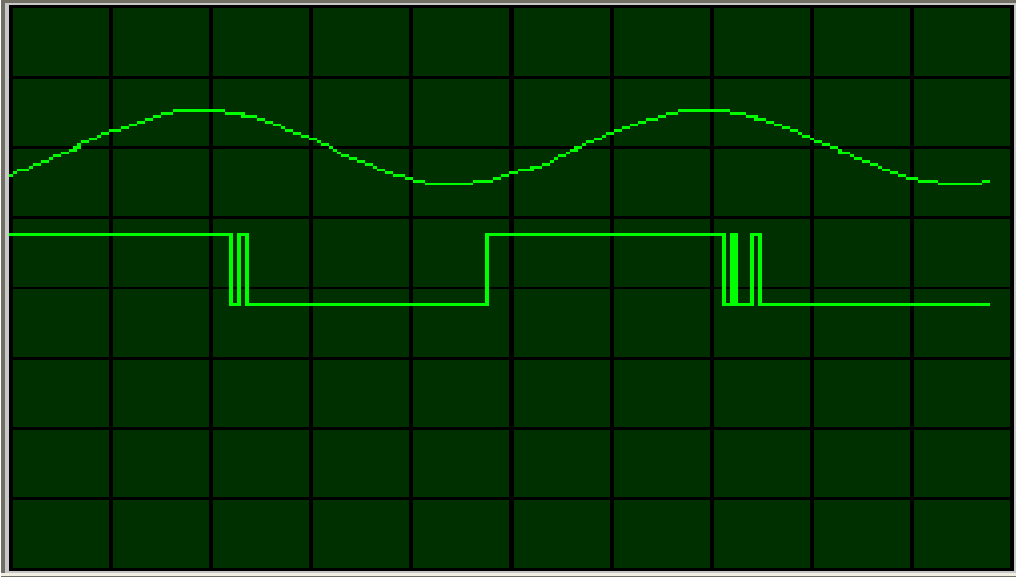
2.16. Modülâtör Kısımının Gözlemlenmesi

Sabit bir gerilim için modülâtörün verdiği tepki Şekil 37’de gösterilmiştir. Devrede delta modülâtör kullanılmasının en büyük yararı, işaretin birebir iletilememesine yani bilgi işareti değil de ses işareti olmasında dolayı kaybolan bitler sesin tekrar elde edilmesinde çok büyük bir soruna yol açmaması olmuştur.

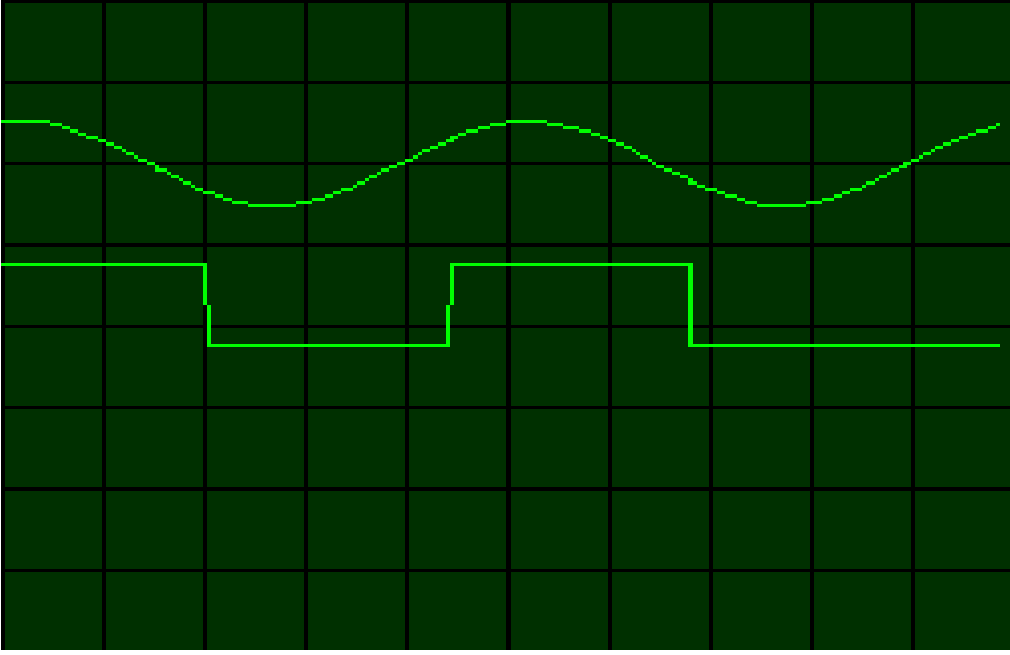
Devrenin girişine değişik frekanslarda sinüs işareti uygulanmış ve modülâtörün bu giriş işaretlerine göre tepkisini gözlemlenmiştir.



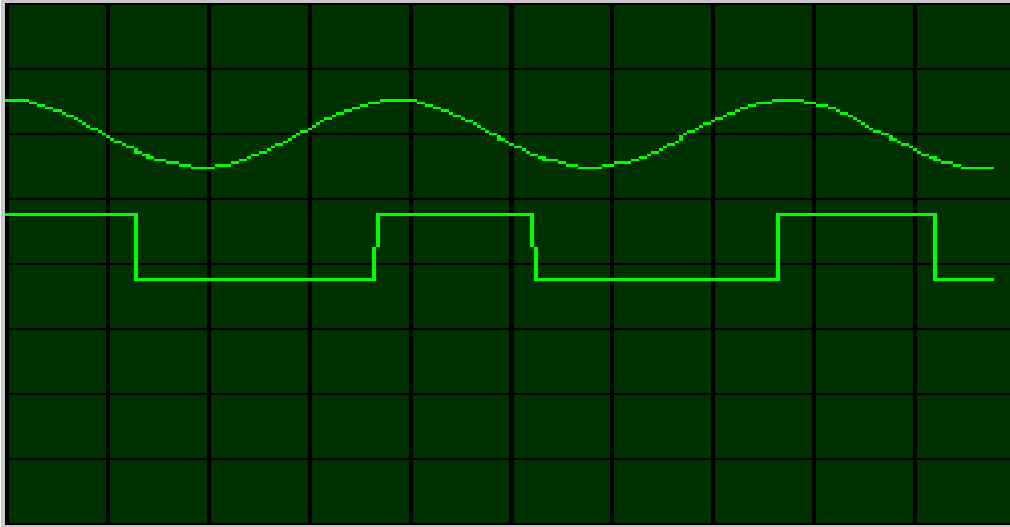
Şekil 39. Delta modulatör girişine sabit bir gerilim uygulanması



Şekil 40. 100Hz giriş işareti için delta modulatörü tepkisi

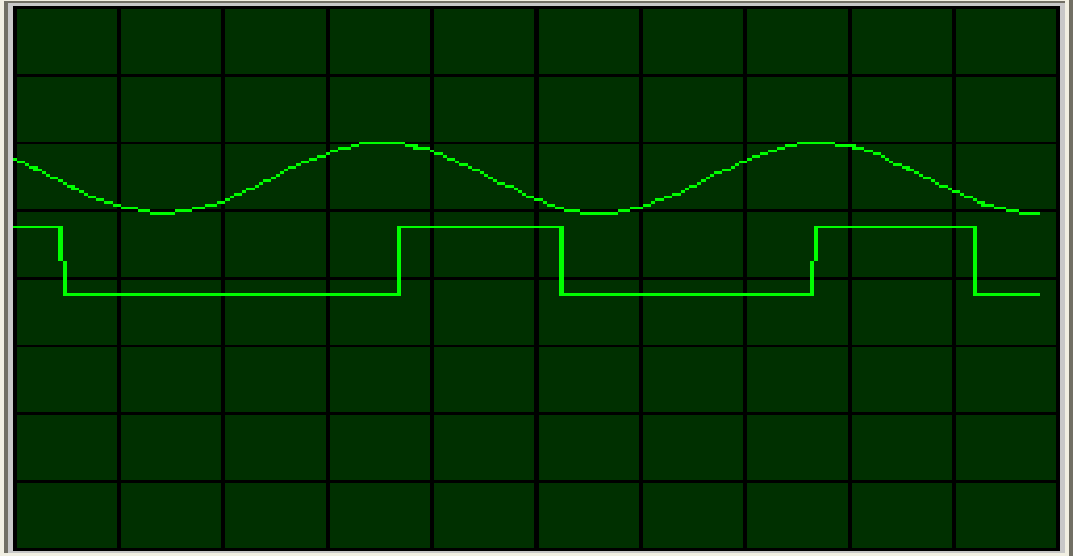


Şekil 41. 1kHz giriş işareti için delta modülatörü tepkisi

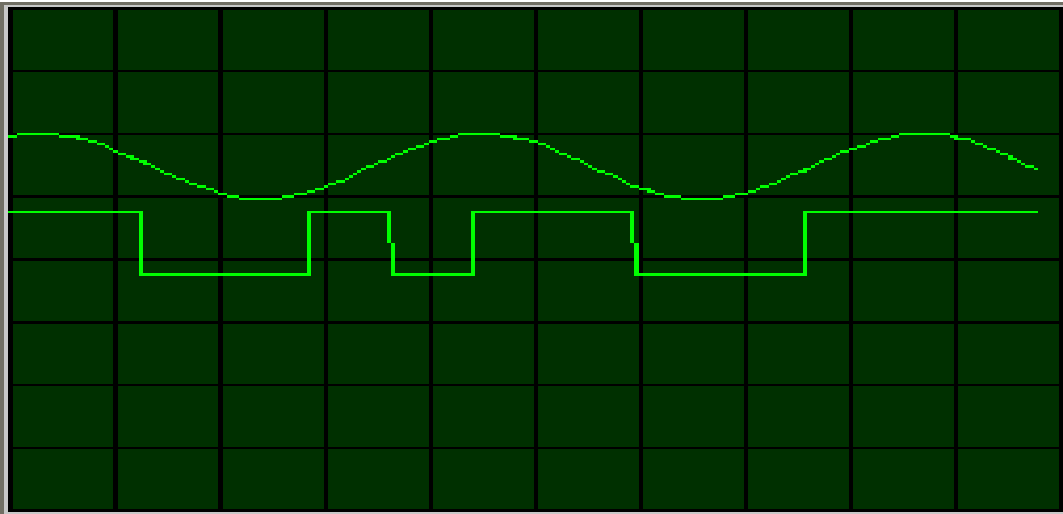


Şekil 42. 2 kHz giriş işareti için delta modülatörü tepkisi

Delta modülasyonunu iletişim hızı yanında etkileyen en önemli etkenlerden biri de basamak gerilimidir. Basamak geriliminin az veya çok olması analog giriş işaretinin tam olarak sayısallaştırılamamasına sebebiyet vermektedir. İzleyici işaret analog giriş işaretinin anlık değişimlerini takip edememektedir. Şekil 43'te 1kHz giriş işaretinde basamak geriliminin düşük olması durumunda ki çıkış işareti gösterilmiştir. Şekil 44'te ise yine 1kHz'lik bir giriş işareti için basamak geriliminin yüksek olması durumunda ki çıkış işareti gösterilmiştir.



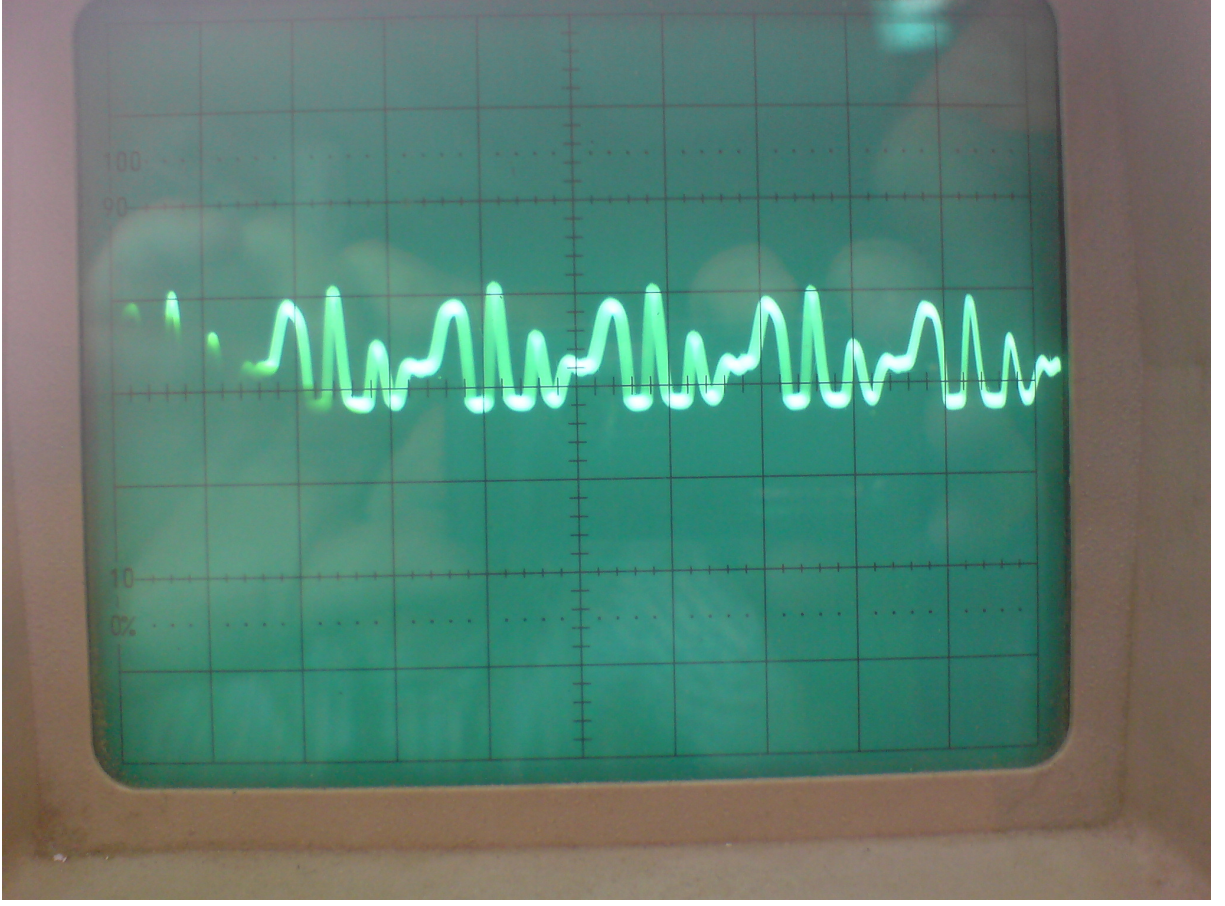
Şekil 43. 1kHz sinüs işareti için düşük basamak gerilimi seviyesi etkisi



Şekil 44. 1kHz sinüs işareti için yüksek basamak gerilimi seviyesi etkisi

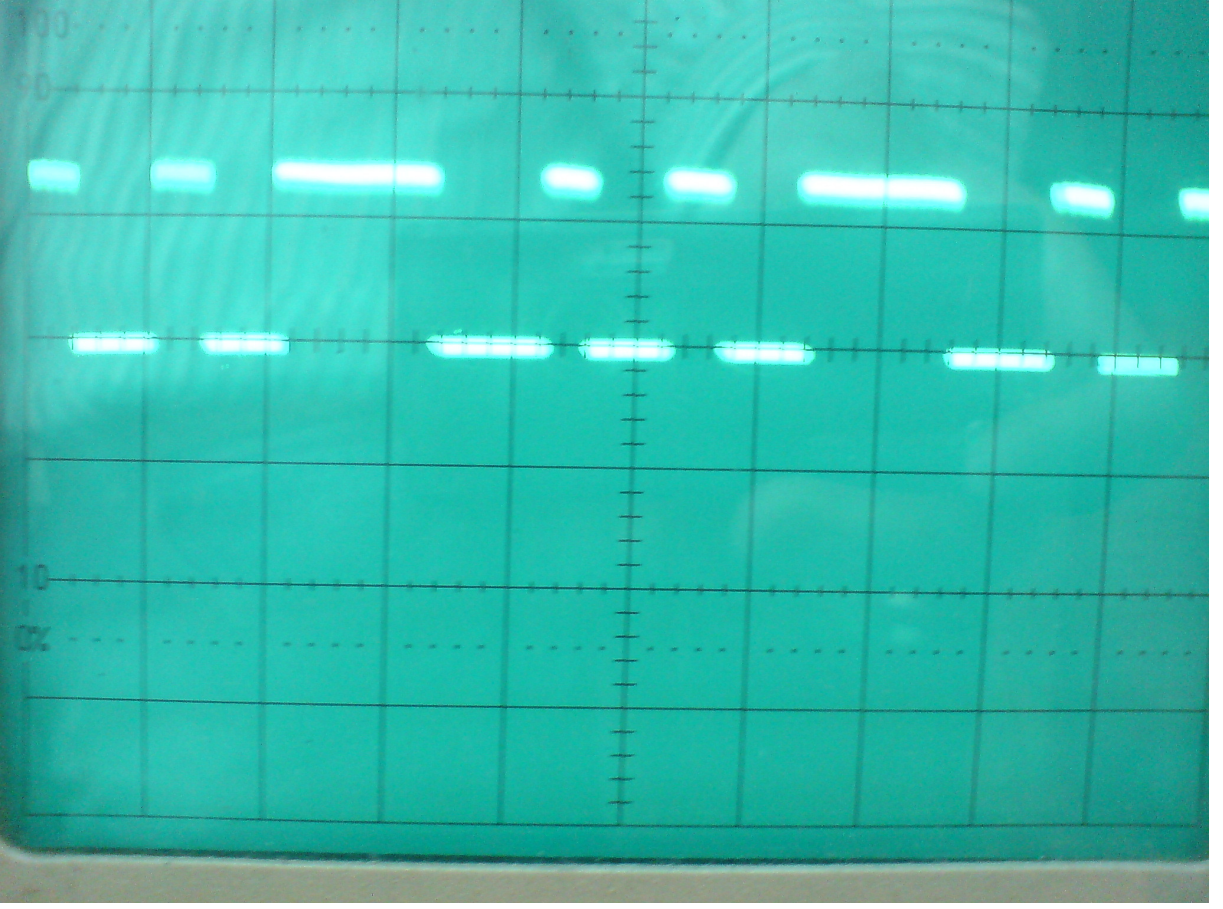
2.17. Sabit Ton'da Ses İşaretinin Osiloskop İle Analizi

Şekil 45'te sabit tonda ki bir analog ses işaretinin osiloskop analizi gösterilmiştir.



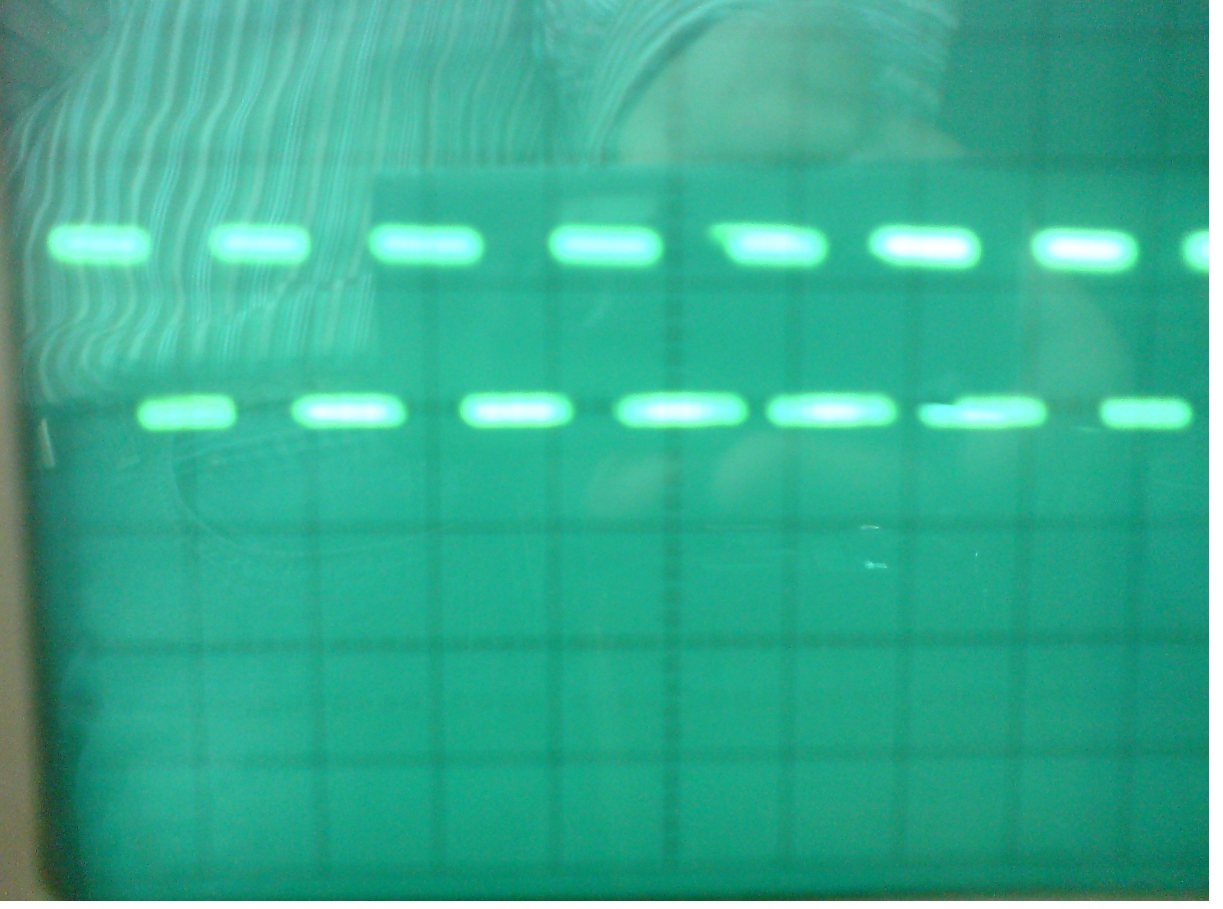
Şekil 45. Sabit tonda analog ses işareti

Şekil 46 'da delta modülasyonu ile ses iletimi sisteminin verici kısmında bulunan delta modülatörü çıkışında ki ses işaretinin osiloskop ile analizi gösterilmiştir.



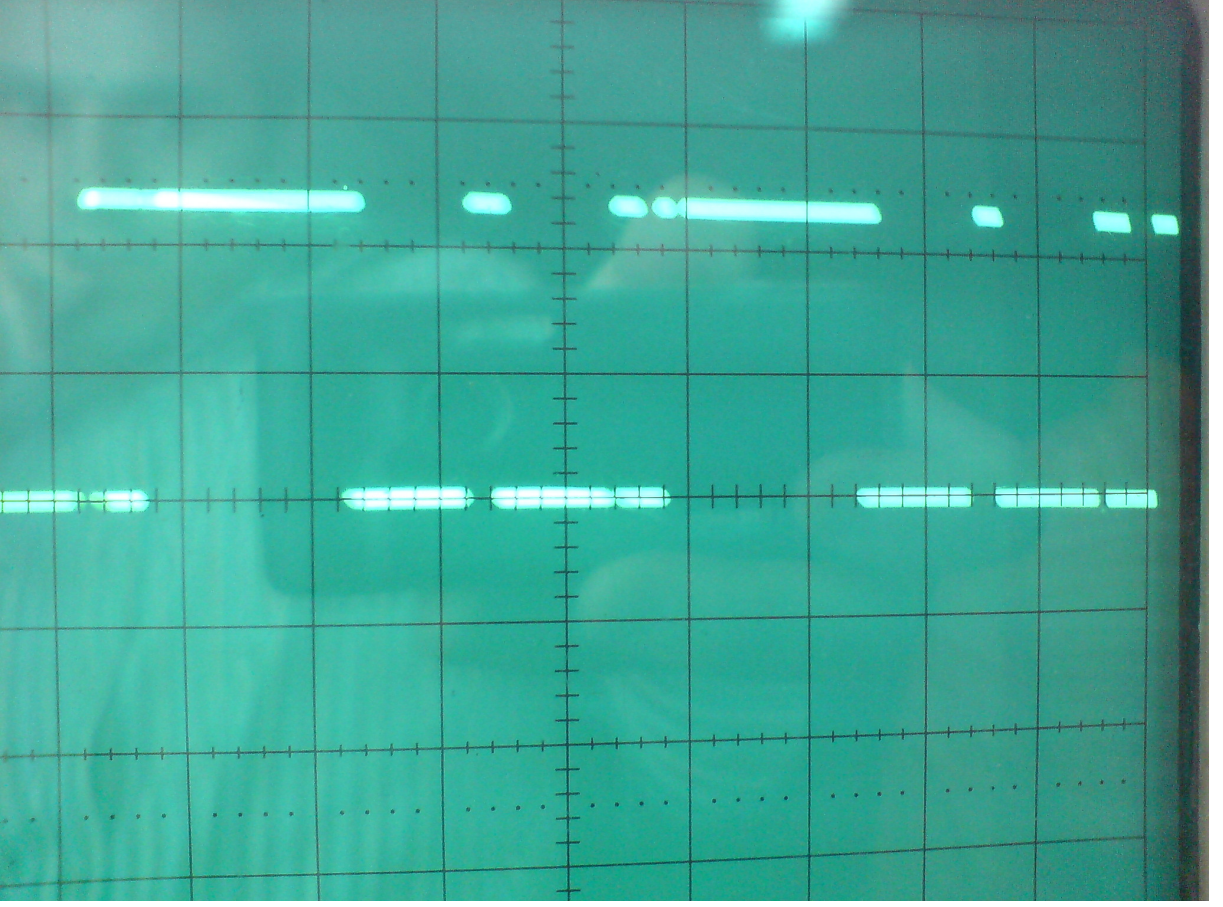
Şekil 46. Verici devre delta modülatörü sayısal ses çıkışı

Şekil 47’de verici devre girişine uygulanan sabit gerilimde ki işaret için delta modülatörü çıkışının osiloskop ile analizi gösterilmektedir.



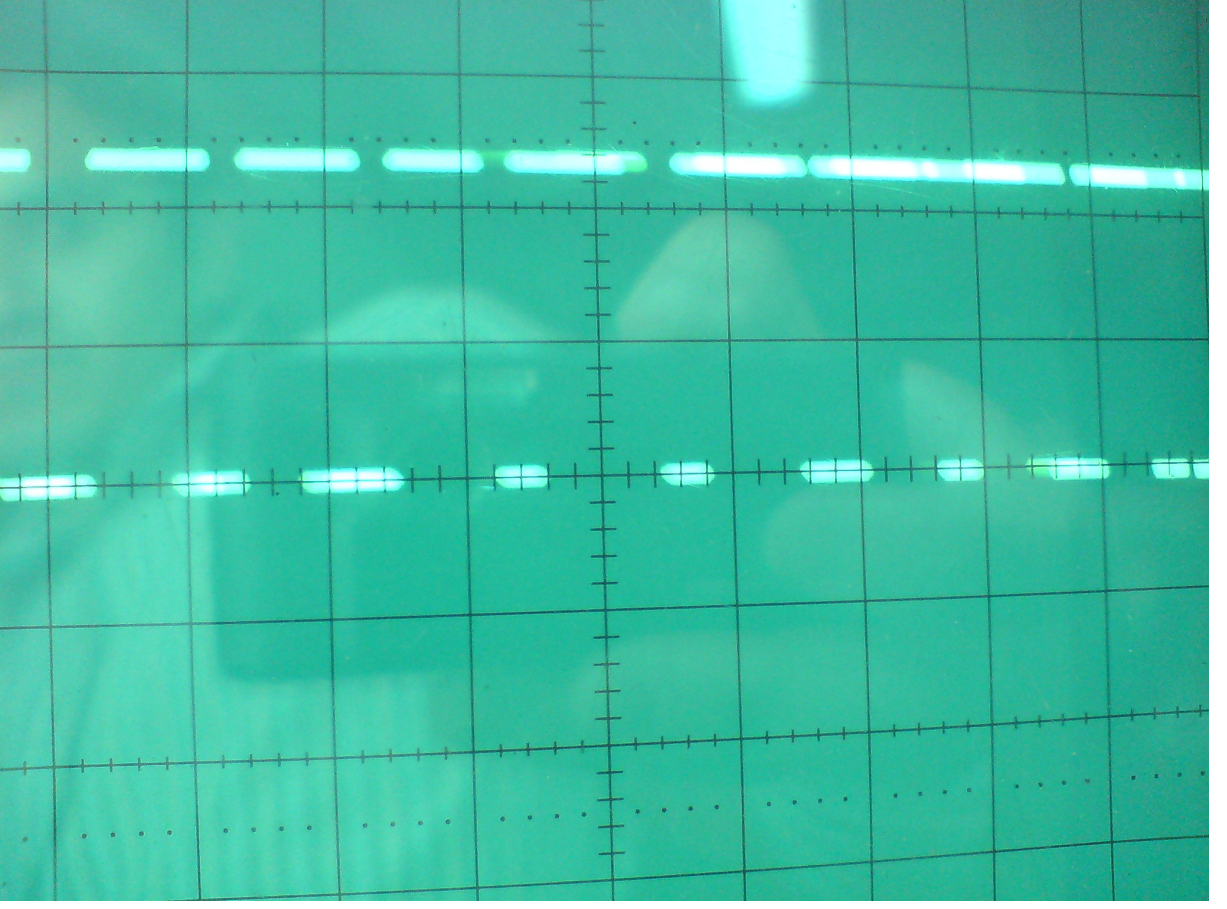
Şekil 47. Sabit gerilimli işaret için delta modülatör çıkışı

Alıcı modeme enerji hattı üzerinden iletilen ses işaretinin osiloskop ile analizi gösterilmektedir.



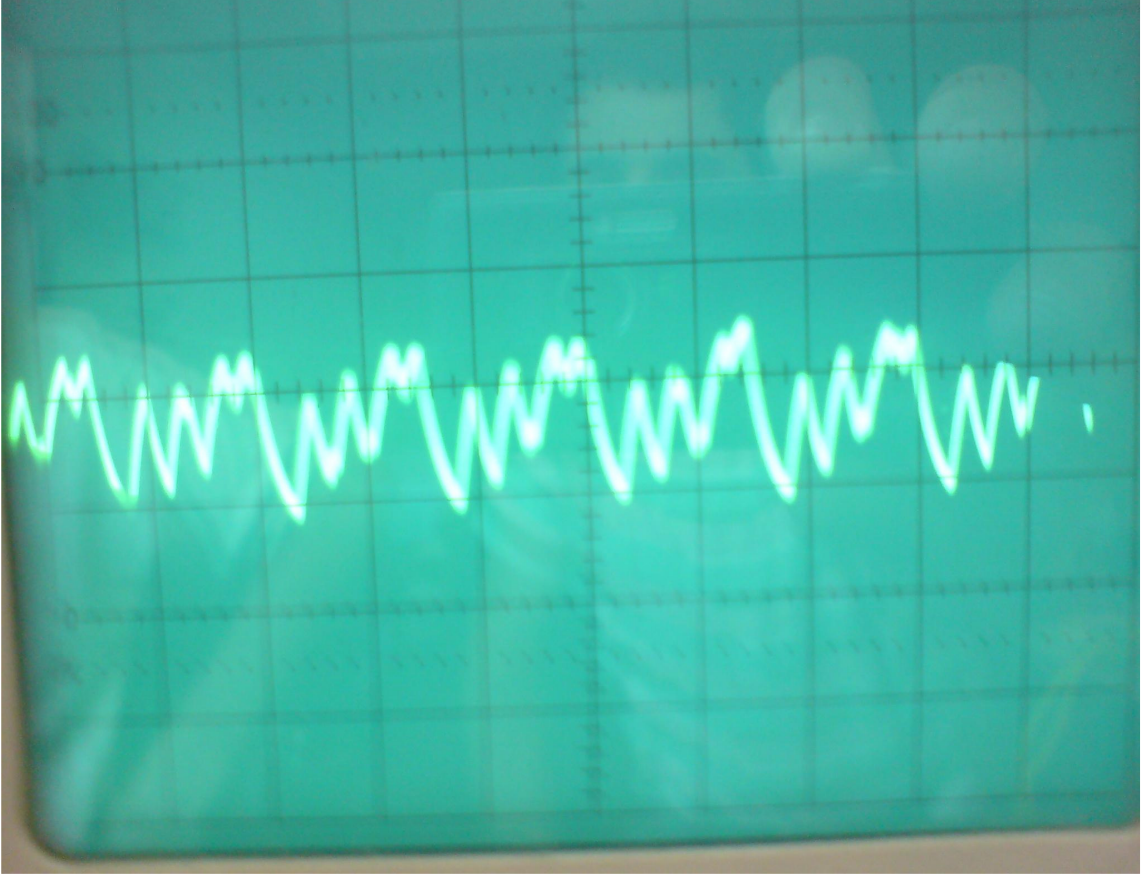
Şekil 48. Alıcı modem çıkışında ki ses işareti

Şekil 49’da verici devre girişine uygulanan sabit gerilimli işaret için alıcı modem çıkışında ki sayısal ses işareti gösterilmektedir.



Şekil 49.Sabit gerilimli işaret için alıcı modemde elde edilen sayısal ses işareti

Şekil 50'de alıcı modem çıkışında elde edilen ses işaretinin osiloskop ile analizi gösterilmektedir.



Şekil 50. Alıcı modemde elde edilen ses işareti

Basamak gerilimi küçültüldüğünde izleyici işaret ana işaretin büyük gerilim değişikliklerini takip edememiştir. Bu nedenle de sayısal çıkış işaretinde ki değişim sayısı daha az olmuştur. Basamak gerilimi büyütüldüğünde ise modülatör devresinde küçük genlikli değişimlerde istenen kalite elde edilememiştir.

Delta modülasyonu ile üretilen bit dizilerinin örnekleme hızı başlangıçta PLC modemlerin hızına göre ayarlanmıştı. Fakat örnekleme hızının düşürülmesi nedeniyle analog ses işareti tam olarak sayısallaştırılamamıştır. Bu nedenle analog ses işareti delta modülatöründe çok daha yüksek bir örnekleme hızında modülasyona tabi tutulmuştur. Böylelikle ses işaretinin sayısallaştırma kalitesi arttırılmıştır..

Örnekleme hızının arttırılmasına rağmen PLC modemlerinin hızları bu örnekleme frekansında ki sayısal datayı iletmede yetersiz kalmıştır. Fakat delta modülatörünün en

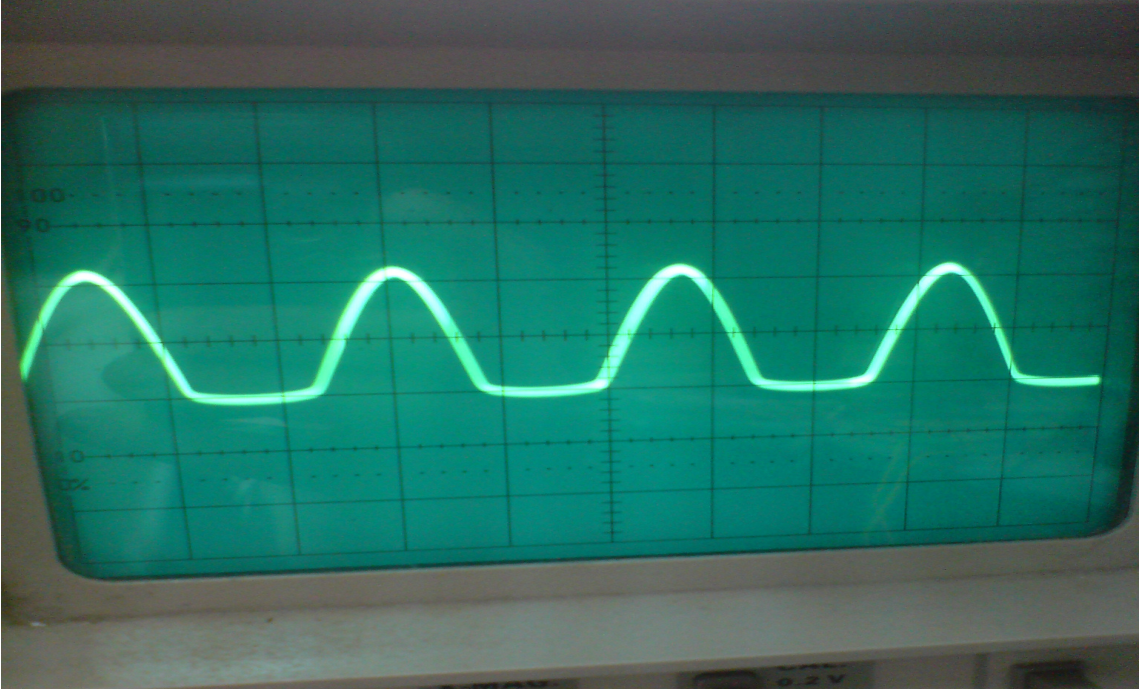
önemli avantajlarından biri olan integral alıcı vasıtasıyla ses işaretinin elde edilmesi sayesinde tüm bilginin iletilmemesine rağmen elde edilen seste iletişimini engelleyecek bir bozulma meydana gelmemiştir. Yalnızca iletilen sesin dışında rahatsız edici bir gürültü oluşmuştur.

Sistemin en önemli dezavantajı PLC modemlerin half duplex yapıda olmasıdır. Ayrıca PLC modemi iletim moduna alındıktan yaklaşık 1 sn sonra iletim modundan çıkıp yeniden iletim moduna alma zorunluluğu ses iletişimde kesintiye sebep olmuştur.

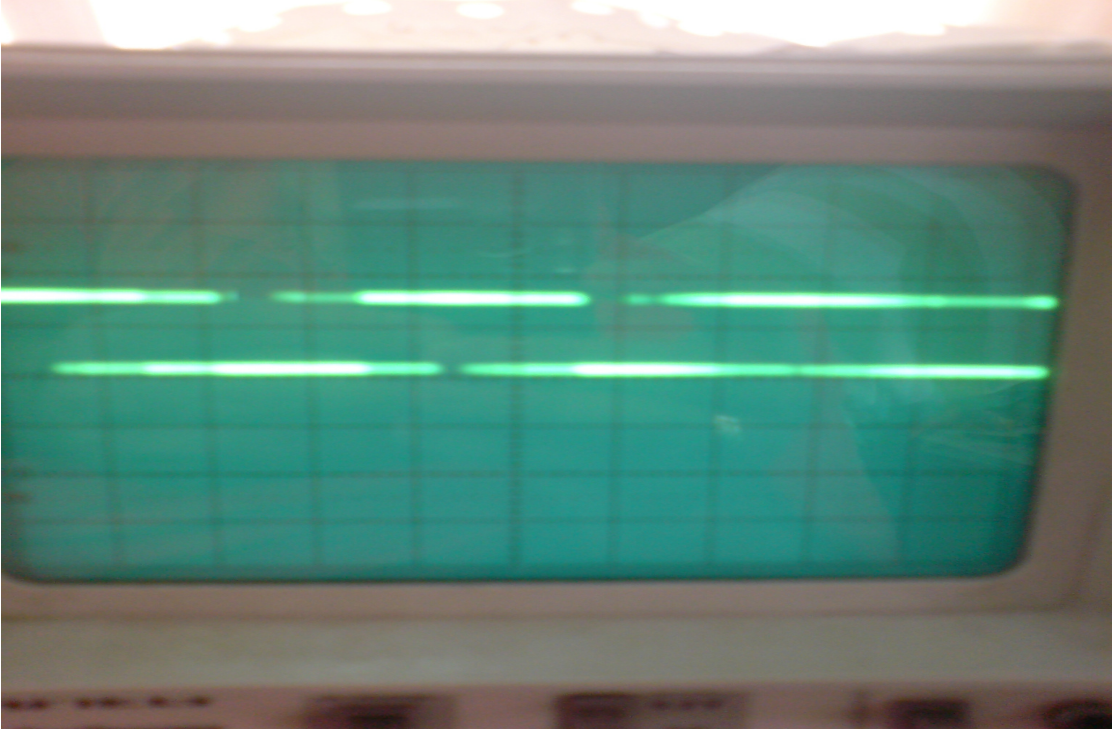
Sistemde ses kalitesini etkileyen en önemli etkenlerden biri de alçak geçiren filtredir. Sesteki istenmeyen yüksek bileşenleri engelleyebilmek için gerçekten çok kaliteli bir alçak geçiren filtre kullanılması gerekmektedir.

Sistemde iletilen ses kalitesinin artırılmasında modülasyona ilave olarak alternatif bir kodlama yöntemi kullanılabilir. Fakat modemlerin hızlarının zaten düşük olması nedeniyle iletilen bit sayısının daha da artırılması avantaj yerine dezavantaja dönüşebilmektedir. Bu nedenle kullanılması tercih edilmemiştir.

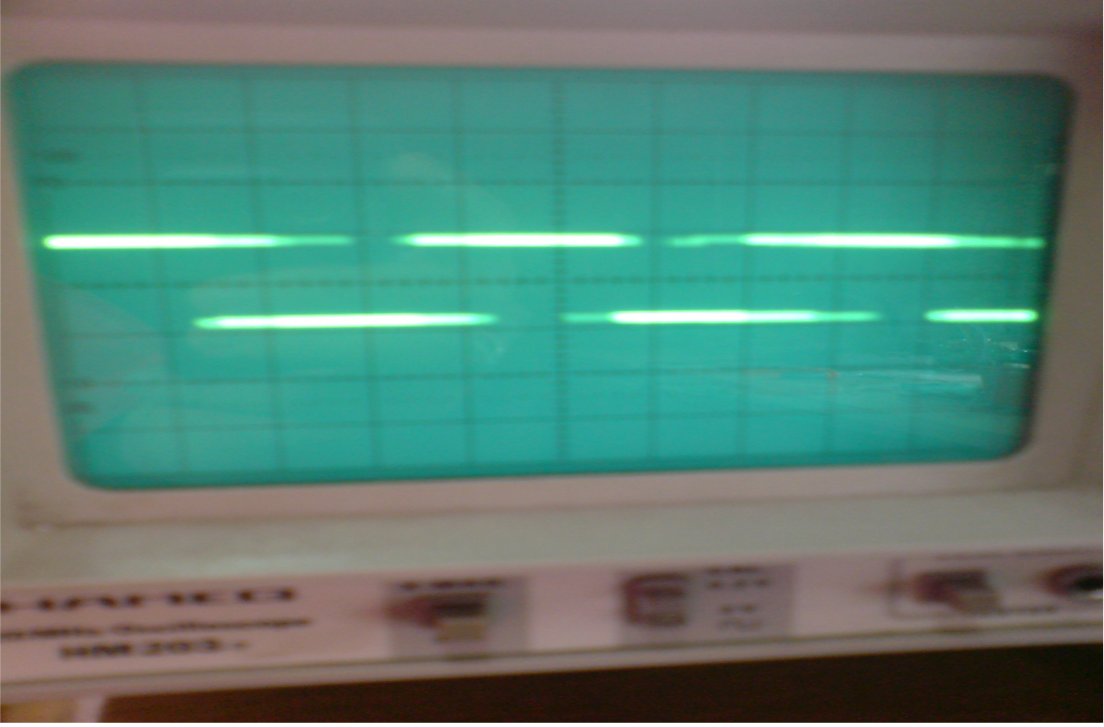
2.18. 1kHz Giriş İşarti İçin Osiloskop Analizi



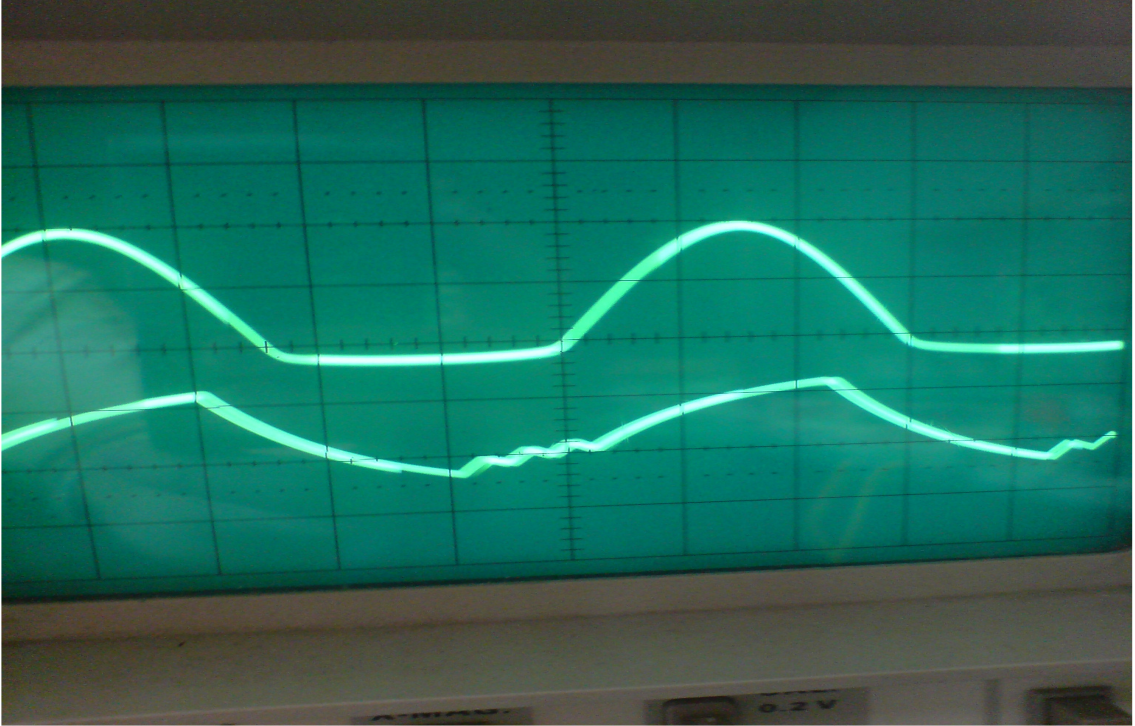
Şekil 51. 1kHz periyodik giriş işareti



Şekil 52. Verici devre delta modülatörü sayısal ses çıkışı



Şekil 53. Alıcı modem çıkışındaki sayısal işaret



Şekil 54. Alıcı modem çıkışında elde edilen işaret

3. SONUÇLAR

Bu projede, Delta Modülasyonu ile sayısal forma dönüştürülen ses işaretinin enerji hatları üzerinden iletilmesi incelenmiştir. İstenilen ses kalitesine ulaşılabilmesi için daha ileri çalışmaların yapılması gerekmektedir.

1. Modülasyon türleri incelenmiştir.
2. İnsan sesinin özellikleri incelenmiştir.
3. Delta Modülasyonun özellikleri incelenmiştir.
4. PIC16F877 ile Delta Modülatörü gerçekleştirilmiştir.
5. FSK Modülasyonu incelenmiştir.
6. ST7538 FSK üretici ile enerji hatları üzerinden data iletimi gerçekleştirilmiştir.
7. Ses işareti PIC16F877mikro işlemcisi ile Delta Modülasyonlu sayısal işarete dönüştürülmüş ve tekrar analog ses işareti elde edilmiştir.
8. Ses iletişimi enerji hattı üzerinden gerçekleştirilmiştir. Ses çok net olarak elde edilemese de tasarlanacak daha kaliteli süzgeçler ve giriş katları vasıtasıyla giderilebilecek bir problem olmasından dolayı çokta önemli bir eksiklik olarak görülmemiştir.

Elektrik hattı üzerinden ses işaretinin iletilmesi her ne kadar cazip gözükse de dış dünyada enerji iletim hatlarının çıplak yani ekranlamasız (korumasız) olması nedeniyle gürültü oldukça önemli bir problem teşkil etmektedir. Radyo yayınları, şebekelerden kaynaklanan cihaz gürültüleri, gsm, vb.. bir çok gürültü kaynağı ses bilgisinin bozulmasına sebep olmaktadır. Bu nedenle kullanılan filtrelerin oldukça iyi dizayn edilmesi gerekmektedir.

Enerji hattı üzerinden düşük hızda ses haberleşmesi uygulamalarının günlük hayata uyarlanması yönünden herhangi bir problem gözükmemektedir.

4. ÖNERİLER

1. Projede half duplex ses iletimi üzerinde durulmuştur. Sistem geliştirilerek fullduplex iletişim sağlanabilir.
2. İletişim sırasında data protokolleri için her hangi bir şifreleme kullanılmamıştır. Gerçek kullanımda data protokolleri ile haberleşme daha güvenli hale getirilebilir.
3. Bu projede CENELEC standartlarına uygun frekanslar da haberleşme yapabilen modemler tasarlanmıştır. Yüksek hızlarda iletişim için farklı standartlar kullanılabilir.
4. Sistemler arasında kullanılan haberleşme protokolleri genel amaçlı olarak tasarlanmıştır. Bu protokoller daha güvenli ve uygulanabilir olarak geliştirilebilir.
5. Hatta meydana gelen bozulmalardan kaynaklanan data kayıpları hata kodlaması geliştirilerek azaltılabilir.
6. Daha hızlı modemler kullanılarak ses kalitesi artırılabilir.

5. KAYNAKLAR

1. Harris Semiconductor, January 1997
www.geocities.com/constantinescuradu/content/contestcc/z8_delta.pdf ,
10 Kasım 2006
2. Güneş, M., Mevcut Düzenlemelerin Değerlendirilmesi ve Ülkemize Yönelik Öneriler, Uzmanlık Tezi, Telekomünikasyon Kurumu, Ankara, 2004.
3. <http://ee.yeditepe.edu.tr/tr/labs.php>, Datasheets for the Components Used in EE Laboratories, 16 Ekim 2006
4. K.C. Pohlmann, Principles of Digital Audio, 3rd edition, McGraw-Hill, 1995
5. <http://digitalsignallabs.com/SigmaDelta.pdf>, APR8/D Rev.1 Principle Of Sigma Delta Modulation for Analog to Digital Converters, 17 Kasım 2006
6. <http://www.rpi.edu/dept/ecse/cal/WebCT/Voice.pdf>, Rensselaer Polytechnic Institute-ECSE-4760 Computer Applications Laboratory DIGITAL VOICE PROCESSING EXPERIMENT Session 4, 23 Temmuz 2006
7. Uwe Beis, Ocak 2007, www.beis.de/Elektronik/DeltaSigma/DeltaSigma.html, An Introduction to Sigma Delta Converters, 29 Aralık 2006
8. Aydın, Ö.,Yapay Sinir Ağlarını Kullanarak Bir Ses Tanıma, Edirne, 2005
9. GolańskiR ve Kołodziej J. Delta Modulations Training System for e-Learning AGH-UST University of Science and Technology, Department of Electronics, Volume 2, Poland
10. Steven W., The Scientist and Engineer's Guide to Digital Signal Processing By, Ph.D. <http://www.dspguide.com/>, 16 Ekim 2006
11. Axel Küpper LMU, Mobilkommunikation II-8.Coding, V3.0, München
12. Harris Semiconductor, January 1997,
www.geocities.com/constantinescuradu/content/contestcc/z8_delta.pdf ,
10 Kasım 2006

13. Güngör H., Delta Modülasyon Yöntemi UDK 621.376
14. <http://ee.yeditepe.edu.tr/tr/labs.php>, 13 Ekim 2006
15. Carlson, A. B., Communication Systems, 2. Baskı, McGraw-Hill, New York, 1975
16. Haque E., Sigma Delta Analog/Digital Converters Ele825 Major Project
www.ee.ryerson.ca/~courses/ele825/Group06.pdf , 4 Ağustos 2006
17. Software controlled adaptive delta modulator US Patent,
<http://www.patentstorm.us/patents/5457714.html>, 10 Ekim 1995
18. Çakır, O., Güç Hattı Haberleşme Sisteminin Modellenmesi ve Sümilasyonu, Yüksek Lisans Tezi, K.T.Ü. , Elektrik-Elektronik Müh., Trabzon, 2005.
19. Kingery P., Digital X-10, 17 Ağustos 2005
<http://gardentoys.com/htinews/feb99/articles/kingery/kingery13.htm>, 16 Aralık 2006
20. Tang, M., Optimal Topology Discovery for Automatic Meter Reading using Powerline Carrier, Electrical and electronics engineering, 2003.
21. McGraw-Hill, Proakis, J.G., Digital Communications, 1995.
22. Salender, L., Channel Properties and Communication Strategies, Master Thesis, Lund University, 1998
23. Çakır, O., Güç Hattı Haberleşme Sisteminin Modellenmesi ve Sümilasyonu, Yüksek Lisans Tezi, K.T.Ü. , Elektrik-Elektronik Müh., Trabzon, 2005.
24. Brown, P., "Directional Coupling of High Frequency Signals onto Power Networks",
25. Brown, P. A., Some Key Factors Influencing Data Transmission Rates in the Power Line Environment when Utilising Carrier Frequencies above 1 MHz, Proc. 1998 International Symposium on Power-line Communications and its Applications, Tokyo, Japan, 1998.
26. Fröroth, I., More than Power Down the Line, Licentiate of Technology Thesis, Department of Teleinformatics, Royal Institute of Technology, Stockholm, Sweden, 1999.
27. Selander, L., Powerline Communication, Doktora Tezi, Department of Information Technology at Lund University, Lund, 1999.

28. Çavdar, İ., Değermenci, T., Otomatik Sayaç Okuma ve Elektrik Hattı Üzerinden Kaçak Elektrik Kullanımı Tespiti Endüstri & Otomasyon Dergisi, Eksen Yayıncılık, İstanbul, Kasım 2005(11-15).
29. <http://www.st.com/stonline/products/literature/ds/9324.pdf>, ST7538 Fsk Powerline Transceiver, 20.12.2006
30. <http://grupelektronik.com/entegre/micro/pic16f628.pdf>, Micrchip PIC16F628, 20 Eylül 2005.
31. Değermenci, T., Enerji hattı haberleşmesi ile otomatik sayaç okuma sistemi tasarımı, Yüksek Lisans Tezi, K.T.Ü., Elektrik-Elektronik Müh., Trabzon, 2006.
32. <http://www.st.com/stonline/products/literature/ds/9546.pdf> ST7538 FSK Power Line Transceiver Demo Kit Description 09.05.2006
33. <http://www.antrak.org.tr/gazete/022001/adnan.htm> PIC16F877, 10.07.2006
34. <http://ww1.microchip.com/downloads/en/DeviceDoc/30292c.pdf>, 14.08.2006
www.dip.ee.uct.ac.za/~nicolls/lectures/ee482f/07dpcm.pdf, Delta Modulation And DPCM
35. M.Sc. Recep Türkoğlu Sayısal Ses ve Görüntü İletimi-2 www.bilismrehber.com, 20 Şubat 2006
36. <http://www.udea.com.tr> UN-1205v01 Tasarım Notları UDEA Wireless Technologies Aralık 2005
37. http://en.wikipedia.org/wiki/Power_line_communication#Transmitting_radio_programmes , 11.06.2007

ÖZGEÇMİŞ

Turgay DEĞERMENCİ, 1979 yılında Trabzon'da doğdu. İlk ve orta öğrenimini 100. Yıl İlköğretim Okulunda ve lise öğrenimini Fatih Süper Lisesi'nde yaptı. 1998 yılında Karadeniz Teknik Üniversitesi, Mühendislik Mimarlık Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü'nde lisans programı'na başladı ve 2003 yılında bu bölümden mezun oldu. Aynı yıl Karadeniz Teknik Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik-Elektronik Mühendisliği ana bilim dalı'nda Yüksek lisans programı'na başladı. Yabancı dil olarak İngilizce bilmektedir.

Şu an ATİ Teknoloji A.Ş. Hücre ve Gen Tedavi Merkezi sistem mühendisi olarak çalışmaktadır. Aynı zamanda Tebosan Ltd.Şti'de proje danışmanlığı görevini yürütmektedir.