

**KARADENİZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**





**KARADENİZ TEKNİK ÜNİVERSİTESİ**  
**FEN BİLİMLERİ ENSTİTÜSÜ**



**Karadeniz Teknik Üniversitesi Fen Bilimleri Enstitüsünce**

**Unvanı Verilmesi İçin Kabul Edilen Tezdir.**

**Tezin Enstitüye Verildiği Tarih : / /**

**Tezin Savunma Tarihi : / /**

**Tez Danışmanı :**

**Trabzon**

**KARADENİZ TEKNİK ÜNİVERSİTESİ  
FEN BİLİMLERİ ENSTİTÜSÜ**

başlıklı bu çalışma, Enstitü Yönetim Kurulunun / / gün ve sayılı  
kararıyla oluşturulan jüri tarafından yapılan sınavda  
**YÜKSEK LİSANS TEZİ**  
olarak kabul edilmiştir.

**Jüri Üyeleri**

**Başkan :** .....

**Üye :** .....

**Üye :** .....

**Prof. Dr. Asim KADIOĞLU**  
**Enstitü Müdürü**

## ÖNSÖZ

Bu tez, Karadeniz Teknik Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik-Elektronik Mühendisliği Anabilim Dalı, Elektrik Mühendisliği Yüksek Lisans Programı'nda yapılan bir çalışmadır. “Tek Fazlı Şebekeden Bağımsız Transformatörsüz H5 Evirici Uygulaması” adlı çalışmada, mevcut Doğru Akım elektrik enerjisinin transformatörsüz H5 eviricili sistem ile Alternatif Akım olarak elde edilmesi benzetim çalışması olarak Matlab/Simulink ortamında yapılmış hem de deneysel olarak gerçekleştirilmiştir.

Bu tez çalışması boyunca gerek konu seçimi ve gerekse çalışmaların yürütülmesi sırasında bilgi ve deneyimlerini bana aktaran, danışman hocam Doç. Dr. Emre ÖZKOP'a ilgi, destek ve tecrübelerini esirgemediğinden dolayı teşekkür ediyorum.

Ayrıca çalışmalarım süresince yardımlarını eksik etmeyen Yüksek Mühendis Ahmet YÜKSEL'e ve deneysel çalışma yapmama altyapı imkânı sağlayan Prof. Dr. İsmail Hakkı ALTAŞ ve Dr. Öğr. Üyesi Adnan CORA'ya teşekkür ederim. Son olarak hayatım boyunca varlıkları ve destekleriyle bana güç veren ve her zaman yanımda olan anneme, babama ve eşim Merve'ye şükranlarımı sunarım.

Hakkı MOLLAHASANOĞLU

Trabzon 2020

## TEZ ETİK BEYANNAMESİ

Yüksek Lisans Tezi olarak sunduğum “Tek Fazlı Şebekeden Bağımsız Transformatörsüz H5 Evirici Uygulaması” başlıklı bu çalışmayı baştan sona kadar danışmanım Doç. Dr. Emre ÖZKOP’un sorumluluğunda tamamladığımı, verileri/örnekleri kendim topladığımı, deneyleri/analizleri ilgili laboratuvarlarda yaptığımı/yaptırdığımı, başka kaynaklardan aldığım bilgileri metinde ve kaynakçada eksiksiz olarak gösterdiğimi, çalışma sürecinde bilimsel araştırma ve etik kurallara uygun olarak davrandığımı ve aksinin ortaya çıkması durumunda her türlü yasal sonucu kabul ettiğimi beyan ederim. 17/01/2020

Hakkı MOLLAHASANOĞLU

## İÇİNDEKİLER

	<b><u>Sayfa No</u></b>
ÖNSÖZ.....	III
TEZ ETİK BEYANNAMESİ.....	IV
İÇİNDEKİLER.....	V
ÖZET.....	VII
SUMMARY .....	VIII
ŞEKİLLER DİZİNİ .....	IX
TABLolar DİZİNİ.....	XII
SEMBOLLER DİZİNİ .....	XIII
1. GENEL BİLGİLER.....	1
1.1. Giriş.....	1
1.2. Literatür Araştırması .....	3
1.3. H-Köprü Topolojiden Elde Edilen Evirici Yapıları .....	5
1.3.1. HERIC Evirici Topolojisi.....	6
1.3.2. H6 Evirici Topolojisi.....	8
1.3.3. REFU Evirici Topolojisi.....	9
1.3.4. DA Bypasslı Tam Köprü Evirici (FB-DCBP) Topolojisi .....	10
1.3.5. Tam Köprü Sıfır Gerilim Doğrultucu (FB-ZVR) Evirici Topolojisi.....	11
1.3.6. H5 Evirici Topolojisi.....	12
1.4. Evirici Modülasyon Türleri .....	16
1.4.1. Tek Kutuplu (Unipolar) Modülasyon Yöntemi .....	17
1.4.2. İki Kutuplu (Bipolar) Modülasyon Yöntemi.....	18
1.4.3. Karma (Hibrit) Modülasyon Yöntemi .....	18
1.5. Evirici Çıkış Filtreleri.....	19
1.5.1. L Filtre .....	20
1.5.2. LC Filtre .....	20
1.5.3. LCL Filtre.....	21
1.5.4. LLCL Filtre .....	22
1.6. Şebeke Bağlantılı Eviricilerde Faz Kilitlemeli Çevrim.....	23
1.7. Denetleyici Tasarımları .....	24
1.7.1. Oransal-Integral (PI) Denetleyici .....	25

1.7.2.	Bulanık Mantık Denetleyicisi.....	26
1.7.3.	Denetleyici Performans Analizi .....	31
2.	YAPILAN ÇALIŞMALAR, BULGULAR VE İRDELEME .....	33
2.1.	Giriş.....	33
2.2.	Benzetim Çalışması .....	33
2.2.1.	Evirici Verimi .....	33
2.2.2.	Şebekeden Bağımsız H5 Evirici .....	35
2.2.2.1.	Gerilim Kontrolü .....	38
2.2.2.1.1.	PI Denetleyici .....	38
2.2.2.1.2.	Bulanık PI Denetleyici .....	39
2.2.2.1.3.	Denetim Yöntemlerinin Karşılaştırılması.....	41
2.2.3.	Şebeke Bağlantılı H5 Evirici .....	41
2.2.3.1.	Gerilim Kontrolü .....	42
2.3.	Uygulama Çalışması.....	46
2.3.1.	Deneysel Uygulama Düzenegi .....	46
2.3.1.1.	Sinyal Düzenleme.....	47
2.3.1.2.	Kontrol Kartı.....	49
2.3.1.3.	Evirici ve Sürücü Kartı.....	50
2.3.2.	Deneysel Çalışma.....	52
2.3.2.1.	Evirici Verimi.....	55
2.3.2.2.	Gerilim Kontrolü.....	57
2.3.2.2.1.	PI Denetleyici .....	57
2.3.2.2.2.	Bulanık PI Denetleyici .....	58
2.3.2.2.3.	Denetim Yöntemlerinin Karşılaştırılması.....	59
3.	SONUÇLAR.....	60
4.	ÖNERİLER .....	61
5.	KAYNAKLAR.....	62
6.	EKLER.....	74
ÖZGEÇMİŞ		

Yüksek Lisans Tezi

ÖZET

TEK FAZLI ŞEBEKEDEN BAĞIMSIZ TRANSFORMATÖRSÜZ H5 EVİRİCİ  
UYGULAMASI

Hakkı MOLLAHASANOĞLU

Karadeniz Teknik Üniversitesi  
Fen Bilimleri Enstitüsü  
Elektrik- Elektronik Mühendisliği Anabilim Dalı  
Danışman: Doç. Dr. Emre ÖZKOP  
2020, 73 Sayfa, 4 Sayfa Ek

Elektrik enerjisine olan ihtiyacın her geçen gün artmasıyla birlikte, yenilenebilir enerji kaynakları alternatif enerji kaynağı olarak değer kazanmaktadır. Yenilenebilir enerji kaynaklarından birisi de güneş enerjisidir. Güneş enerjisinden üretilen elektrik enerjisinin şebekeye aktarılması için gerek evlerde gerekse iş yerlerinde kullanılması; dünyada yaygın olan, devletler tarafından kullanımı tercih edilen, unsurlardan biridir.

Güneş enerjisinin elektrik enerjisine dönüşümünün sağlanması için fotovoltaik paneller kullanılmaktadır. Fotovoltaik panellerden elde edilen enerjinin şebekeye aktarılması için gerekli güç sistemi genellikle doğrultucu, evirici, filtreler ve kontrol devre bileşenlerinden oluşmaktadır. Eviriciler, güneş enerjisinden üretilen elektriği, elektrik güç sisteminin karakteristiğine uygun bir şekilde şebekeye aktarmak için kullanılan en önemli güç elektroniği elemanları olup, genellikle transformatör içerip içermemesine göre sınıflandırılmaktadırlar. Transformatörlü eviriciler transformatörsüz eviricilere göre daha az verimli, daha maliyetli ve boyut olarak daha büyük olduğundan son yıllarda transformatörsüz eviriciler tercih edilmektedir. Bu tez çalışmasında transformatörsüz şebeke bağlantısız tek fazlı H5 evirici topolojisine sahip sistemin Matlab/Simulink ortamında benzetimi ve deneysel uygulaması gerçekleştirilmiştir. Sistem performansı ve benzetim modeli sonuçları, uygulama sonrası elde edilenler ile karşılaştırılarak değerlendirilmiştir.

**Anahtar Kelimeler:** H5 Evirici Topolojisi, Transformatörsüz Evirici, LCL Filtre



Master Thesis

SUMMARY

A SINGLE PHASE STANDALONE TRANSFORMERLESS H5 INVERTER  
APPLICATION

Hakkı MOLLAHASANOĞLU

Karadeniz Technical University  
The Graduate School of Natural and Applied Sciences  
Electrical and Electronics Engineering Graduate Program  
Supervisor: Assoc. Prof. Emre ÖZKOP  
2020, 73 Pages, 4 Pages Appendix

Renewable energy sources have become more important as an alternative energy source since the electrical energy necessity increases day by day. One of the renewable energy sources is a solar energy. Usage of electrical energy produced from solar energy in both residence and industry by injected into grid is one of the element, which is widespread in the world and preferred to employ by many countries.

Photovoltaic panels are used to realize conversion from solar energy to electrical energy. Required power system to inject produced electricity by photovoltaic panels to the electricity grid generally consists of rectifier, inverter, filters and control circuit parts. Inverters are very important power electronic components used to transfer the electrical energy generated from solar energy to the grid in accordance with the characteristics of the electrical power system and are classified according to whether they contain transformers or not. Since inverters with transformers are less efficient, more costly and larger in size than inverters without transformers, transformerless inverters are preferred in recent years. In this thesis, simulation and experimental application of the single phase standalone H5 inverter topology is performed in Matlab/Simulink platform. The simulation results were compared with the experimental results and then the system performance evaluated.

**Key Words:** H5 Inverter Topology, Transformerless Inverter, LCL Filter

## ŞEKİLLER DİZİNİ

### Sayfa No

Şekil 1. Şebeke bağlantılı FV dağıtık üretim sistem yapısı ve kontrol özellikleri .....	2
Şekil 2. Temel H-köprü evirici topolojisi.....	6
Şekil 3. HERIC evirici topolojisi.....	6
Şekil 4. HERIC evirici topolojisi anahtar çalışma durumları.....	7
Şekil 5. H6 evirici topolojisi.....	8
Şekil 6. H6 evirici topolojisi anahtar çalışma durumları.....	9
Şekil 7. REFU evirici topolojisi .....	9
Şekil 8. REFU evirici topolojisi anahtarlama durumları .....	10
Şekil 9. DA bypasslı tam köprü evirici (FB-DCBP) topolojisi .....	10
Şekil 10. DA bypasslı tam köprü evirici (FB-DCBP) anahtarlama durumları.....	11
Şekil 11. Tam köprü sıfır gerilim doğrultucu (FB-ZVR) evirici topolojisi.....	11
Şekil 12. Tam köprü sıfır gerilim doğrultucu (FB-ZVR) evirici anahtarlama durumları....	12
Şekil 13. H5 evirici topoloji yapısı.....	13
Şekil 14. H5 eviricisi anahtarlama durumları.....	13
Şekil 15. H5 evirici pozitif alternans aktif durumu .....	13
Şekil 16. H5 evirici pozitif alternans serbest döngü durumu .....	14
Şekil 17. H5 evirici negatif alternans aktif durumu .....	14
Şekil 18. H5 evirici negatif alternans serbest döngü durumu.....	15
Şekil 19. H5 evirici anahtarlama elemanlarının işaret sinyalleri.....	16
Şekil 20. Tek kutuplu modülasyon stratejisine sahip tam köprü evirici devre şeması.....	17
Şekil 21. İki kutuplu modülasyon stratejisine sahip tam köprü evirici devre şeması.....	18
Şekil 22. Karma modülasyon stratejisine sahip tam köprü evirici devre şeması .....	19
Şekil 23. L filtre devre yapısı .....	20
Şekil 24. LC filtre devre yapısı.....	20
Şekil 25. LCL filtre devre yapısı .....	21
Şekil 26. LLCL filtre devre yapısı.....	22
Şekil 27. PLL algoritması temel yapısı .....	24
Şekil 28. PI denetleyici blok gösterimi.....	25
Şekil 29. Bulanık mantık denetim sistemi temel yapısı.....	26

Şekil 30. Üçgen üyelik fonksiyonu.....	27
Şekil 31. Bulanık PI denetleyici (BPID) blok diyagramı .....	29
Şekil 32. KP için bulanık çıkarım sistemi blok diyagramı.....	29
Şekil 33. KI için bulanık çıkarım sistemi blok diyagramı.....	30
Şekil 34. H5 eviricili sistemin genel şeması.....	33
Şekil 35. H5 eviricisi benzetim sonucu verim - çıkış gücü değişimi .....	35
Şekil 36. H5 eviricili sisteminin benzetim modeli için blok diyagramı .....	36
Şekil 37. Evirici çıkış gerilimi.....	36
Şekil 38. Yük gerilimi ve yük akımı (x10).....	37
Şekil 39. Yük gerilimi FFT analizi.....	37
Şekil 40. Evirici çıkış ve referans gerilim (PI) .....	38
Şekil 41. Yüke aktarılan gerilim ve akım (x10) şekilleri (PI) .....	39
Şekil 42. Evirici çıkış ve referans gerilim (BPI) .....	40
Şekil 43. Yüke aktarılan gerilim ve akım (x10) şekilleri (BPI).....	40
Şekil 44. Şebeke bağlantılı transformatörsüz H5 eviricili sistemin genel.....	41
Şekil 45. Şebeke bağlantılı H5 evirici denetleyici genel blok diyagramı.....	42
Şekil 46. Şebeke bağlantılı evirici çıkış gerilimi.....	43
Şekil 47. Şebeke bağlantılı evirici gerilimi ve aktarılan akım.....	43
Şekil 48. Şebekeye aktarılan akımın FFT analizi .....	44
Şekil 49. Şebekeye enjekte edilen aktif güç .....	45
Şekil 50. Şebekeye enjekte edilen reaktif güç .....	45
Şekil 51. Deneysel uygulama düzeneği blok diyagramı.....	46
Şekil 52. H5 evirici devre şeması .....	47
Şekil 53. Benzetimi yapılan H5 evirici anahtarlama elemanlarının .....	47
Şekil 54. H5 evirici anahtarlama sinyalleri (1: S1, 2: S2 3: S3 4: S4).....	48
Şekil 55. S1, S2 ve S3, S4 anahtarlarının ölü zaman eklenmiş hali.....	48
Şekil 56. TMS320DOCKF28335 kiti ve kontrol kartı .....	50
Şekil 57. TLP250 izoleli optik sürücünün genel şeması ve pin girişleri .....	50
Şekil 58. VLA106-15151 genel görünümü ve devre şeması.....	51
Şekil 59. Bir anahtara ait sürücü devre şeması.....	51
Şekil 60. Tasarlanan H5 evirici ve sürücü kartının görünümü (a: Evirici anahtarlama elemanları, b: İzoleli optik sürücü katı, c: Sürücü besleme katı) .....	52

Şekil 61. Deney düzeneği genel görünüşü (a: Osiloskop, b: F28335 Delfino kontrol kartı c: Yalıtım devresi d: H5 evirici ve sürücü kartı, e:Filtre, f: Analog bindirme devresi, g: Gerilim okuma devresi, h: Gerilim analizörü, i: DA kaynaklar).....	53
Şekil 62. H5 eviricinin 0.5 ve 0.85 doluluk oranlarına ait çıkış gerilim dalga şekilleri.....	53
Şekil 63. H5 evirici LCL filtre çıkışı gerilim sinyali.....	54
Şekil 64. Analog bindirme devresi .....	55
Şekil 65. H5 eviricisi deneysel çalışma sonucu verim - çıkış gücü değişimi .....	56
Şekil 66. Evirici çıkış ve referans gerilim (PI) .....	57
Şekil 67. Evirici çıkış ve referans gerilim (BPI) .....	58



## TABLolar DİZİNİ

### Sayfa No

Tablo 1. Literatürdeki transformatörsüz evirici çalışmalarının yıllara göre dağılımı .....	4
Tablo 2. HERIC evirici topolojisi anahtar çalışma durumları.....	7
Tablo 3. H6 evirici topolojisi anahtar çalışma durumları .....	8
Tablo 4. PI denetleyici parametrelerinin sisteme olan etkisi.....	26
Tablo 5. Örnek kural tablosu .....	28
Tablo 6. Bulanık PI denetleyici için bulanık mantık karar tablosu .....	30
Tablo 7. H5 evirici verim testleri için benzetim modeli parametreleri .....	34
Tablo 8. H5 evirici verim testi-I benzetim sonuçları.....	34
Tablo 9. H5 evirici verim testi-II benzetim sonuçları .....	35
Tablo 10. Yük gerilimi üzerindeki harmonik dağılımı.....	37
Tablo 11. Denetim yöntemlerinin karşılaştırılması .....	41
Tablo 12. Şebeke bağlantılı H5 evirici benzetim modeli parametreleri .....	43
Tablo 13. Şebekeye aktarılan akımın harmonik dağılımı.....	44
Tablo 14. TMS320DOCKF28335 kitinin özellikleri .....	49
Tablo 15. H5 evirici verim testi-I deneysel uygulama sonuçları.....	55
Tablo 16. H5 evirici verim testi-II deneysel uygulama sonuçları .....	56
Tablo 17. Denetim yöntemlerinin karşılaştırılması .....	59

## SEMBOLLER DİZİNİ

AA	: Alternatif Akım
AZPWM	: Aktif Sıfır Durum Darbe Genişlik Modülasyonu
BMD	: Bulanık Mantık Denetleyici
BPID	: Bulanık PI Denetleyici
DA	: Doğru Akım
DPWM	: Süreksiz Darbe Genişlik Modülasyonu
EMI	: Elektromanyetik Girişim
FV	: Fotovoltaik
FB	: Tam Köprü
FBZVR	: Tam Köprü Sıfır Gerilim Doğrultucu
FB-DCBP	: Tam Köprü DA Bypasslı Tam Köprü Evirici
FB-NPC	: Tam Köprü Nötr Noktası Bağlantılı (Kilitli)
FFT	: Hızlı Fourier Dönüşümü
HERIC	: Yüksek Verimli ve Güvenilir Evirici Konsepti
IAE	: Mutlak Hatanın İntegrali
ISE	: Hatanın Karesinin İntegrali
ITAE	: Zaman Ağırlıklı Hatanın İntegrali
MOSFET	: Metal Oksit Yarı İletkenli Alan Etkili Transistör
NPC	: Nötr Noktası Bağlantılı (Kilitli)
PI	: Oransal – İntegral
PID	: Oransal – İntegral - Türevsel
PLL	: Faz Kilitlemeli Çevrim
PWM	: Darbe Genişlik Modülasyonu
SPWM	: Sinüzoidal Darbe Genişlik Modülasyonu
SVPWM	: Uzak Vektör Darbe Genişlik Modülasyonu
THD	: Toplam Harmonik Bozunum

# 1. GENEL BİLGİLER

## 1.1. Giriş

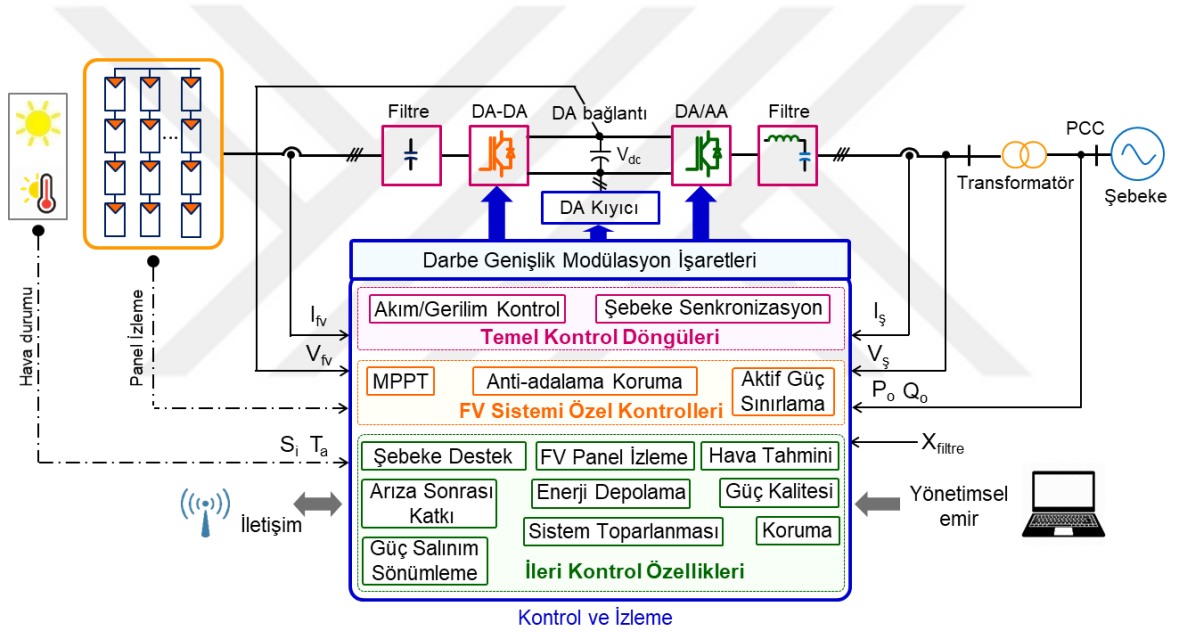
Elektrik enerjisi, günümüzde en çok ihtiyaç duyulan ve insan yaşamının vazgeçilmezi olan bir kaynak türüdür. Elektrik enerjisine olan ihtiyaç ise her geçen gün daha da artmaktadır. Elektrik enerjisi için talebin fazla olması, fosil yakıtlı enerji kaynaklarının enerji tüketimi konusunda yetersiz kalması ve çevreye verdiği zararlı bileşenlerinin olması, petrol ve doğalgaz gibi kaynakların tükenecek olması gibi nedenlerden dolayı yenilenebilir enerji kaynaklarına olan yönelim her geçen gün daha da artmaktadır.

Yenilenebilir enerji kaynakları; canlılar ve tesisler tarafından tüketilmesi mümkün olmayan, doğada zararlı ve toksik kalıntılar bırakmayan, ısı, elektrik ve yakıt enerjisine dönüştürülebilen alternatif enerji kaynaklarıdır. Güneş enerjisi, rüzgâr enerjisi, jeotermal enerji, hidrolik enerjisi ve biokütle enerjisi başlıca yenilenebilir enerji kaynaklarıdır. Söz konusu yenilenebilir enerji kaynaklarından biri olan güneş enerjisi, yarı iletken teknolojisinin gelişmesiyle birlikte ülkemizde ve dünyada en çok tercih edilen alternatif kaynaklardan biridir.

Güneş enerjisinin elektrik enerjisine dönüşümünün sağlanması amacıyla fotovoltaik (FV) paneller kullanılmaktadır. FV panellerden elde edilen enerjinin kullanılabilir elektrik enerjisi olması ve şebekeye aktarılarak gerek evlerde gerekse iş yerlerinde kullanılması için güç elektroniği devrelerine ihtiyaç duyulmaktadır. Söz konusu güç elektroniği devreleri genellikle doğrultucu, evirici, filtreler ve sistemin çalışmasını denetleyen kontrol devrelerinden oluşmaktadır.

Eviriciler, doğru akımı alternatif akıma çeviren sistemler olmasından dolayı, FV teknolojisinin bulunduğu sistemlerde sıklıkla kullanılırlar. Fotovoltaik sistemlerde kullanılan eviriciler, güneş enerjisinden üretilen elektriği, elektrik güç sisteminin karakteristiğine uygun bir şekilde şebekeye veya yüke aktarmak için kullanılan en önemli güç elektroniği elemanları olup, genellikle transformatör içerip içermemesine göre sınıflandırılmaktadırlar. Transformatörsüz eviriciler transformatörlü eviricilere göre daha ucuz, boyut olarak daha küçük ve daha verimlidir. Bu nedenle günümüzde transformatörsüz eviricilerin kullanımı artmıştır [1].

Güneş enerjisinden yararlanarak enerji üreten FV enerji sistemleri şebeke bağlantılı/bağlantısız ve/veya batarya destekli/desteksiz şeklinde uygulamalarda kullanılmaktadır. Şebeke bağlantısız FV sistemler ürettikleri elektriği uygun şekilde depo etmek zorundadırlar. Depo edilen elektrik enerjisi, alternatif akım ile beslenen yükler için eviricilerle, doğru akım ile beslenen yükler için ise uygun doğrultucular kullanılarak tüketiciye verilebilmektedir. Şebeke bağlantılı FV sistemlerde ise üretilen elektrik, depo edilmeyip doğrudan şebekeye verilebilir. Şekil 1’de şebeke bağlantılı FV dağıtık üretim sistem yapısı ve kontrol özellikleri gösterilmiştir [2]. FV modüller tarafından güneş enerjisinden üretilen DA güç, eviriciler ile AA güç biçimine dönüştürülmektedir. Kullanılan filtreler sayesinde de istenmeyen bozuntular minimize edilerek, şebekeye aktarılmaktadır.



Şekil 1. Şebeke bağlantılı FV dağıtık üretim sistem yapısı ve kontrol özellikleri

Bu tez çalışmasında, şebekeye uygun enerji akışı sağlamak için, tek fazlı şebekeden bağımsız transformatörsüz H5 topolojili evirici sisteminin modellenmesi ve uygulaması ele alınmıştır. Modellenen sistemin benzetimi MATLAB/SIMULINK yazılımı kullanılarak gerçekleştirilmiş ve prototipi yapılmıştır. Tezin birinci kısmında, tek fazlı şebeke bağlantısız transformatörsüz H5 evirici topolojisine sahip sistemin genel bileşenleri incelenmiştir. İkinci kısımda ise tez konusu evirici sisteminin benzetim çalışması yapılmıştır. Daha sonra, benzetim çalışması yapılan sistemin ilk örnek uygulaması gerçekleştirilmiş ve sistem performansı benzetim sonuçları da göz önünde bulundurularak değerlendirilmiştir.



## 1.2. Literatür Araştırması

Fotovoltaik paneller aracılığıyla DA elektrik enerjisine dönüştürülen güneş enerjisi, günümüzde en çok tercih edilen yenilenebilir enerji kaynaklarından biridir. Güneş enerjisinden elde edilen DA elektrik enerjisinin şebekeye iletilmesi veya AA talep eden yükler tarafından kullanılabilmesi için evirici sistemleri geliştirilmiştir. Evirici sistemleri üzerindeki çalışmaların sürekli olarak artmasıyla FV sistemlerde kullanılan evirici verimleri %94-%97 değerlerine ulaşmıştır [3]. Günümüzde, standartlara uygun güç kalitesini sağlayabilmek için yüksek anahtarlama frekansına sahip IGBT veya MOSFET gibi yarı iletken elemanlara sahip DA-AA eviriciler kullanılmaktadır.

Literatürde çoğunlukla FV güneş enerjisi sistemleri şebeke bağlantılı ya da bağlantısız transformatörlü DA/AA eviricili olarak kullanılmıştır. Şebeke bağlantılı sistemlerde transformatörler şebekeye doğru akımın verimli aktarılmasını engelleyip, evirici çıkışında gerilimin yüksek olmasını sağlamaktadır [4]. Ancak FV güç sistemlerinde transformatörlerin kullanılması; sistem veriminin azalmasına, maliyetin artmasına, kaçak/sızıntı akımının oluşmasına ve sistemin büyük boyutlu olmasına neden olmaktadır. Bu yüzden, günümüzde FV güç sistemlerinde transformatörsüz eviriciler tercih edilmektedir [5].

Transformatörsüz evirici sistemlerinde; anahtar sayıları, kullanılan modülasyon türleri, THD (Toplam Harmonik Bozunumu) ya da kaçak/sızıntı akımına bakılarak, çeşitli evirici topolojileri geliştirilmiştir. Bu evirici topolojilerinin birbirlerine karşı farklı özellikleri mevcut olup, bu evirici topolojilerinden bazıları, H5, H6, H7, H8, HERIC, FBZVR, FB-DCBP ve FB-NPC'dir [6-8]. Belirtilen bu topolojiler, H köprülü veya tam köprülü eviricilerden türeyen ve birbiriyle ilişkili olan evirici topolojileridir. Söz konusu topolojiler için 2014-2019 yılları arasında yapılan, yağın etkiye sahip akademik çalışma sayıları Tablo 1'de özetlenmiştir.

Yaygın kullanıma sahip H5, H6, HERIC ve FBZVR evirici topolojiler için ortak mod kaçak akım etkisinin analizi ve karşılaştırılması yapıldığında HERIC topolojisinin FBZVR ve H5 topolojilerine göre en düşük kaçak akım değerli en iyi verime sahip olduğu; bunun yanında HERIC topolojisinin H5 topolojisine göre daha fazla sayıda anahtarlama elemanına sahip olmasının bir dezavantaj olduğu belirtilmiştir [9].

Tablo 1. Literatürdeki transformatörsüz evirici çalışmalarının yıllara göre dağılımı

Tür\Yıl	2014	2015	2016	2017	2018	2019	Toplam
<b>H5<sup>a</sup></b>	7	8	8	6	5	3	46
<b>H6<sup>b</sup></b>	7	7	12	7	13	2	53
<b>H7<sup>c</sup></b>	2	2	2	5	7	0	18
<b>H8<sup>d</sup></b>	1	2	5	2	3	0	13
<b>HERIC<sup>e</sup></b>	10	9	7	16	9	2	58
<b>FBZVR<sup>f</sup></b>	1	1	1	0	0	0	3
<b>FB-DCBP<sup>g</sup></b>	1	0	0	1	1	0	3
<b>FB-NPC<sup>h</sup></b>	1	0	0	0	0	0	1

<sup>a</sup>: [10-37], <sup>b</sup>: [38-75], <sup>c</sup>: [76-80], <sup>d</sup>: [81-83], <sup>e</sup>: [84-107], <sup>f</sup>: [108-110], <sup>g</sup>: [111-113], <sup>h</sup>: [114]

SMA Güneş Enerjisi Teknolojisi AG tarafından geliştirilen H5 topolojisi, daha az anahtar ve daha basit bir yapıya sahiptir [115].

H5 evirici topolojisinin kaçak/sızıntı akım miktarının düşük ve veriminin yüksek olduğu gözlemlenmiştir [28]. Kaçak/sızıntı akım miktarını azaltmada, anahtarlama elemanının türünün ve anahtarlama elemanında kapasite değerinin değiştirilmesi etkili rol almakta olduğu ve ayrıca anahtarlama elemanlarını değiştirilerek elde edilen prototip devrede verimliliğin de yüksek olduğu tespit edilmiştir [37]. Ayrıca kaynak [32]'de anahtarlama frekansı artırılarak H5 evirici topolojisindeki toplam harmonik bozulmanın azaldığı tespit edilmiştir.

Tek fazlıda yaygın kullanıma sahip H5 evirici topolojisinin, kaskad bağlanarak üç fazlı bir yapıya dönüştürülebildiğini ve kaçak/sızıntı akım miktarının azalmasında etkili olduğu literatürde gözlemlenmiştir. Uygulanan modülasyon tekniğine bağlı olarak toplam harmonik bozulma ve kaçak/sızıntı akımı değerlerinin değiştiği çift kutuplu modülasyonun hibrit modülasyona göre daha iyi bir performans sergilediği ifade edilmektedir [19].

Farklı anahtarlama topolojilerine sahip beş adet tek fazlı transformatörsüz eviricinin (Tam H-Köprü, Yarım H-Köprü, H5, HERIC ve NPC) verim analizi, farklı anahtarlama eleman türü kullanımına bağlı olarak yapılmış ve Silikon karbür (SiC) temelli IGBT anahtar kullanımının daha iyi sonuçlar verdiği tespit edilmiştir. [116].

Tek fazlı transformatörsüz evirici topolojilerinde kullanılan modülasyon türleri çeşitlilik göstermekte olup bunlardan bir tanesi karma (hibrit) modülasyondur. H6 eviricisinde kullanılan bir karma modülasyon yöntemi ile şebekeye enjekte edilen reaktif güç açısından daha başarılı yüksekler sonuçlar elde edildiği kaynak [47]'de ifade edilmiştir. Farklı tek fazlı transformatörsüz evirici (Tam H-Köprü, H5, H6, HERIC) üzerinde verim

iyileştirme ve kaçak akım için yapılan analiz ve değerlendirmeler sonucunda iki kutuplu modülasyonlu tam H-köprü evircisinin en düşük verime sahip olduğu tek kutuplu ve karma (hibrit) modülasyonlu tam H-köprü eviricilerin verimlerinin neredeyse aynı olduğu kaynak [32] de belirtilmiştir.

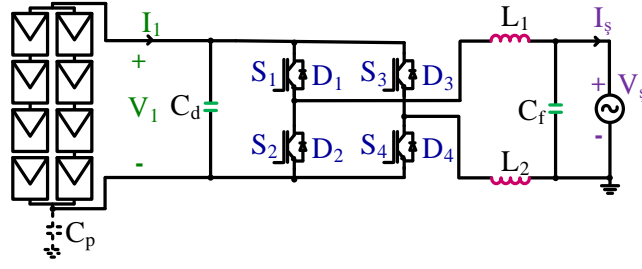
İlk olarak tek fazlı olarak tasarlanan H5 evircisi, sonrasında kaskad topoloji kullanılarak üç fazlı yapısı elde edilmiştir ve bu yapı ile H7 evircisi için bir zemin hazırlanmış olmaktadır. Üç fazlı yapı için geliştirilen geleneksel PWM, uzay vektör PWM (SVPWM), süreksiz PWM (DPWM), aktif sıfır durum PWM (AZPWM) gibi çeşitli PWM modülasyon teknikleri mevcuttur [80]. Üç fazlı transformatörsüz evirici topolojisine örnek olarak sekiz anahtarlama elemanı içeren H8 evircisidir. Bu yapı ile kaçak akım değeri azaltıldığı gibi ortak mod gerilim değişimi küçültüldüğü ifade edilmektedir [81]. Farklı modülasyon teknikleri ile H5 ve HERIC gibi eviricilerde iki yönlü akım akışı ve reaktif güç kontrol sağlanabilmektedir [82].

Transformatörsüz evirici yapılarının temel sorunlarından ortak mod akımı, anahtarlama ve iletim kayıpları, yapının tek seviyeliden çok seviyeliye dönüştürülmesi ile azaltılabileceği kaynak [117]'de ifade edilmiştir. Beş seviyeli tek fazlı evirici yapısı ve sinüzoidal temelli modülasyon stratejisi ile düşük harmonik değerlerinin elde edildiği vurgulanmıştır [117].

Nötr Noktası Bağlantılı (Kilitli) (NPC) topolojilerin kullanımın kaçak akımı ortadan kaldırma için etkili bir yol olduğu kaynak [98]'de ifade edilmiştir. Transformatörsüz eviricilerin DA-DA artıran çeviricisi ile birlikte kullanımının sistem veriminde iyileştirmeler sağladığı özellikle PWM kontrollü H5 evircisi ile kullanımını sonunda yüksek verim değerlerinin elde edildiği belirtilmiştir [87].

### **1.3. H-Köprü Topolojiden Elde Edilen Evirici Yapıları**

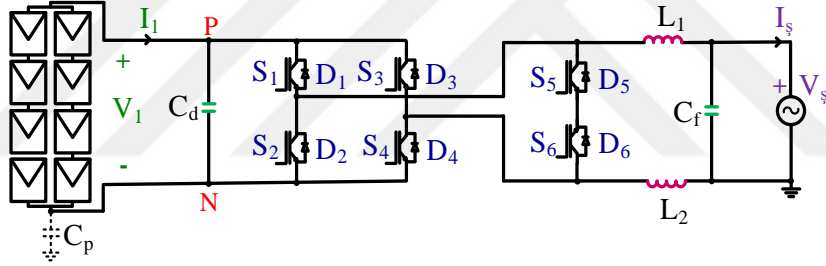
Tek fazlı FV sistemlerde kullanılan ve AA yüklerin enerji ihtiyacını karşılama görevini yerine getiren birçok evirici topolojisi vardır. Belirtilen bu topolojiler, genellikle H-köprü veya tam-köprü eviricilerden elde edilen ve birbiri ile ilişkili olan evirici topolojileridir. H-köprü (tam-köprü) evirici sınıfı, 1965 yılında W. McMurray tarafından geliştirilmiştir [118]. H-köprü eviriciler, güç elektroniği uygulamalarında özellikle de FV sistemlerde sıkça kullanılmakta olup, temel FV H-köprü evirici yapısı Şekil 2'de gösterilmiştir.



Şekil 2. Temel H-köprü evirici topolojisi

### 1.3.1. HERIC Evirici Topolojisi

Son yıllarda FV sistemlerde en çok tercih edilen evirici topolojilerinden biri HERIC (Highly Efficient and Reliable Inverter Concept) evirici topolojisidir. HERIC evirici topolojisinin genel devre şeması Şekil 3'te gösterilmiştir.



Şekil 3. HERIC evirici topolojisi

HERIC evirici topolojisi, temel H-köprü eviricinin AA tarafına bypass kolu eklenerek oluşturulmuştur. Belirtilen bu kol sayesinde FV panel gerilimi üzerindeki yüksek frekans bileşenleri minimize edilir ve sıfır gerilim geçişi esnasında çıkış filtresi ile DA tarafı arasındaki reaktif güç geçişi engellenir. H5 evirici topolojisine ile kıyaslandığında bir adet fazla anahtar içermesi nedeniyle maliyetli olan HERIC topolojisi, kapladığı alan bakımından da olumsuz bir etkiye sahiptir [119].

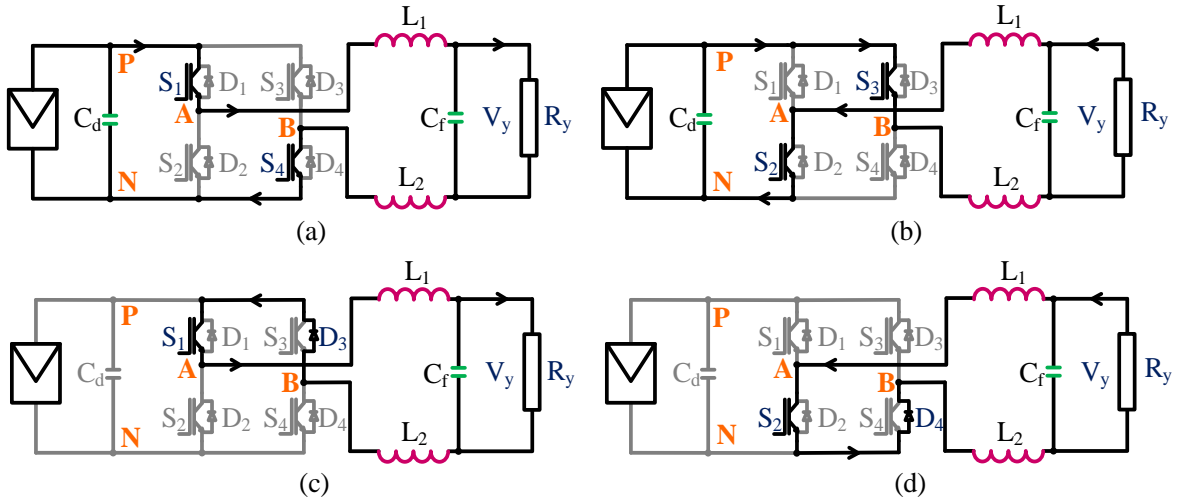
Altı adet anahtarlama elemanına sahip olan HERIC evirici topolojisinde  $S_1$ ,  $S_2$ ,  $S_3$  ve  $S_4$  yüksek frekansta,  $S_5$  ve  $S_6$  ise şebeke frekansında anahtarlanmaktadır. HERIC evirici topolojisine ait anahtarlama durumları ile ilgili durumu Tablo 2'de verilmiş olup anahtarlama durumlarına göre akımın izlediği yollar Şekil 4'te gösterilmiştir.

Tablo 2. HERIC evirici topolojisi anahtar çalışma durumları

Durum		$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	$D_5$	$D_6$	$V_{\text{ÇIKIŞ}}$
Pozitif Alternans	Aktif Durum	+	-	-	+	+	-	-	+	$V_{PN}$
	Serbest Durum	-	-	-	-	+	-	-	+	0
Negatif Alternans	Aktif Durum	-	+	+	-	-	+	-	-	$-V_{PN}$
	Serbest Durum	-	-	-	-	-	+	+	-	0

Not: "+" iletimde, "-" kesimde

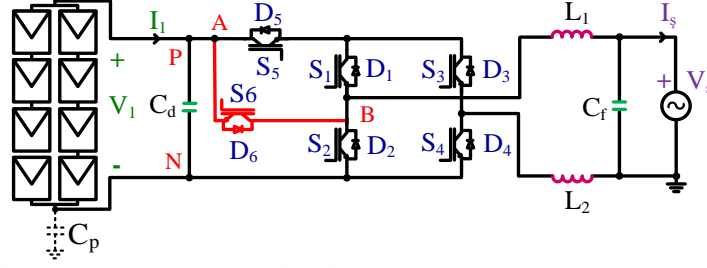
HERIC eviricide filtre uçlarındaki gerilimin değişimi tek kutupludur. Bu durum, düşük çekirdek kaybını sağlamaktadır.  $V_{PN}$ , sadece şebeke frekansı bileşenine sahip olup, anahtarlama frekansı bileşenine sahip değildir. Bu durum düşük kaçak akıma ve elektromanyetik girişime sebep olur. Düşük kaçak akıma ve elektromanyetik girişim ve yüksek verimden dolayı transformatörsüz FV uygulamalarda bu topolojinin kullanımı çok uygundur.



Şekil 4. HERIC evirici topolojisi anahtar çalışma durumları

### 1.3.2. H6 Evirici Topolojisi

Son yıllarda FV sistemlerde en çok tercih edilen evirici topolojilerinden biri de H6 evirici topolojisidir. H6 evirici topolojisinin genel devre şeması Şekil 5'te gösterilmiştir.



Şekil 5. H6 evirici topolojisi

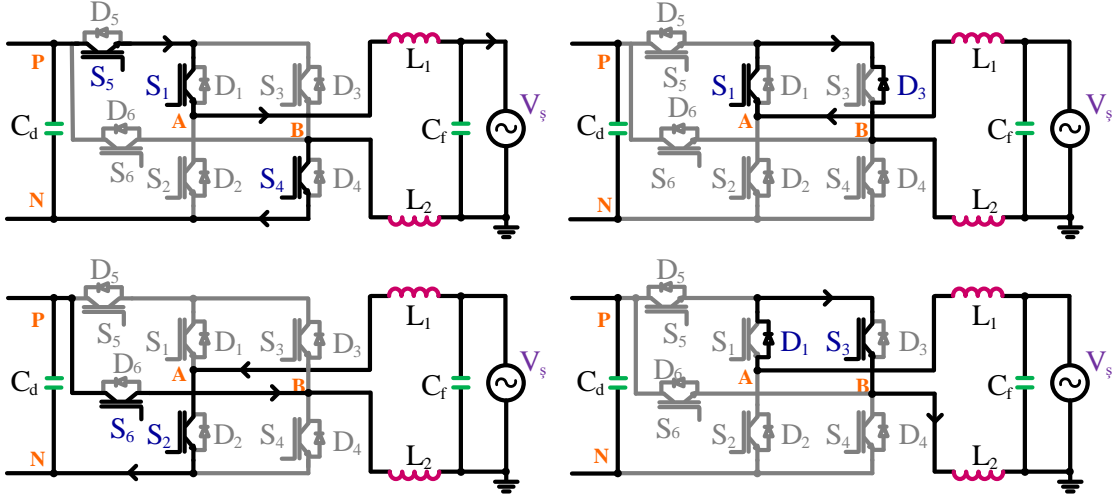
Şekil 5'te gösterildiği gibi, H5 evirici topolojisinden farklı olarak yeni bir akım yolu oluşturmak için, H5 evirici topolojisinde bulunan ekstra beşinci anahtarın DA tarafı ile A veya B uçları arasında altıncı anahtar eklenerek H6 evirici topolojisi oluşturulmaktadır [61].

Altı adet anahtarlama elemanına sahip olan H6 evirici topolojisinde  $S_3$ ,  $S_4$ ,  $S_5$  ve  $S_6$  yüksek frekansta,  $S_1$  ve  $S_2$  ise şebeke frekansında anahtarlanmaktadır. H6 evirici topolojisine ait anahtarlama durumları ile ilgili özet çizelge Tablo 3'te olup, anahtarlama durumlarına göre akımın izlediği yollar Şekil 6'da gösterilmiştir.

Tablo 3. H6 evirici topolojisi anahtar çalışma durumları

Durum		$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	$V_{\text{ÇIKIŞ}}$
Pozitif Alternans	Aktif Durum	+	-	-	+	+	-	$V_{PN}$
	Serbest Durum	+	-	-	-	-	-	0
Negatif Alternans	Aktif Durum	-	+	-	-	-	+	$-V_{PN}$
	Serbest Durum	-	-	+	-	-	-	0

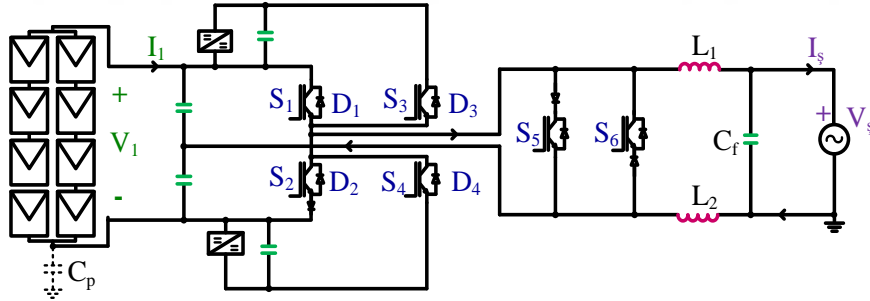
Not: "+" iletimde, "-" kesimde



Şekil 6. H6 evirici topolojisi anahtar çalışma durumları

### 1.3.3. REFU Evirici Topolojisi

H-köprü eviriciden elde edilen evirici topoloji türlerinden biri de REFU evirici türüdür. REFU evirici topolojisinin genel devre şeması Şekil 7’de gösterilmiştir.

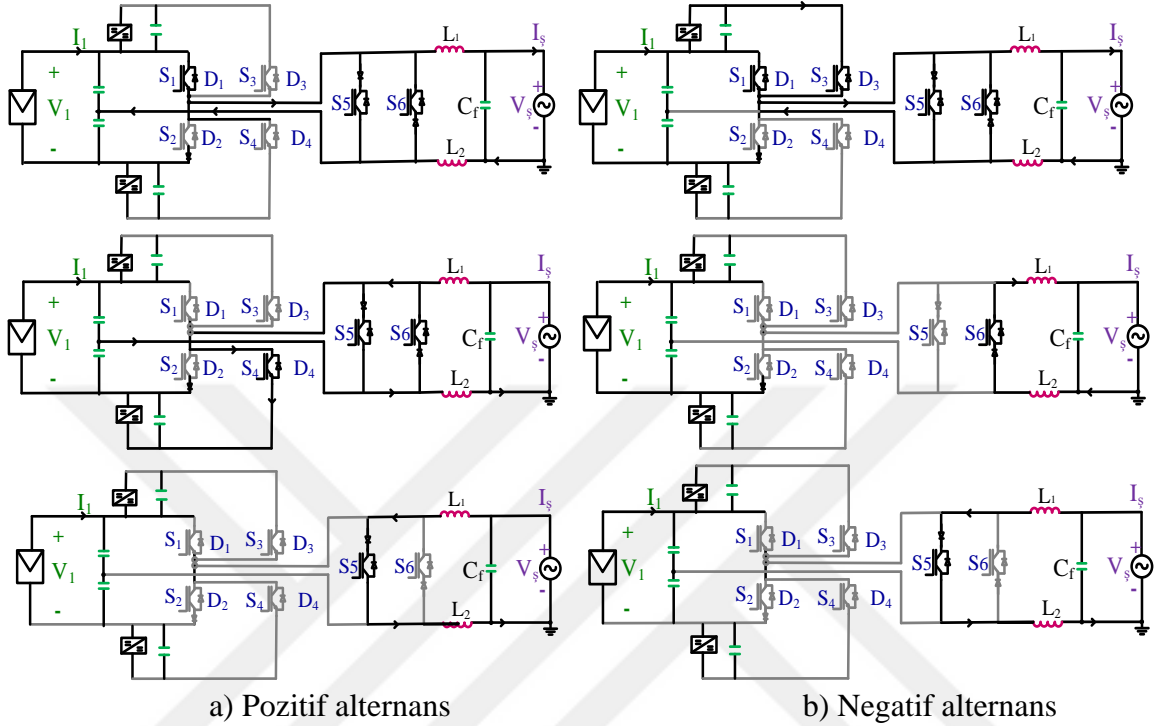


Şekil 7. REFU evirici topolojisi

REFU evirici topolojisi, yarım-köprü eviricinin AA tarafına iki adet bypass anahtarı ve DA-DA dönüştürücü eklenmesiyle oluşturulmuştur. AA bypass kısmı HERIC eviricide olduğu gibi, sıfır geçiş durumunda kaçak/sızıntı akımının azaltılmasını ve eviricinin veriminin artmasını sağlar [2].

Anahtarlama durumları Şekil 8’deki gibi olan REFU evirici topolojisinde  $S_1, S_2, S_3$  ve  $S_4$  yüksek frekansta,  $S_5$  ve  $S_6$  ise şebeke frekansında anahtarlansaktadır. REFU evirici topolojisi, 2 adet DA kaynağında ihtiyaç duyması ve fazladan 2 anahtara sahip olması gibi

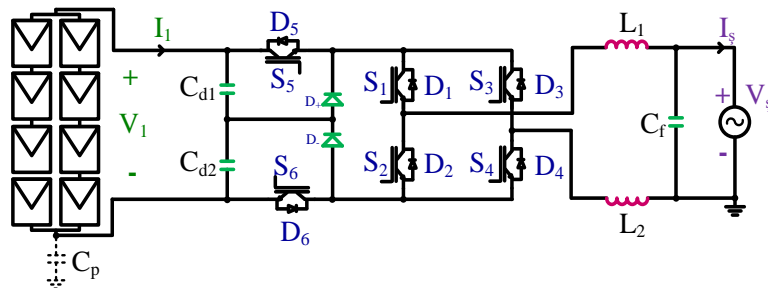
dezavantajları olmasına rağmen, yüksek verimliliği, kaçak/sızıntı akımı EMI miktarının düşük olması nedeniyle transformatörsüz FV sistemlerde kullanımı oldukça uygundur.



Şekil 8. REFU evirici topolojisi anahtarlama durumları

### 1.3.4. DA Bypasslı Tam Köprü Evirici (FB-DCBP) Topolojisi

Şekil 9'da genel devre şeması gösterilen FB-DCBP evirici, H-köprü eviricinin DA tarafına fazladan iki anahtar ve kenetlemeli yapıya sahip diyot eklenmesi ile oluşturulmuştur.

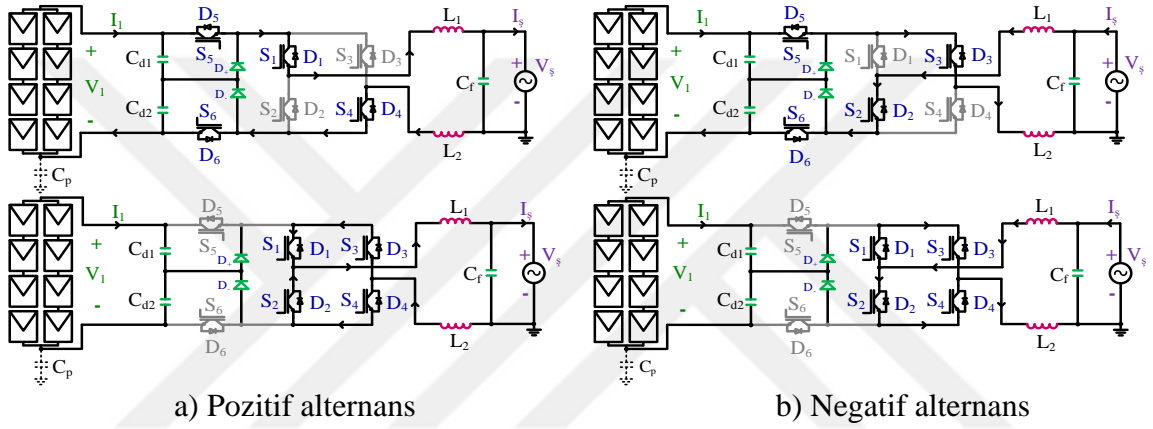


Şekil 9. DA bypasslı tam köprü evirici (FB-DCBP) topolojisi



Anahtarlama durumları Şekil 10'daki gibidir.  $S_1, S_2, S_3$  ve  $S_4$  yüksek frekansta,  $S_5$  ve  $S_6$  ise şebeke frekansında anahtarlansmaktadır. Filtre girişinde evirici çıkış gerilimi tek kutupludur.

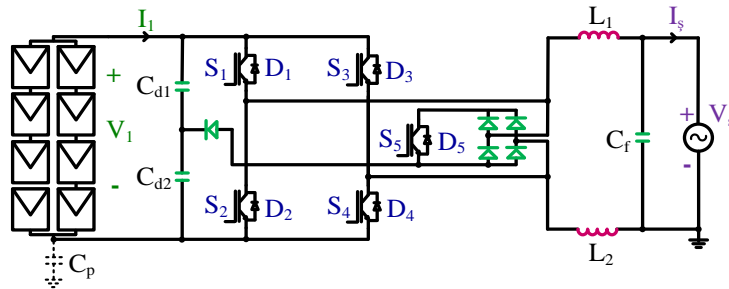
DA bypasslı tam köprü evirici (FB-DCBP) topolojisi, fazladan 2 anahtarlama elemanı ve diyota sahip olmasının yanı sıra aktif iletim durumunda dört anahtarında iletimde olmasından dolayı yüksek iletim kayıplarının olması gibi dezavantajları olmasına rağmen, yüksek verimliliği, kaçak/sızıntı akımı EMI miktarının düşük olması nedeniyle transformatörsüz FV sistemlerde kullanımı uygundur [112].



Şekil 10. DA bypasslı tam köprü evirici (FB-DCBP) anahtarlama durumları

### 1.3.5. Tam Köprü Sıfır Gerilim Doğrultucu (FB-ZVR) Evirici Topolojisi

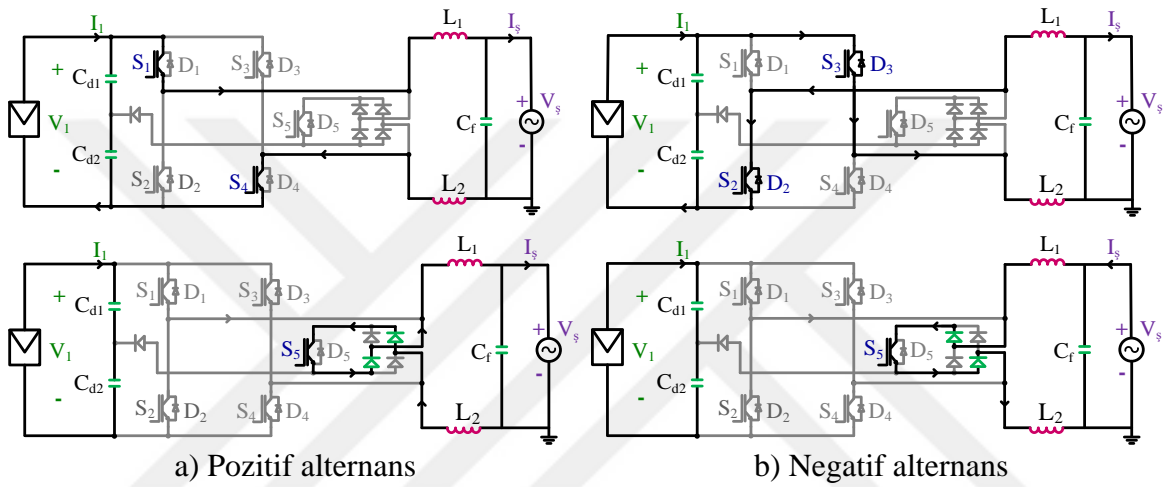
Tam köprü sıfır gerilim doğrultucu (FB-ZVR) evirici topolojisi Şekil 11'de gösterilmiştir. Bu topoloji, çift yönlü şebeke bağlantılı kısa devre anahtarına diyot köprüsü bir anahtar ( $S_5$ ) ve DA orta noktasına bir diyot kelepçesi kullanılarak oluşturulmuştur.



Şekil 11. Tam köprü sıfır gerilim doğrultucu (FB-ZVR) evirici topolojisi

FB-ZVR daha düşük çekirdek kayıplarına sahiptir. Sıfır geçiş durumunda reaktif güç değişimi göstermemesi ve düşük EMI veren anahtarlamaya sahip olması avantajlarıdır. Ancak ekstra bir anahtar ve dört diyot içerir [108].

FB-ZVR,  $S_5$  anahtarının yüksek anahtarlama frekansı nedeniyle, H5 evirici topolojisinden daha az verimlidir. Ancak, herhangi bir güç faktöründe çalışabilecek avantaj sağlar. Şekil 12’de FB-ZVR eviricinin anahtarlama durumları gösterilmiştir.



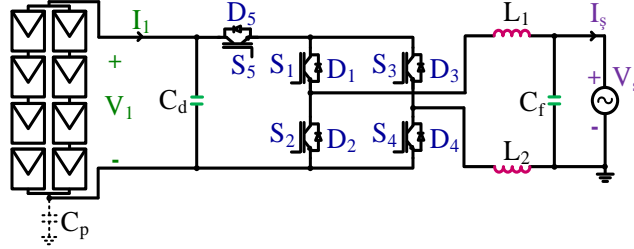
Şekil 12. Tam köprü sıfır gerilim doğrultucu (FB-ZVR) evirici anahtarlama durumları

### 1.3.6. H5 Evirici Topolojisi

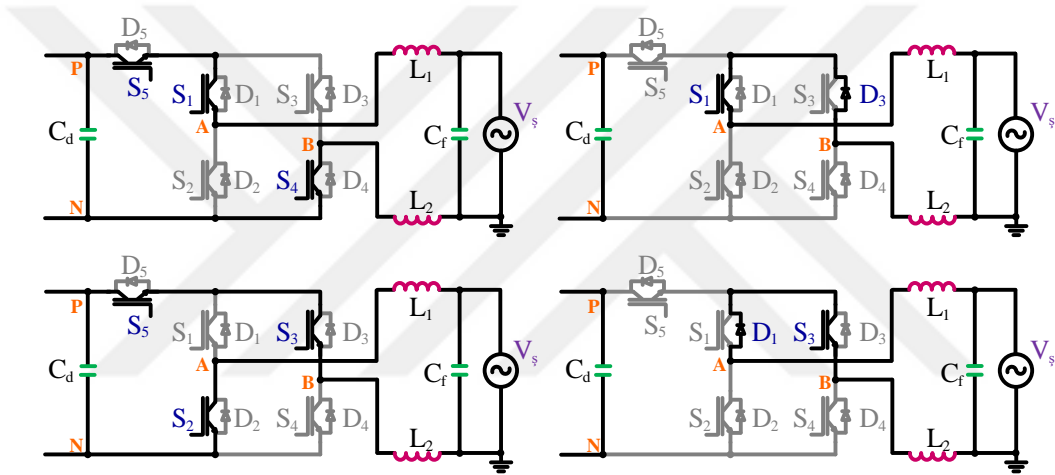
Bu tez çalışmasında H5 evirici topolojisi ele alınmıştır. SMA Güneş Enerjisi Teknolojisi AG tarafından, tek fazlı transformatörsüz FV sistemlerde kaçak/sızıntı akımını engellemek amacıyla geliştirilen H5 evirici topolojisinin genel devre şeması Şekil 13’te gösterilmiştir. H5 evirici topolojisi, beş adet anahtarlama elemanına sahip olup, temel tam-köprülü (H-köprü) eviricinin DA tarafına beşinci anahtarlama elemanının eklenmesiyle oluşturulmuştur. Eklenen beşinci anahtar yüksek frekanslarda anahtarlanaarak sıfır geçişler meydana getirir, böylece sistem girişindeki doğru akım kapasitesi ile evirici çıkışında bulunan filtre endüktansı arasında reaktif güç akışı önlenir. Ayrıca beşinci anahtar sayesinde FV modül, sıfır gerilim geçişi esnasında devreden izole edilir [25].

H5 evirici topolojisi beş adet anahtarlama elemanına ( $S_1 - S_5$ ) sahip olup  $S_1$  ve  $S_3$  anahtarlama elemanları şebeke frekansında tetiklenirken  $S_2$ ,  $S_4$  ve  $S_5$  yüksek frekansta

anahtarlama işlemine tabi tutulurlar. Şekil 14'te H5 eviricisinin çalışma durumları gösterilmiştir.

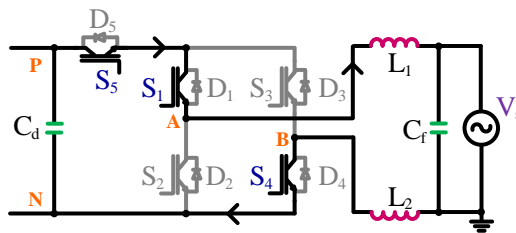


Şekil 13. H5 evirici topoloji yapısı



Şekil 14. H5 eviricisi anahtarlama durumları

H5 evirici topolojisinin çalışma durumları dört başlık altında toplanmıştır. Şekil 15'te belirtilen çalışma durumu, aktif durum olarak adlandırılmış olup,  $S_5$  anahtarı yüksek frekansta,  $S_1$  anahtarı şebeke frekansında anahtarlansmıştır. Akım ise  $S_5$ - $S_1$  ve  $S_4$  anahtarları üzerinden geçmektedir.

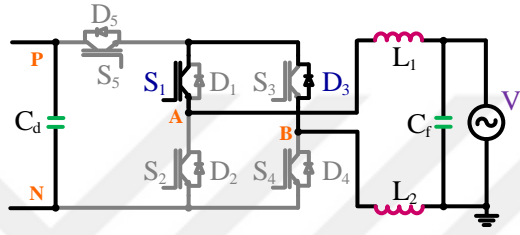


Şekil 15. H5 evirici pozitif alternans aktif durumu

Bu çalışma durumunda  $V_{AB} = +V_{PN}$  olur ve ortak mod çıkış gerilim değeri (1) eşitliğindeki gibi hesaplanır.

$$V_{cm} = \frac{1}{2}(V_{AN} + V_{BN}) = \frac{1}{2}(V_{PN} + 0) = \frac{V_{PN}}{2} \quad (1)$$

Şekil 16'da belirtilen çalışma durumu, serbest döngü durumu olarak adlandırılmış olup, akım ise  $S_1$  anahtarı ve  $D_3$  diyodu üzerinden serbest olarak hareket eder.

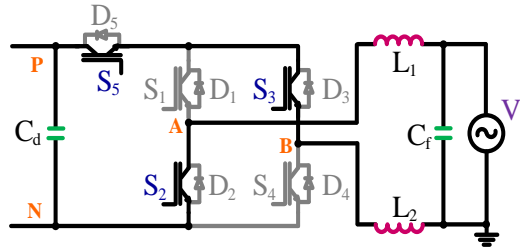


Şekil 16. H5 evirici pozitif alternans serbest döngü durumu

Bu çalışma durumunda  $V_{AB} = 0$  olur ve ortak mod çıkış gerilim değeri (2)'deki gibi hesaplanır.

$$V_{cm} = \frac{1}{2}(V_{AN} + V_{BN}) = \frac{1}{2}\left(\frac{V_{PN}}{2} + \frac{V_{PN}}{2}\right) = \frac{V_{PN}}{2} \quad (2)$$

Şekil 17'de belirtilen çalışma durumu, aktif durum olarak adlandırılmış olup,  $S_5$  anahtarı yüksek frekansta,  $S_2$  anahtarı şebeke frekansında anahtarlanmıştır. Akım ise  $S_5$ - $S_3$  ve  $S_2$  anahtarları üzerinden geçmektedir.

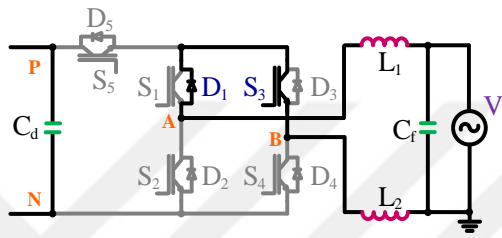


Şekil 17. H5 evirici negatif alternans aktif durumu

Bu çalışma durumunda  $V_{AB} = -V_{PN}$  olur ve ortak mod çıkış gerilim değeri (3) eşitliği ile hesaplanabilir.

$$V_{cm} = \frac{1}{2}(V_{AN} + V_{BN}) = \frac{1}{2}(0 + V_{PN}) = \frac{V_{PN}}{2} \quad (3)$$

Şekil 18’de belirtilen çalışma durumu, serbest döngü durumu olarak adlandırılmış olup, Akım ise  $S_3$  anahtarı ve  $D_1$  diyotu üzerinden serbest olarak hareket etmektedir.

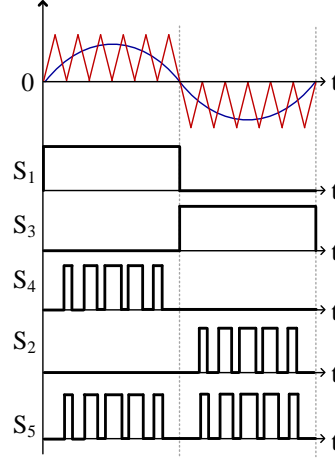


Şekil 18. H5 evirici negatif alternans serbest döngü durumu

Bu çalışma durumunda  $V_{AB} = 0$  olur ve ortak mod çıkış gerilim değeri (4)’teki gibi hesaplanır.

$$V_{cm} = \frac{1}{2}(V_{AN} + V_{BN}) = \frac{1}{2}\left(\frac{V_{PN}}{2} + \frac{V_{PN}}{2}\right) = \frac{V_{PN}}{2} \quad (4)$$

Yukarıda bahsedilen anahtarlama durumları için  $V_{cm}$  (ortak mod çıkış gerilimi) sabit  $\frac{V_{DC}}{2}$  değerinde kaldığı görülmektedir. Bu nedenle, H5 evirici için tek kutuplu modülasyon tekniği çıkış gerilimini sabit tutabilir. Şekil 19’da H5 evirici anahtarlarına ait PWM anahtarlama sinyalleri dalga şekilleri gösterilmiştir.  $S_1$  ve  $S_3$  anahtarlama elemanları şebeke frekansında tetiklenirken  $S_2$ ,  $S_4$  ve  $S_5$  yüksek frekansta anahtarlama işlemine tabi tutulurlar.



Şekil 19. H5 evirici anahtarlama elemanlarının işaret sinyalleri

#### 1.4. Evirici Modülasyon Türleri

H5 evirici topolojisinin temelini oluşturan H-köprü evirici topolojisinin evirici kısmında ki dört anahtar PWM sinyalleri ile modüle edilirler. PWM darbeleri, üçgen taşıyıcı dalga ve frekansı bilinen referans sinüzoidal iki dalganın karşılaştırılmasıyla üretilir. Her PWM darbesinin genişliği değişkendir ve sinüs dalgasının genliği ile orantılıdır. PWM tekniği, kontrol şeması ile karakterize edilerek evirici çıkış gerilimi kontrolü yapılabilir ve harmonik içerik azaltılabilir [120].

PWM yönteminin modern elektronikte sıkça kullanılmasının nedeni; anahtarlama devrelerinde düşük güç tüketimini sağlaması, sayısal işaret işleyicilerin çoğunda PWM donanımı olduğundan PWM sinyallerini oluşturmanın oldukça kolay olması, bu sinyallerin dijital-analog dönüştürmeyi rahatlıkla gerçekleştirebilmesidir.

H-köprü topolojisi ve türevlerinde yaygın olarak kullanılan üç farklı PWM anahtarlama yöntemi vardır:

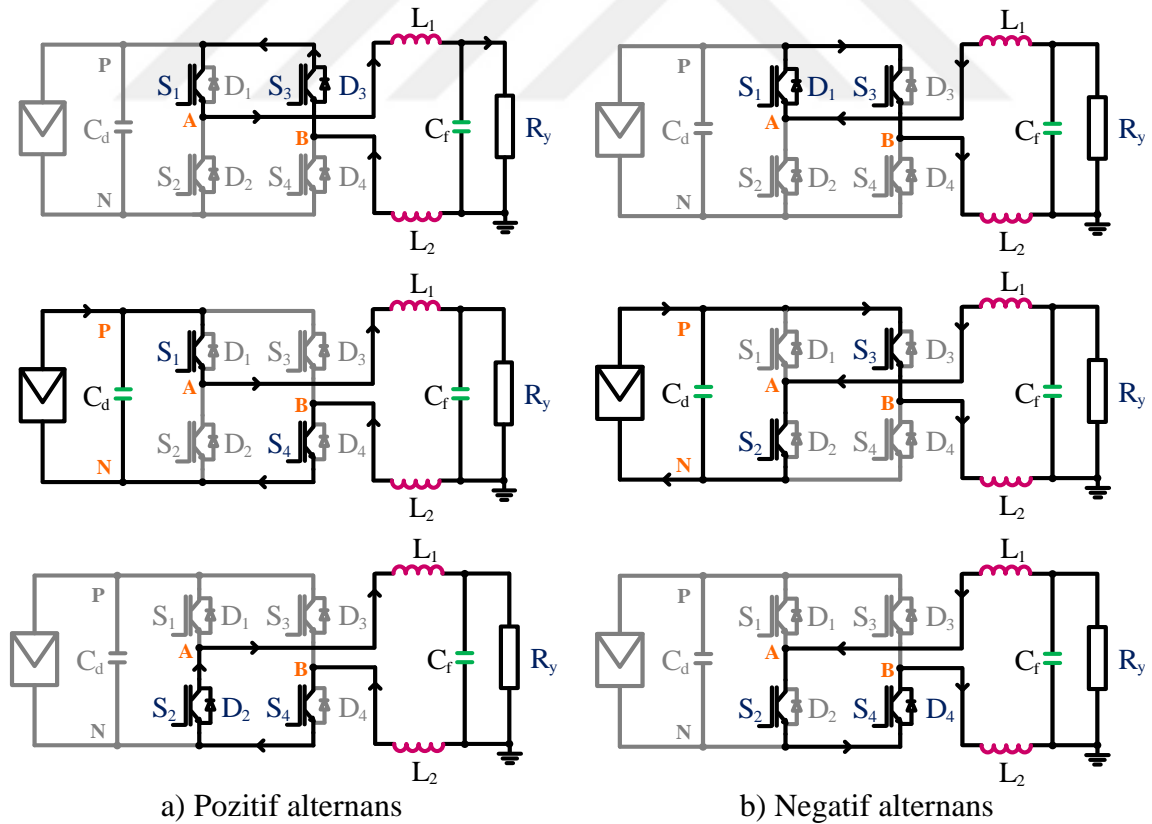
- Tek Kutuplu (Unipolar) Modülasyon Yöntemi
- İki Kutuplu (Bipolar) Modülasyon Yöntemi
- Karma (Hibrit) Modülasyon Yöntemi

Bu yöntemlerin ortaya çıkmasının nedeni evirici anahtarlarında düşük anahtarlama kaybını sağlamak ve sistemin çıkış akımı ile geriliminin yüksek harmonik bileşiklerini minimize etmektir.

### 1.4.1. Tek Kutuplu (Unipolar) Modülasyon Yöntemi

Tek kutuplu modülasyon yönteminde tam köprü eviricinin bir ayağındaki üst ve alt anahtarlar, bir anahtar açık diğer kapalı şeklinde çalışır, yani çapraz anahtarlar aynı şekilde tetiklenirler.  $V_{AB}$  dalga formu pozitif ve negatif DA gerilimler arasında değiştiğinden, bu yönteme çift kutuplu PWM denir. Tam köprü eviricide  $S_1$  ile  $S_4$  ve  $S_2$  ile  $S_3$  anahtarları aynı anda yüksek frekansta anahtarlanırlar. Böylece evirici çıkışında alternatif akım bir pozitif yön bir negatif yön tercih etmiş olur. H5 eviricinin tam köprü kısmında karşılıklı anahtarlar bir anahtarlama periyodunda fakat farklı frekanslarda anahtarlanarak daha verimli sonuçlar elde edilmiştir.

İki kutuplu modülasyonun aksine tek kutuplu modülasyon yöntemine sahip sistemlerde evirici verimleri yüksek olsa da, tek kutuplu modülasyonda giriş kapasitesi ile FV panel arasındaki kaçak/sızıntı akımları fazladır. Dolayısıyla transformatörsüz evirici uygulamalarında kullanılması uygun değildir.

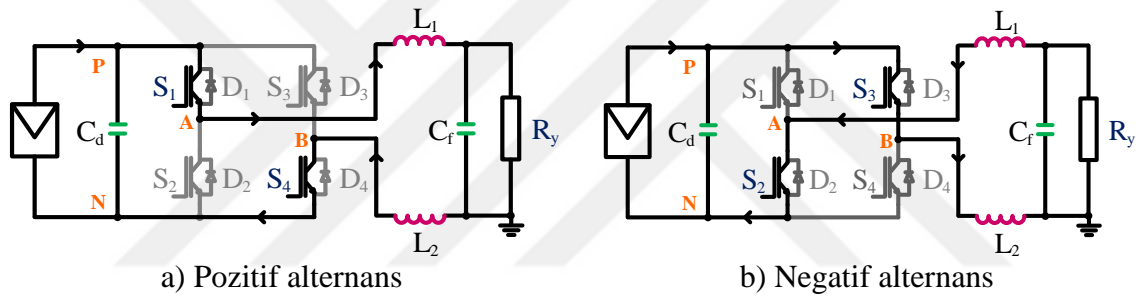


Şekil 20. Tek kutuplu modülasyon stratejisine sahip tam köprü evirici devre şeması

### 1.4.2. İki Kutuplu (Bipolar) Modülasyon Yöntemi

İki kutuplu modülasyon aynı büyüklük ve frekansta fakat  $180^\circ$  faz farkı olan iki sinüzoidal modüle edici dalga gerektirir. Bu iki dalga, üst iki anahtar olan  $S_1$  ve  $S_3$  için iki anahtarlama sinyali üretir ve ortak bir üçgen taşıyıcı dalga ile karşılaştırılır. İki kutuplu modülasyonda dört anahtar aynı anda konumlarını değiştirirken tek kutuplu modülasyonda üst iki anahtarın aynı anda geçiş yapmadığı görülmektedir. İki kutuplu anahtarlama eviriciler düşük anahtarlama kayıpları sunar ve daha az EMI üretir.

Şekil 21'de gösterildiği gibi, iki kutuplu modülasyon türünde  $S_1$  ve  $S_4$  anahtarları yüksek frekans ile anahtarlendiğinde diğer anahtarlar kapalı durumda ve  $S_2$  ile  $S_3$  anahtarları yüksek frekansta anahtarlendiğinde diğer anahtar kapalı durumda olmaktadır.



Şekil 21. İki kutuplu modülasyon stratejisine sahip tam köprü evirici devre şeması

İki kutuplu modülasyon yönteminde kaçak/sızıntı akım miktarı düşük olmasına rağmen giriş kapasitesi ile çıkış filtresi arasında reaktif güç akışı olduğundan evirici verimi düşüktür. Bu yüzden transformatörsüz evirici uygulamalarında kullanılması uygun değildir.

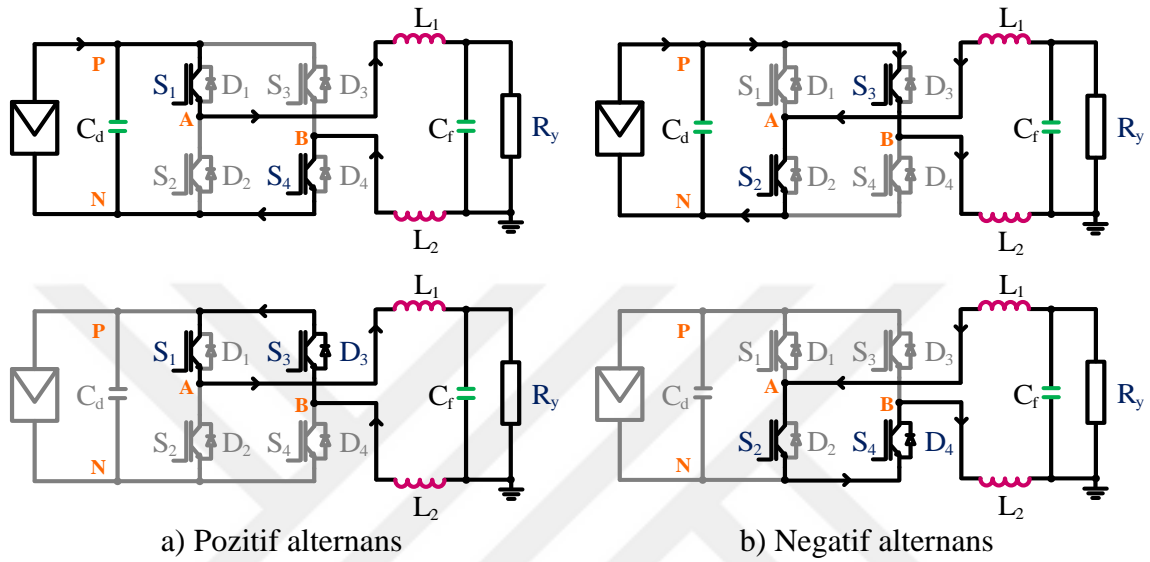
### 1.4.3. Karma (Hibrit) Modülasyon Yöntemi

Hibrit modülasyon, bir çift anahtarın yüksek frekansta, diğer anahtar çiftinin de şebeke frekansıyla çalıştığını gösterir. Sıfır voltaj durumları sırasındaki tek kutuplu PWM den daha düşük anahtarlama kayıpları gösterebilir. Hibrit modülasyon, şebeke frekansında anahtarlama anahtarlarının anahtarlama geçişlerinde yüksek kaçak akıma sahip olabilir. Tam köprü eviricinin hibrit modülasyon durumundaki anahtarlama durumları Şekil 22'de



gösterilmiştir. A kolu şebeke frekansında anahtarlanırken, B kolu yüksek frekansta anahtarlanır.

Hibrit modülasyon durumunda iki defa sıfır geçiş durumu gözlemlenir. Filtre girişindeki evirici çıkış gerilimi çift kutuplu olup, evirici verimi yüksektir.



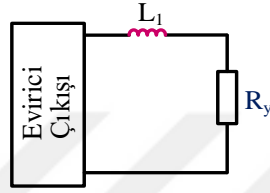
Şekil 22. Karma modülasyon stratejisine sahip tam köprü evirici devre şeması

### 1.5. Evirici Çıkış Filtreleri

Fotovoltaik güç sistemlerinden elde edilen enerjinin, şebekeye aktarılması esnasında eviriciler tarafından oluşturulan çıkış gerilimi, temel şebeke frekansı dışında olumsuz harmonik bileşenlere de sahiptir. Söz konusu olumsuz harmonik bileşenler şebekeyi kirlettiğinden dolayı, şebekeye aktarılan frekans akımının THD değeri çok önemlidir. IEC 61727, IEEE 1547-2003 ve IEEE 929-2000 gibi uluslararası standartlara göre THD değerinin %5'in altında olması gerekmektedir [30, 133]. Bu yüzden şebeke etkileşimli evirici sistemlerinde, evirici çıkışında filtre kullanılması önem arz etmektedir. Bu filtreler olmadan şebekeye uygun güç aktarımı yapmak mümkün değildir. Şebeke bağlı sistemlerdeki evirici yapıları için kullanılan birçok filtre türü vardır. Genel olarak evirici çıkışında tercih edilen filtre türleri L, LC, LCL ve LLCL'dir [121].

### 1.5.1. L Filtre

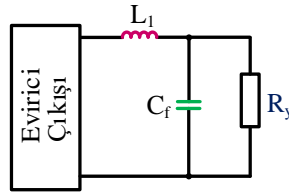
Diğer filtre türlerine göre tasarımı daha kolay olan L filtre, yüksek frekans anahtarlama için uygundur. Ancak diğer filtre türleri ile karşılaştırılıp, aynı harmonik bozunumu sağlaması istendiğinde L filtrenin endüktans değerinin artırılması gerekecektir. Bu da sistemin maliyetli olmasına neden olmaktadır. Ayrıca evirici sistemlerinde kullanılan L filtre türü ile uluslararası standart değerlerin elde edilmesi güçtür [30].



Şekil 23. L filtre devre yapısı

### 1.5.2. LC Filtre

Şekil 24'te LC filtrenin temel yapısı gösterilmektedir. Genellikle şebekeden bağımsız sistemlerde tercih edilir. Çünkü şebekeye bağlı sistemlerde kullanılan LC filtrede, şebekenin kendi endüktansı LC filtreye seri bağlı olur ve ortaya LCL filtre çıkmış olur. Ayrıca LC filtrede, kondansatör ile bobin paralel bağlandığı için yüksek frekanslarda empedans düşüktü olsa, ani yüksek akımların oluşmasına neden olmaktadır [122].



Şekil 24. LC filtre devre yapısı

LC filtre değerleri ile kesim frekansının belirlenebilmesi için çeşitli eşitlikler kullanılmaktadır. (5) ve (6)'da LC filtredeki kondansatör ( $C$ ) ve bobin ( $L$ ) değerlerinin hesabı için gerekli olan denklemler verilmiştir. (7) ve (8)'de ise kesim frekansının ( $f_r$ ) hesaplanması görülmektedir. Kesim frekansının, temel dalga ( $f_g$ ) ve anahtarlama frekansına

( $f_{sw}$ ) yakın seçilmemesi, sistemin aşırı akım çekmesine neden olduğundan önem arz etmektedir.

$$L = \frac{R}{2\pi f_g} \quad (5)$$

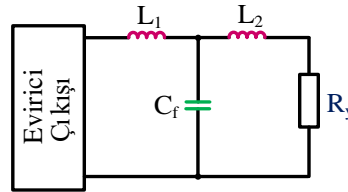
$$C = \frac{1}{2\pi f_g R} \quad (6)$$

$$10f_g \leq f_r \leq \frac{f_{sw}}{2} \quad (7)$$

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (8)$$

### 1.5.3. LCL Filtre

Günümüzde kullanımı en yaygın olan LCL filtrenin, temel yapısı Şekil 25'te gösterilmektedir. Diğer filtre çeşitleri ile karşılaştırıldığında, daha küçük boyutlara sahip olup, maliyeti daha düşüktür. Şebeke etkileşimli sistemlerde sıklıkla kullanılan LCL filtrenin parametrelerinin belirlenmesi, diğer filtre türlerine göre daha zordur. Çünkü şebeke etkileşimli sistemleri kararlı halde tutmak için hesaplanması gereken parametre sayısı fazladır. Ayrıca sistemi kararlı hale getirmek için denetleyiciler gerekebilir [123]. Bu tez çalışmasına konu olan sistemde de LCL filtre kullanılmıştır.



Şekil 25. LCL filtre devre yapısı

LCL filtrenin parametre değerlerinin hesaplanabilmesi için aşağıdaki eşitliklerden faydalanılır. (9) ve (10)'da endüktans değerleri ( $L_1$  ve  $L_2$ ), (11)'de ise kapasite ( $C_f$ ) değerinin belirlenmesi için gerekli olan denklemler verilmiştir.

$$L_1 = \frac{U_{DC}}{16f_{sw}\Delta I_{L-max}} \quad (9)$$

$$L_2 = rL_1 \quad (10)$$

Şebeke ile evirici tarafındaki bobinler arasındaki oranı ifade eden ‘‘r’’ katsayısı  $0 < r \leq 1$  aralığında olup, yüksek güç uygulamalarında genellikle 1 olarak alınmaktadır. Ancak fotovoltaik ve şebeke etkileşimli diğer sistemlerde, şebeke tarafındaki endüktans değeri de dikkate alınarak daha küçük katsayılar tercih edilmektedir [125]. (12) ve (13)’te ise kesim frekansının ( $f_r$ ) hesaplanması görülmektedir.

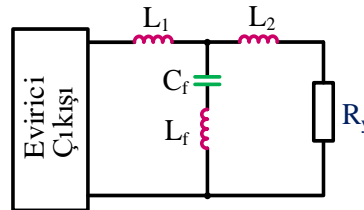
$$C_f \leq \frac{15\%P_N}{2\pi f_y V_y^2} \quad (11)$$

$$10f_g \leq f_r \leq \frac{f_{sw}}{2} \quad (12)$$

$$f_r = \frac{1}{2\pi} \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_f}} \quad (13)$$

#### 1.5.4. LLCL Filtre

Şekil 26’da LLCL filtrenin temel yapısı gösterilmektedir. LLCL filtreler harmonik bozulmaları LCL filtreye göre daha iyi süzmektedir. Ayrıca tasarım ve maliyet olarak, diğer filtre türlerine göre en uygundur. Ancak, LLCL filtrenin parametre değişimlerine oldukça duyarlı olması sistemin kararlı hal durumunda kalmasını oldukça zorlaştırmaktadır [124]. Dolayısıyla LCL filtreye göre daha az tercih edilmektedir.



Şekil 26. LLCL filtre devre yapısı

LLCL filtre tasarımında, LCL filtreye ilave olarak  $L_f$  endüktansı eklenmiştir.  $L_f$  endüktansının değeri (14)'ten hesaplanmaktadır. Aynı zamanda LLCL filtrenin kesim frekansı ( $f_r$ ), LCL filtrede olduğu gibi anahtarlama frekansının değerinin yarısından daha az olup, (15) ve (16) 'da ifade edilmiştir.

$$L_f = \frac{1}{C_f \omega_{sw}^2} \quad (14)$$

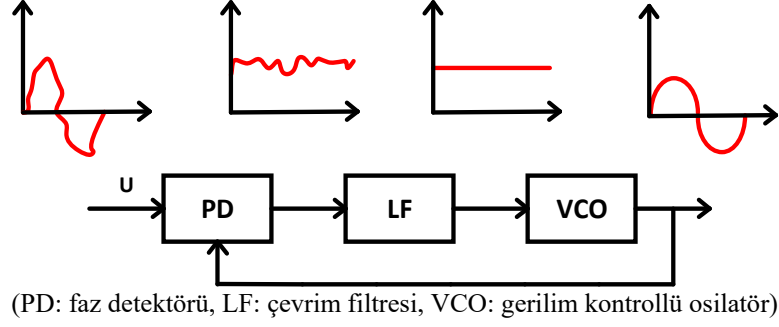
$$10f_g \leq f_r \leq \frac{f_{sw}}{2} \quad (15)$$

$$f_r = \frac{1}{2\pi} \sqrt{\frac{L_1 + L_2}{[(L_1 L_2) / ((L_1 + L_2) + L_f)] C_f}} \quad (16)$$

### 1.6. Şebeke Bağlantılı Eviricilerde Faz Kilitlemeli Çevrim

Şebeke bağlantılı eviricilerde şebekeye aktarılan akımın ve şebeke geriliminin uyumluluğu elektrik güç sisteminin karakteristiği açısından çok önemlidir. Bu sistemler, güç çıkışının daha kaliteli olması için yüksek anahtarlama frekansı gerektirir. Ancak yüksek anahtarlama frekansının neden olduğu THD (Toplam Harmonik Bozunum) istenmeyen bir durumdur. Bu nedenle şebeke bağlantılı eviricilerin kontrolü genellikle PI algoritması ve PLL (Faz Kilitlemeli Çevrim) algoritması ile birlikte denetlenerek yapılır. THD oranını düşürmek için yapılan çalışmalarda oldukça yaygındır.

Şebeke bağlantılı eviricilerde karşılaşılan en önemli sorun üretilen enerjinin faz açısının ve frekansının mevcut şebekenin ki ile aynı olmamasıdır. Uluslararası standartların sağlanması için PLL kontrol algoritmasından beklenen, evirici çıkışındaki işaretin faz açısına ve frekansına ait bilgiyi hızlı ve doğru bir şekilde tespit etmesidir. Böylece üretilen AA geriliminin faz açısı ve frekans eşitliği sağlanabilir. H5 topolojili eviricinin şebeke ile senkronizasyonunun sağlanması için kullanılan PLL tekniğinin temel yapısı Şekil 27'de gösterilmiştir.



Şekil 27. PLL algoritması temel yapısı

PLL kontrolcüsü, faz karşılaştırma devresi, alçak geçiren filtre ve gerilim kontrollü osilatörden oluşur. Bazı uygulamalarda, gerilim kontrollü osilatör çıkışına frekans bölücü de eklenmektedir. Faz karşılaştırma devresi giriş sinyalinin frekansı ile geri besleme sinyalinin frekansını karşılaştırarak, hata gerilimini ortaya çıkarır. Alçak geçiren filtre sayesinde hata geriliminin sahip olduğu yüksek frekans bileşenleri ortadan kaldırılır ve daha düzgün bir işaret elde edilir. Gerilim kontrollü osilatörün fazı, gelen sinyal ile aynı işaret ve fazda olmaya çalışır. Eğer gelen sinyal işareti ile gerilim kontrollü osilatör aynı fazda ise bu durum kilitleme olarak adlandırılır. Aksi takdirde, Alçak geçiren filtrenin DA çıkışı olan hata gerilimi, gerilim kontrollü osilatörün frekansını giriş sinyali ile geri besleme arasındaki faz farkını minimize edecek şekilde sürekli olarak kaydıracaktır [126].

Şebeke bağlantılı eviricinin anahtarlarına ait uygun PWM sinyalleri genellikle PI denetleyici ile kontrol edilebilir ve minimum THD ve faz kayması ile AA şebekeye aktarılabilir. Ayrıca PI denetleyicisi ile evirici girişinde ki DA gerilimin Park dönüşümü ile d-q ekseninde elde edilmiş aktif ve reaktif akımları kontrol edilebilir [127].

### 1.7. Denetleyici Tasarımları

Denetleyici, bir sistemde icra edilen faaliyetin insan müdahalesi olmadan beklenen değerlerde yapılmasını sağlayan kontrol sistemi elemanıdır. Bu bakımdan denetleyiciler yıllardır endüstriyel uygulamaların vazgeçilmez bir parçasıdır. Denetleyici, sisteme uygulanan giriş değeri farklılaştıkça çıkış değerinin en kısa zamanda beklenen değerlere ulaşmasını sağlayarak bozucu etkilerin meydana getirdiği değişimleri kendiliğinden gidermektedir. Bu kısımda H5 evirici topolojisine sahip sistemin, denetiminde kullanılan;

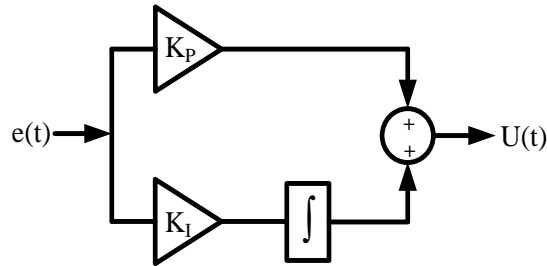
oransal-integral (PI) denetleyici ve bulanık mantık denetleyicisi (BMD) ile performans kriterleri hakkında bilgi verilecektir.

### 1.7.1. Oransal-Integral (PI) Denetleyici

Oransal-integral (PI) denetleyici; oransal (P) ve integral (I) terimlerinden meydana gelmektedir. PI denetleyicileri esas olarak oransal denetleyiciden kaynaklanan kalıcı durum hatasını ortadan kaldırmak için kullanılır. PI denetleyici girişindeki hata işaretini belirli bir katsayıyla çarpar ve bu değeri hatanın yine belirli bir değerle çarpılmış integraliyle toplar. Böylece hata ve hatanın integraline bağlı bir kontrol işareti üretir. PI denetleyiciye ilişkin matematiksel ifade denklem 17'de verilmiştir.

$$u(t) = K_P \cdot e(t) + K_I \int e(t) dt \quad (17)$$

(17)'de  $u(t)$  kontrol işaretini,  $e(t)$  hatayı,  $K_P$  oransal kazancı,  $K_I$  ise integral kazancını temsil etmektedir. PI denetleyicinin blok gösterimi ise Şekil 28'deki gibidir.



Şekil 28. PI denetleyici blok gösterimi

PI denetleyicideki oransal kazancın artırılması, sürekli durum hatasını ve yükselme zamanını azaltırken, yerleşme zamanı ve aşım miktarını artırır. İntegral parametresi ise sürekli durum hatasını ortadan kaldırır ancak yüksek değerleri aşımı ve osilasyonu artırır. Bu yüzden PI denetleyicinin  $K_P$  ve  $K_I$  parametreleri doğru şekilde seçilirse aşım değeri düşük, kalıcı hal hatası olmayan, yükselme ve yerleşme zamanının düşük olduğu tepkiler elde edilir. Tablo 4'te PI denetleyici parametrelerinin, değerlerinin arttıkça sistem davranışına olan etkisi özet olarak gösterilmektedir [128].

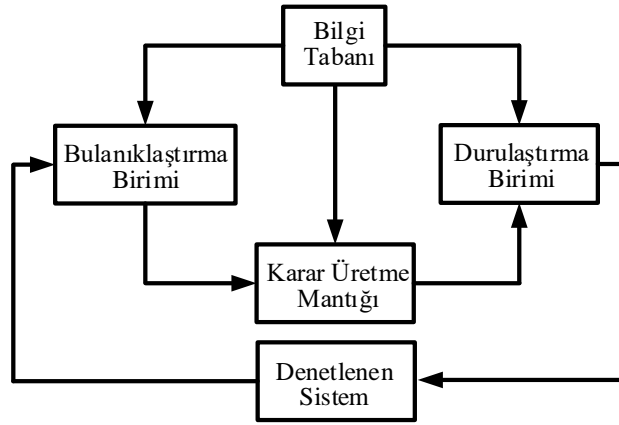
Tablo 4. PI denetleyici parametrelerinin sisteme olan etkisi

Denetleyici katsayısı	Yükselme zamanı	Aşma	Oturma zamanı	Kararlı durum hatası
$K_P$	Azalır	Artar	Az değişir	Azalır
$K_I$	Azalır	Artar	Artar	Yok olur

### 1.7.2. Bulanık Mantık Denetleyicisi

Matematiksel olarak ifade edilemeyen, doğrusal olmayan karmaşık problemlerin veya belirsizlik içeren problemlerin çözümünde klasik denetleyiciler bazen yetersiz kalmaktadır. Bulanık mantık, söz konusu sistemler için herhangi bir matematiksel modele gerek duymadan sadece istenilen çıkışı verecek şekilde sistem girişine uygulanan işareti ayarlar [129].

Bulanık Mantık Denetleyicisi (BMD), bulanıklaştırma birimi, bilgi tabanı, karar üretme mantığı ve durulaştırma birimi olmak üzere dört temel bileşenden oluşmaktadır. Bu sistemin temel yapısı Şekil 29'da gösterilmiştir [130].



Şekil 29. Bulanık mantık denetim sistemi temel yapısı

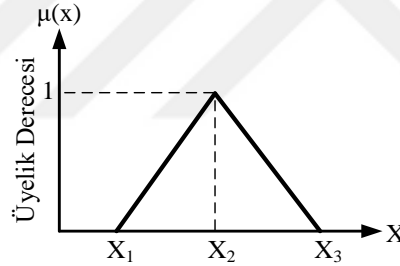
Bulanıklaştırma birimi; gerçek hayattaki fiziksel değişkenleri dilbilimsel işaretlere dönüştüren birimdir. Bu işlem kapsamında sistemden elde edilen işaretler belirli aralıklarla isimlendirirler. Örneğin; bulanıklaştırma birimi 50 dereceyi kesin küme kapsamında sıcak olarak kapsayacağı gibi, bu değeri 25 ile 75 derece arasında (dilsel değişken örneği) iken sıcak olarak da ifade edilebilir.



Bulanıklaştırma işlemi yapılırken sistemin değerleri tanımlanır. Bu tanımlanan değerlerle birlikte üyelik fonksiyonları tasarımı gerçekleştirilir. Bu üyelik fonksiyonları üçgen, yamuk, Gaussian ve çan eğrisi gibi çeşitli yapılarda olabilirler. Bu tez çalışmasında üçgen üyelik fonksiyonu tercih edilmiş olup, (18)'de üçgen üyelik fonksiyonunun matematiksel ifadesi gösterilmektedir.

$$\mu(x) = \max \left[ \min \left( \frac{X - X_1}{X_2 - X_1}, \frac{X_3 - X}{X_3 - X_2} \right), 0 \right] \quad (18)$$

(18)'de  $X_1$ ,  $X_2$  ve  $X_3$  sırasıyla üçgen üyelik fonksiyonunun alt sınır değerini, maksimum noktasını ve üst sınır değerini göstermekte olup, bu değerler Şekil 30'da gösterilmiştir. Bilgi tabanı; uygulama bölümüne ait ve kontrol amaçlarını sağlayacak bilgileri kapsar. BMD içerisindeki bulanık veriye ait kontrol kurallarının yapılmasını sağlar.



Şekil 30. Üçgen üyelik fonksiyonu

Kurallar oluşturulurken giriş ile çıkış arasındaki ilişki “if ... then ... else” biçimine sahip şart tümceleri ile sağlanır ve kural tablosu oluşturulur. Örneğin,  $X_1$  ve  $X_2$  girişleri ve Z bulanık mantık denetleyicinin çıkışı olsun. Her bir giriş değişkenini tanımlamak için üç dilsel değişken {Pozitif(P), Sıfır(S), Negatif(N)} ve çıkışı tanımlamak içinde aynı 3 dilsel değişken {P, S, N} seçilmiş olsun. Böylece örnek kural tablosu Tablo 5'teki gibi olur.

Tablo 5'te belirtilen Z, çıkış bulanık kümesini temsil etmektedir. Bu durumda iki girişli ve bir çıkışlı BMD için örnek bir bulanık kural aşağıdaki gibi yazılabilir.

**Eğer**  $X_1 = P$  **ve**  $X_2 = S$  **O halde**  $Z = P$

Tablo 5. Örnek kural tablosu

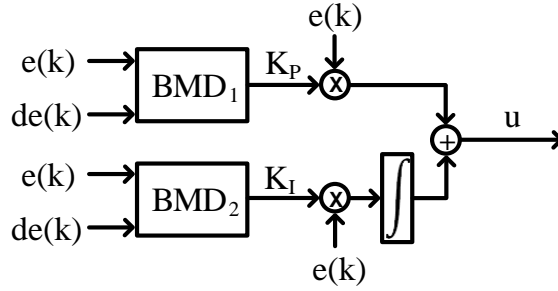
Z		X <sub>1</sub>		
		P	S	N
X <sub>2</sub>	P	P	P	S
	S	P	S	N
	N	S	N	N

BMD içerisindeki karar mekanizması, bulanıklaştırma biriminin oluşturduğu insan kararına benzeyen bulanık ifadelerden, kural tablosu sayesinde anlam çıkarma yeteneğine sahip sonuç çıkarma birimidir. Çıkan bulanık sonucun doğruluğu, doğru ve yeterli kural sayısına bağlıdır. Sonuç çıkarımı için Mamdani (maks-min yaklaşımı), Lusing Larson ve Takagi-Sugeno-Kang metotları BMD tasarımında en çok kullanılan metotlardır.

Durulaştırma birimi; bulanık niceliği, kesin niceliğe çeviren BMD'nin son elemanıdır. Yani, Denetlenecek sistemin tepki verebilmesi için bulanık küme elemanı haline gelmiş değerin, kesin sayısal sabit bir değer olması gerekmektedir. Bu işleme durulaştırma denir. Literatürde durulaştırma işleminde değişik yöntemler geliştirilmiş olup bunların birbirlerine göre avantaj ve dezavantajları söz konusudur [131]. Maksimum yöntemi, eşit alanlar yöntemi, alanların merkezi yöntemi ve ağırlıkların ortalaması yöntemi sık kullanılan durulaştırma metotlarından. Tez kapsamında tasarlanan BMD'nin durulaştırma aşamasında ağırlıkların ortalaması yöntemi kullanılmıştır. Bu metot sadece çıkış üyelik fonksiyonları simetrik olanlar için geçerli olup, cebirsel toplam ile verilir. Kesin değer  $Z'$  (19) kullanılarak hesaplanır.

$$Z' = \frac{\sum \mu(z) \cdot z}{\sum \mu(z)} \quad (19)$$

Bu tezde geleneksel PI denetleyici ile bulanık mantık denetleyicinin beraber kullanıldığı kullanıldığı uygulamalardan biri olan bulanık PI denetleyici ele alınmıştır. Bulanık PI denetleyici (BPID) blok diyagramı Şekil 31'de gösterilmiştir.

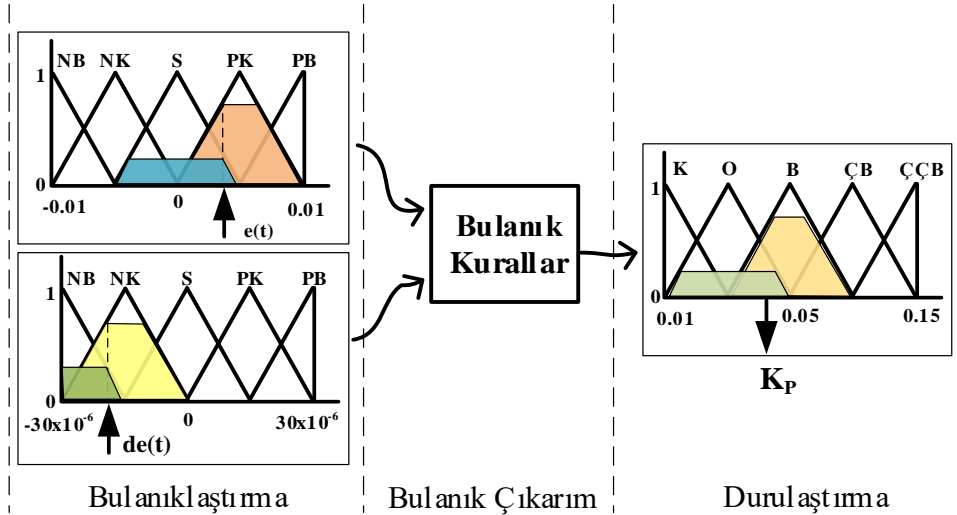


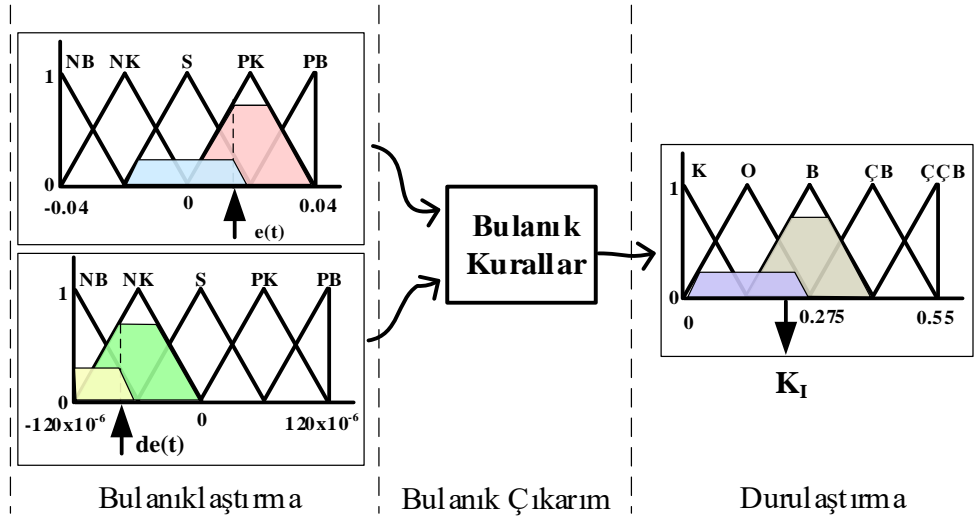
Şekil 31. Bulanık PI denetleyici (BPID) blok diyagramı

Şekilde,  $e(k)$   $k$ 'nıncı örneklemedeki hata değerini ifade etmekte olup hatanın değişimi ( $de(k)$ ) ise aşağıdaki denklemdeki gibi ifade edilebilir.

$$de(k) = e(k) - e(k - 1) \quad (20)$$

Her bir BMD bloğu, hata ( $e(k)$ ) ve hatanın değişimi ( $de(k)$ ) giriş değerlerine bağlı olarak ilgili PI denetleyicinin  $K_P$  ve  $K_I$  parametreleri için değerler üretir. PI denetleyicinin  $K_P$  ve  $K_I$  parametreleri için sonuç çıkarım sistemi blok diyagramı Şekil 32 ve 33'te gösterilmiştir.

Şekil 32.  $K_P$  için bulanık çıkarım sistemi blok diyagramı



Şekil 33.  $K_I$  için bulanık çıkarım sistemi blok diyagramı

BMD'nin giriş bilgileri olan hata ( $e(k)$ ) ve hatanın değişimi ( $de(k)$ ), beş üyelik fonksiyonu kullanılarak bulanıklaştırma aşamasında bulanık sayılara çevirilirler. Bu üyelik fonksiyonlarının isimleri; Pozitif Büyük (PB), Pozitif Küçük (PS), Sıfır (S), Negatif Küçük (NK) ve Negatif Büyük (NB) dir. Üyelik fonksiyonu türü olarak hesaplama kolaylığı içerdiğinden üçgen üyelik fonksiyonu kullanılmıştır. Bulanık çıkarım aşamasında uygulanan kuralları içeren bulanık mantık karar tablosu Tablo 6'da verilmiştir. Burada bulanık mantık denetleyici durulaştırma aşamasında gerçek çıkış değerlerinin elde edilmesinde kullanılan üyelik fonksiyonları; Küçük (K), Orta (O), Büyük (B), Çok Büyük (ÇB) ve Çok Çok Büyük (ÇÇB) isimlerine sahiptir.

Tablo 6. Bulanık PI denetleyici için bulanık mantık karar tablosu

du		de(k)				
		NB	NK	S	PK	PB
e(k)	NB	K	K	O	O	B
	NK	K	O	O	B	ÇB
	S	O	O	B	ÇB	ÇB
	PK	O	B	ÇB	ÇB	ÇÇB
	PB	B	ÇB	ÇB	ÇÇB	ÇÇB

Durulaştırma aşamasında alanların merkezi yöntemi kullanılarak denetleyici çıkışı gerçek değerleri elde edilmektedir. BMD denetleyici parametreleri deneme-yanılma yöntemi kullanılarak elde edilmiştir.

### 1.7.3. Denetleyici Performans Analizi

Bir sistemi denetlerken, uygun değer performansı verecek sistemi belirleyen performans indislerine ihtiyaç vardır. Çünkü, denetlenen sistemin istenilen dinamik davranışı gösterip gösteremediği çok önemlidir. Denetleyici parametreleri ayarlanarak istenilen davranışın elde edilmesi sağlanmalıdır. Kontrol sistemi uygulamalarında denetleyici parametrelerinin belirlenmesi her zaman için önemli ve popüler araştırma alanlarından biri olmuştur. Tasarlanan denetleyicilerin optimum seviyelerinin belirlenebilmesi için performans ölçütlerine ihtiyaç duyulmaktadır.

Geri beslemeli kontrol sistemlerinin temel amacı hatayı olabildiğince hızlı bir şekilde sıfıra çekmektir. Bu yüzden sistem performansını ölçerken kullanılacak tüm metotlar hatayı göz önüne alarak zamanla ilişkilendirmelidirler. Performans analizinde kullanılan başlıca yöntemler aşağıda verilmiştir [132].

ISE (Hatanın karesinin integrali), bir birim adım girdisi olduğunda en çok tercih edilen performans indislerinden biridir. ISE performans kriterine ait (21)'de verilmiştir.

$$ISE = \int_0^{\infty} e^2(t)dt \quad (21)$$

IAE (Hatanın mutlak değerinin integrali), kararlı hal değerinden olan tüm sapmalara eşit ağırlık vermekte olup, (22)'deki gibi tanımlanır.

$$IAE = \int_0^{\infty} |e(t)|dt \quad (22)$$

ITAE (Zaman ağırlıklı mutlak hata değerinin integrali), önceki sapmalar, sonrakilerden daha az ağırlıklı olacak şekilde, kararlı hal değerinden sapmalara ağırlık verir. Bunu hatayı zamanla çarparak yapar. ITAE, (23)'teki gibi ifade edilebilir.

$$ITAE = \int_0^{\infty} t|e(t)|dt \quad (23)$$

Yukarıda listelenen metotlardan elde edilen değerler kendi aralarında kıyaslanamaz. Yani performans analizi sırasında IAE ve ISE kullanılmışsa IAE ve ISE den elde edilen değerleri kıyaslamak doğru değildir. Her bir metotta kendi içinde kıyaslama yapılır ve elde edilen en küçük değerdeki sistem parametreleri en iyi performansı elde etmek için kullanılır.



## 2. YAPILAN ÇALIŞMALAR, BULGULAR VE İRDELEME

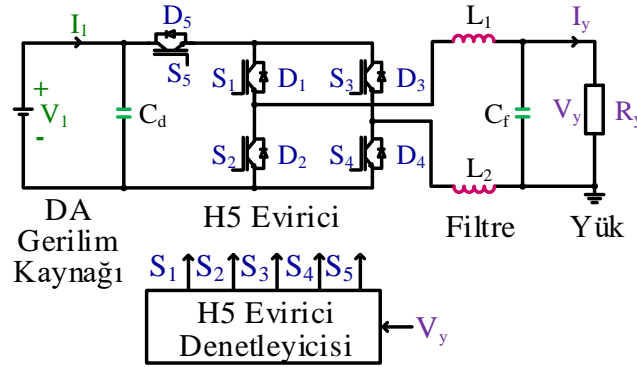
### 2.1. Giriş

Tek fazlı transformatörsüz H5 evirici topolojisine sahip sistemin, MATLAB/Simulink ortamında hem şebekeden bağımsız hem de şebeke bağlantılı olarak benzetim çalışması yapılmıştır. Daha sonra benzetim çalışması yapılan şebekeden bağımsız H5 evirici topolojisine sahip sistemin prototipi yapılarak sistemin deneysel uygulaması gerçekleştirilmiştir.

### 2.2. Benzetim Çalışması

#### 2.2.1. Evirici Verimi

Temel tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sistemin genel blok diyagramı Şekil 34'te gösterilmiştir. Bu çalışmanın bileşenleri DA gerilim kaynağı, H5 evirici, LCL filtre ve yükten oluşmaktadır.



Şekil 34. H5 eviricili sistemin genel şeması

Tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sisteminin benzetim çalışması farklı durumlar için yapılmış olup benzetim ara yüzü Ek 1'de gösterilmiştir. Yapılan çalışmalarda ilk olarak evirici verimi ile ilgili inceleme yapılmıştır. Şekil 34'te blok şeması verilen H5 evirici sistemin giriş ve çıkış gerim değerleri sabit tutularak, farklı yük

değerleri için evirici giriş ve çıkış akım, gerilim değerleri gözlemlenmiş, giriş ve çıkış güç değerleri hesaplanıp eviricinin verimi bulunmuştur. Benzetim çalışması yapılan sisteme ait parametre değerleri Tablo 7’de verilmiştir.

Tablo 7. H5 evirici verim testleri için benzetim modeli parametreleri

Yük		Kaynak		LCL Filtre		Denetleyici	
f	50 Hz	V <sub>1</sub>	50 V	L <sub>1</sub>	40 mH	K <sub>P</sub>	0.003
R <sub>y</sub>	0-500 Ω	C <sub>d</sub>	10 mF	L <sub>2</sub>	40 mH	K <sub>I</sub>	0.51
IGBT		H5 Evirici		C <sub>f</sub>	650 nF		
V <sub>f</sub>	2.5 V	f <sub>sw</sub>	10 kHz	-	-		

Çıkış geriliminin değerinin  $V_y = 35$  V ve değişken yük ( $R_y$ ) durumu için benzetim çalışması yapılmış olup gözlemlenen ilgili akım, gerilim, yük ve hesaplanan güç ve verim değerleri Tablo 8’de özetlenmiştir.

Tablo 8. H5 evirici verim testi-I benzetim sonuçları

GİRİŞ			ÇIKIŞ			VERİM	YÜK
V <sub>1</sub> (V)	I <sub>1</sub> (A)	P <sub>1</sub> (W)	V <sub>y</sub> (V)	I <sub>y</sub> (A)	P <sub>y</sub> (W)	η (%)	R <sub>y</sub> (Ω)
50	0.3126	15.567	34.5	0.417	14.442	92.775	50
50	0.2541	12.666	34.8	0.333	11.622	91.756	68
50	0.1836	9.159	34.8	0.236	8.254	90.117	100
50	0.1275	6.364	35.4	0.150	5.326	83.690	150
50	0.0901	4.503	35.8	0.096	3.460	76.844	220
50	0.0634	3.168	36.0	0.062	2.255	71.180	470

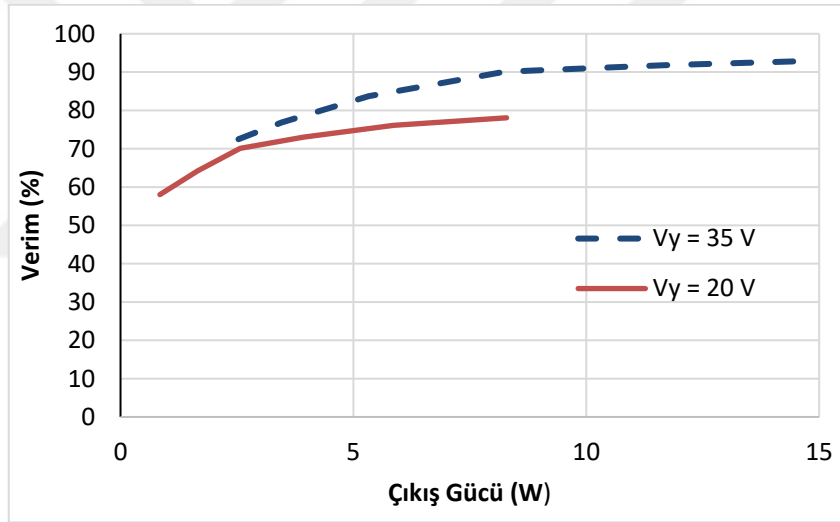
Yapılan incelemede, sistem çıkışındaki yük arttıkça sistem veriminin azaldığı gözlemlenmiştir. Tablo 9’da ise çıkış geriliminin farklı değeri ( $V_y = 20$  V) ve değişken yük ( $R_y$ ) durumu için benzetim çalışması yapılmış olup, farklı yük değerlerde gözlemlenen evirici giriş ve çıkış akım, gerilim değerleri ile hesaplanan giriş ve çıkış güçleri ve evirici verimi ve yük değeri verilmiştir.



Tablo 9. H5 evirici verim testi-II benzetim sonuçları

GİRİŞ			ÇIKIŞ			VERİM	YÜK
$V_1$ (V)	$I_1$ (A)	$P_1$ (W)	$V_y$ (V)	$I_y$ (A)	$P_y$ (W)	$\eta$ (%)	$R_y$ (k $\Omega$ )
50	0.2132	10.617	19.4	0.425	8.288	78.067	50
50	0.1546	7.706	19.4	0.302	5.864	76.096	68
50	0.1077	5.373	19.6	0.199	3.924	73.032	100
50	0.0733	3.662	19.7	0.130	2.567	70.099	150
50	0.0515	2.572	19.7	0.083	1.651	64.199	220
50	0.0291	1.456	19.9	0.042	0.845	58.021	470

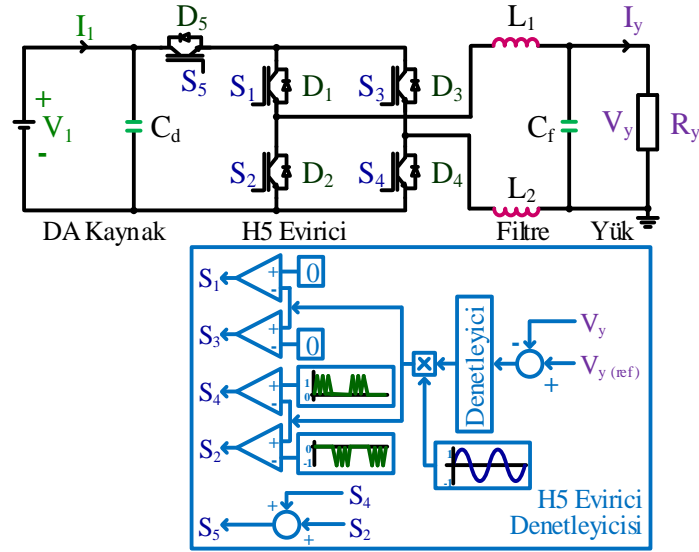
Tablo 9 incelendiğinde yük üzerindeki gerilim değeri düştüğünde, sisteminde veriminin düştüğü gözlemlenmiştir. Şekil 35'te farklı çıkış gerilim ( $V_y$ ) seviyeleri için verim-çıkış gücü değişimi gösterilmiştir.



Şekil 35. H5 eviricisi benzetim sonucu verim - çıkış gücü değişimi

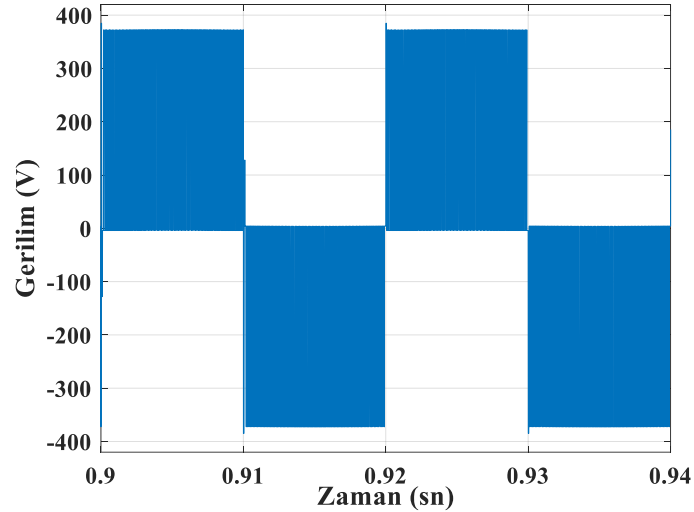
### 2.2.2. Şebekeden Bağımsız H5 Evirici

Tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sisteminin benzetim çalışmaları Şekil 36'da blok diyagramı gösterilen benzetim modeli dikkate alınarak gerçekleştirilmiştir. Sistemin performansı; evirici çıkış gerilimi, şebeke akımı ve gerilimi ile harmonik bozulma yönünden değerlendirilmiştir.

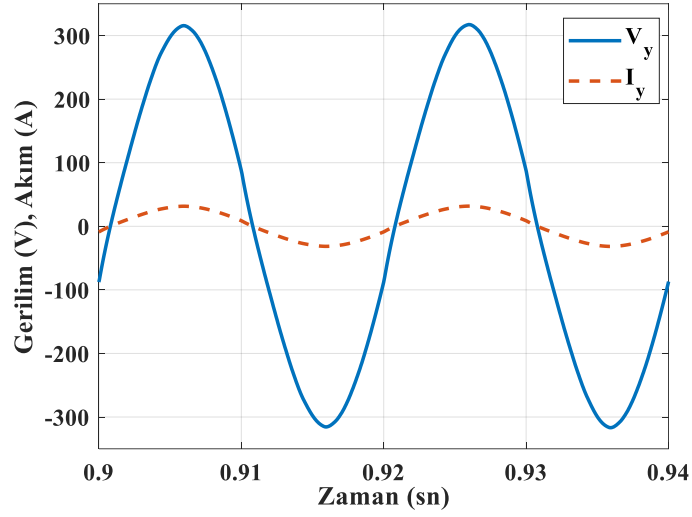


Şekil 36. H5 eviricili sisteminin benzetim modeli için blok diyagramı

Sabit çıkış gerilim ( $V_y = 220 \text{ V}$ ) ve yük ( $R_y = 100 \Omega$ ) değerlerinde benzetim sonuçları, evirici çıkış gerilimi, yük akımı ve gerilimi olarak Şekil 37 ve 38’de gösterilmiştir. ve çıkış gerilim üzerindeki toplam harmonik bozulma için elde edilmiş ve sırasıyla Şekil 37, 38 ve 39’da gösterilmiştir.

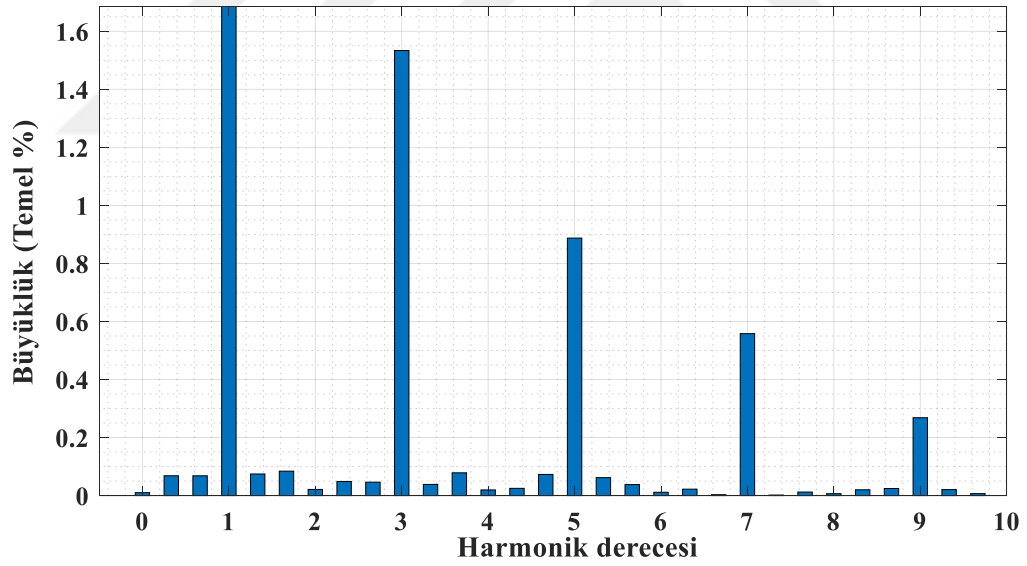


Şekil 37. Evirici çıkış gerilimi



Şekil 38. Yük gerilimi ve yük akımı (x10)

H5 eviricili sistemin çıkış gerilimi üzerindeki toplam harmonik bozulma için analiz yapılmış ve sonuçlar Şekil 39 ve Tablo 10'da verilmiştir.



Şekil 39. Yük gerilimi FFT analizi

Tablo 10. Yük gerilimi üzerindeki harmonik dağılımı

	THD (%)	3rd (%)	5th (%)	7th (%)	9th (%)
<b>Benzetim sonucu</b>	1.91	1.53	0.89	0.56	0.27
<b>IEEE 1547 [133]</b>	≤ 5.00	≤ 4.00	≤ 4.00	≤ 4.00	≤ 4.00

Tablo 10 incelendiğinde, gerilim üzerindeki toplam ve dereceli harmonik bozulma değerlerinin IEEE 1547 [133] standartlarında belirtilen değerlerden daha düşük olduğu gözlenmiştir.

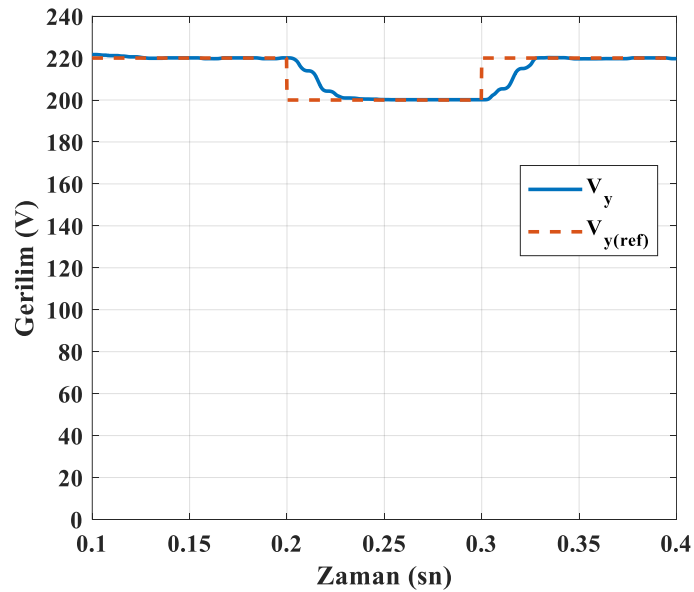
### 2.2.2.1. Gerilim Kontrolü

Şekil 36'da gösterilen H5 eviricili sisteminin benzetim modeli blok diyagramı kullanılarak farklı denetleyiciler için evirici çıkış gerilimi kontrolü gerçekleştirilmiştir. Evirici çıkış gerilim kontrolü için Oransal İntegral (PI) denetleyici ve bulanık mantık denetleyicisi (BMD) ele alınmıştır.

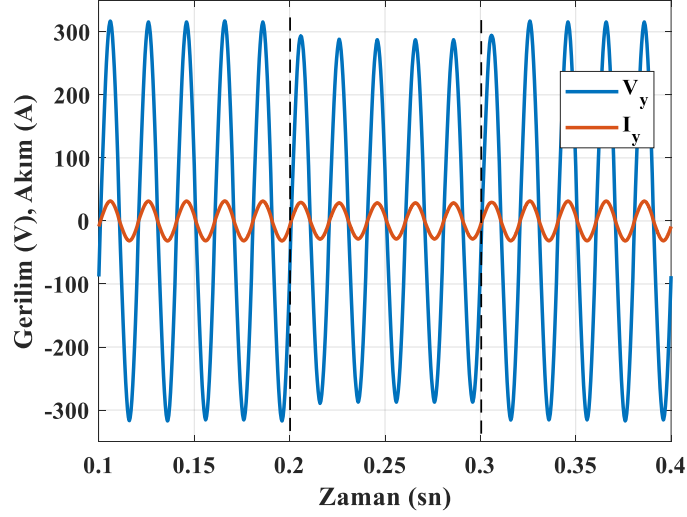
#### 2.2.2.1.1. PI Denetleyici

Şekil 36'da gösterilen sistem modelinde denetleyici bloğu PI denetleyici olarak düzenlenip evirici çıkış gerilimi farklı referans gerilim değerleri için benzetim çalışması yapılmıştır. Benzetim sonuçları olarak çıkış gerilim ve çıkış akım dalga şekilleri ve denetleyici performansını ortaya koyulmasını yardımcı olacak ISE, IAE ve ITAE performans kriterleri ve THD değeri elde edilmiştir.

PI denetleyiciye ait oransal katsayı ( $K_P$ ) ve integral katsayısı ( $K_I$ ), deneme-yanılma yöntemi ile belirlenmiştir. Benzetim çalışması sistem parametreleri Tablo 7'de verilmiştir. Benzetim sonucuna ait dalga şekilleri Şekil 40 ve 41'de gösterilmiştir.



Şekil 40. Evirici çıkış ve referans gerilim (PI)



Şekil 41. Yüke aktarılan gerilim ve akım (x10) şekilleri (PI)

Evirici çıkış geriliminin referans gerilim dalga şeklini takip ettiği, çıkış gerilim değeri ile referans gerilimi arasında farklar olduğu gözlemlenmiştir. Meydana gelen hatanın fonksiyonu olan performans kriterlerinin aldığı değerler Tablo 11’de verilmiştir.

#### 2.2.2.1.2. Bulanık PI Denetleyici

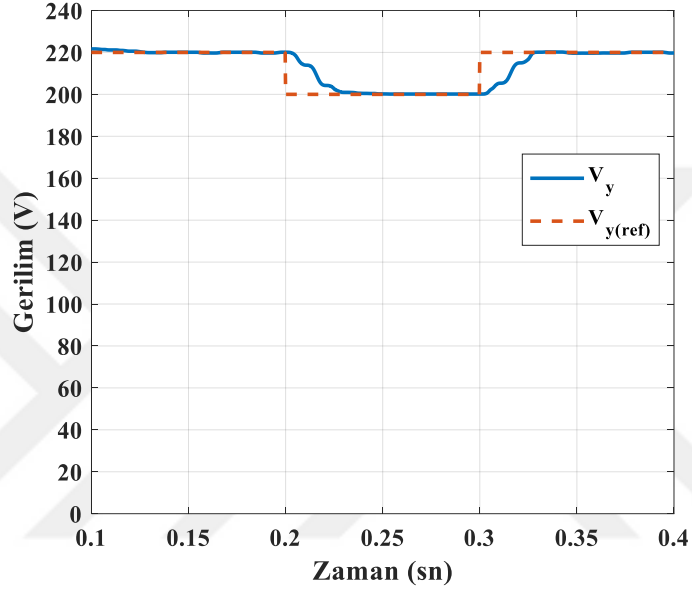
Şebekeden bağımsız transformatörsüz H5 eviricili sistemin çıkış gerilim denetimi, sistemin çıkış gerilimi referans alınarak denetlenmiştir. Bulanık mantık denetleyicinin giriş bilgileri hata ( $e(k)$ ) ve hatanın değişimi ( $de(k)$ ), çıkışı ise denetleyici çıkışı ( $du$ ) olarak belirlenmiştir. (20) ve (24)’te hatanın değişimi ve hatanın matematiksel olarak ifade edilmiştir. Bulanık PI denetleyici (BPID) çıkışını temsil eden  $du$  işareti eviriciye ait anahtarların doluluk boşluk oranını belirleyerek denetim yapar.

$$e(k) = V_{ref} - V_0(k) \quad (24)$$

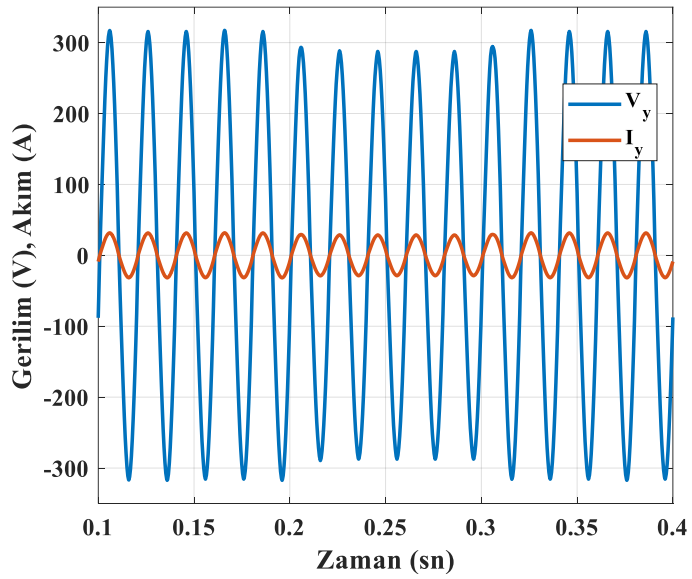
BPID bulanıklaştırma birimi için girişler ve çıkış için; Negatif Büyük (NB), Negatif Küçük (NK), Sıfır (S), Pozitif Küçük (PK) ve Pozitif Büyük (PB) olmak üzere beş adet üçgen üyelik fonksiyonu seçilmiştir.

Sistem çıkışı için gerçekleştirilen kural tabanı Tablo 6’da verilmiştir. Sonuç çıkarımı için Mamdani (maks-min yaklaşımı), durulaştırma birimi olarak ise alanların merkezi yöntemi kullanılmıştır.

BPI denetleyiciye ait üyelik fonksiyonların sınırları ve sınır değerleri, deneme-yanılma yöntemi ile belirlenmiştir. Benzetim çalışması sistem parametreleri Tablo 7’de verilmiştir. Benzetim sonucuna ait dalga şekilleri Şekil 42 ve 43’te gösterilmiştir.



Şekil 42. Evirici çıkış ve referans gerilim (BPI)



Şekil 43. Yüke aktarılan gerilim ve akım (x10) şekilleri (BPI)

### 2.2.2.1.3. Denetim Yöntemlerinin Karşılaştırılması

Şebekeden bağımsız transformatörsüz H5 evirici sistemin gerilim kontrolü için; PI, bulanık PI denetleyicileri ele alınmıştır. Elde edilen denetleyici performansları Tablo 11’de verilmiştir.

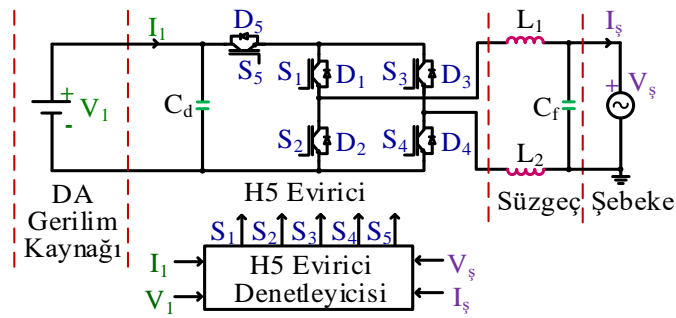
Tablo 11. Denetim yöntemlerinin karşılaştırılması

	ISE	IAE	ITAE	THD (%)
PI	12.58	0.8580	0.2155	1.90
BPID	12.24	0.8738	0.2232	1.90

Tablo 11 incelendiğinde, PI denetleyicinin BPI denetleyiciye göre, IAE ve ITAE kriterleri açısından daha iyi sonuç verdiği gözlenmiştir.

### 2.2.3. Şebeke Bağlantılı H5 Evirici

Temel tek fazlı şebeke bağlantılı transformatörsüz H5 evirici sistemin genel blok diyagramı Şekil 44’te gösterilmiştir. Bu çalışmanın bileşenleri DA gerilim kaynağı, H5 evirici, LCL filtre, şebeke ve denetleyici alt bloklarından oluşmaktadır.

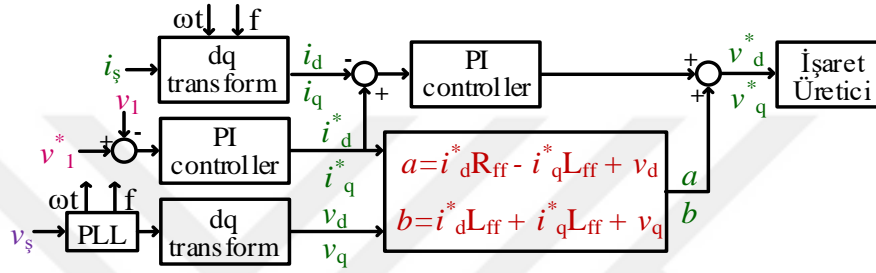


Şekil 44. Şebeke bağlantılı transformatörsüz H5 eviricili sistemin genel şeması

DA güç, H5 eviricisi ile AA güç biçimine dönüştürülmekte, LCL filtre ile istenmeyen bozuntular minimize edilmektedir. H5 evirici denetleyicisi ile gerekli standartların sağlanarak şebekeye gücün aktarılması sağlanmaktadır.

### 2.2.3.1. Gerilim Kontrolü

Şebeke bağlantılı H5 evirici denetim sistemi, şebeke AA akımı ve DA giriş gerilimini içeren kaskad denetim temeli üzerine kurulmuştur. Şekil 45'te H5 evirici denetleyicisinin genel blok diyagramı gösterilmiştir. DA giriş gerilimi kullanılarak aktarılabilecek akım değeri belirlenmekte olup bu akım değeri H5 evirici için referans gerilim dalga şeklinin elde edilmesinde kullanılmaktadır.



Şekil 45. Şebeke bağlantılı H5 evirici denetleyici genel blok diyagramı

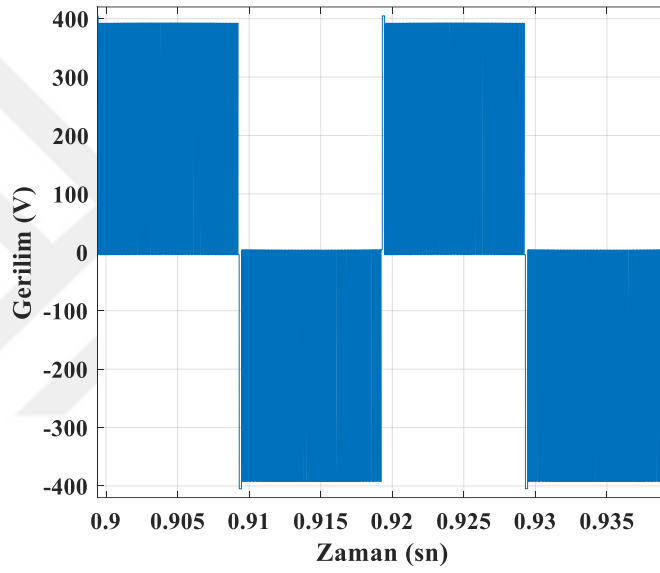
Burada  $R_{ff}$  ve  $L_{ff}$ , ileri beslemeli bozucu giderme elemanlarıdır. Şebeke bağlantılı evirici sistemlerinde şebekenin fazı, genliği ve frekans bilgileri önemli parametrelerdir. Şebeke gerilim bilgisi, şebekeye aktarılan akımın senkronizasyonu için önemlidir. Bu gerilim bilgisi faz kilitlemeli döngü (PLL) tekniği kullanılarak elde edilmiştir. Şebeke gerilimi ve aktarılan akım bilgileri dq eksenine dönüştürülerek PWM tekniği için gerekli referans gerilim değerleri PI denetleyici ile elde edilir ve evirici kontrolü sağlanır. Böylece eviricinin çalışması için gerekli referans sinyalleri IEEE 1547 standardında ifade edildiği gibi elde edilebilir. Sistemin performansı; evirici çıkış gerilimi, şebeke akımı ve gerilimi, aktif ve reaktif güçler ile harmonik bozulma yönünden değerlendirilmiştir. Benzetim çalışmasında kullanılan elemanlara ait parametre değerleri Tablo 12'de verilmiştir.

Gerçekleştirilen benzetim çalışması sonuçları, evirici çıkış gerilimi, şebekeye aktarılan akım ve şebeke gerilimi ve çıkış akımı üzerindeki toplam harmonik bozulma için elde edilmiş ve sırasıyla Şekil 46, 47 ve 48'de gösterilmiştir.

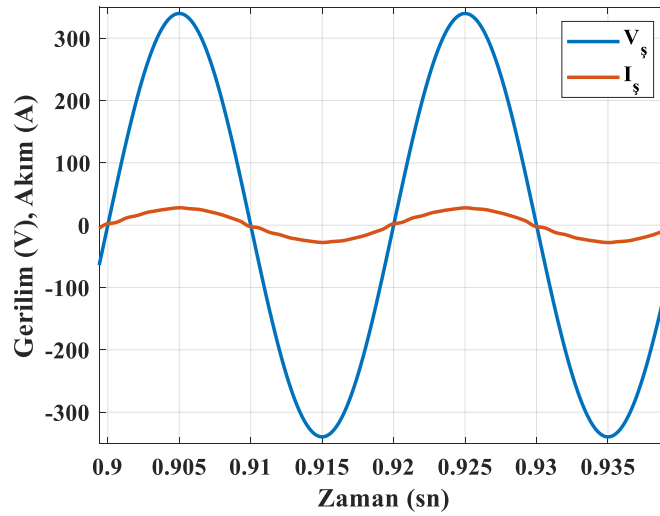


Tablo 12. Şebeke bağlantılı H5 evirici benzetim modeli parametreleri

Şebeke		Kaynak		H5 Evirici Denetleyici	
Frekans	50 Hz	$V_1$	400 V	$R_{ff}$	2 mOhm
Gerilim	240 V	$C_d$	10 mF	$L_{ff}$	0.2 H
H5 Evirici		Filtre		PI Denetleyici (Gerilim)	
$f_{sw}$	10 kHz	$L_1$	2.183 mH	$K_P$	12
IGBT		$L_2$	2.183 mH	$K_I$	200
$V_f$	2.5 V	$C_f$	2 nF	PI Denetleyici (Akım)	
Diyot				$K_P$	0.15
$V_f$	1.6 V			$K_I$	6.6

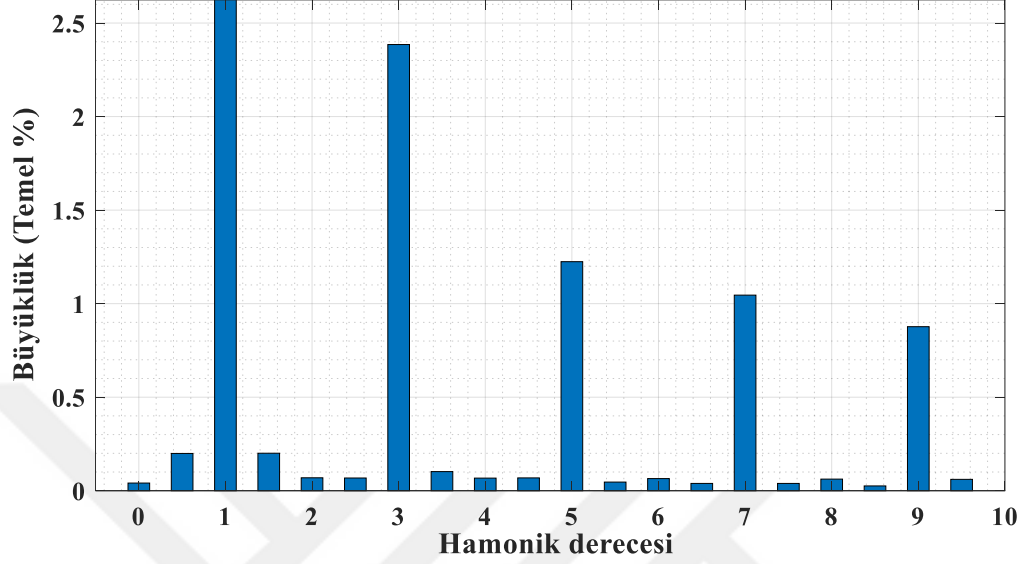


Şekil 46. Şebeke bağlantılı evirici çıkış gerilimi



Şekil 47. Şebeke bağlantılı evirici gerilimi ve aktarılan akım

Şekil 47’de şebeke gerilimi ile şebekeye aktarılan akım arasında faz farkı olmadığı, sıfır geçiş noktalarının düzgün olduğu; akım bozunumlarının az olduğu gözlemlenmiştir.



Şekil 48. Şebekeye aktarılan akımın FFT analizi

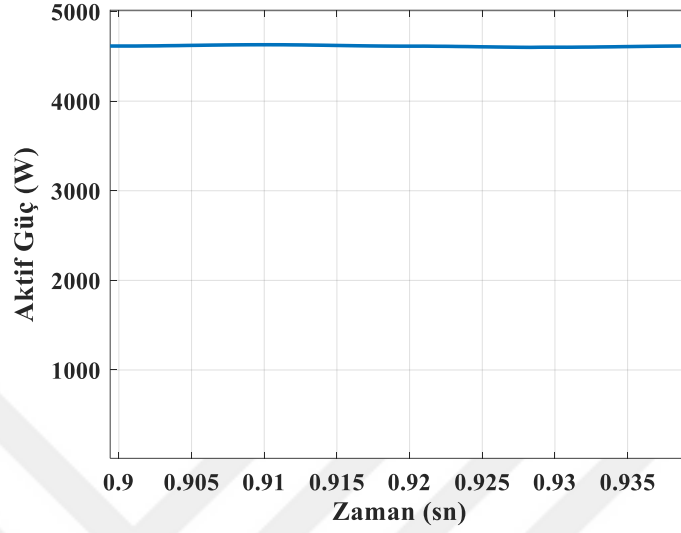
Güç elektroniği devrelerindeki en önemli unsurlardan biri de harmoniklerdir. Harmonik bozuntuya sahip akım ve gerilimin güç sistemlerinde bulunması olumsuz etkilere neden olur. Fourier analizi sayesinde harmoniklerin analizi kolaylıkla yapılabilmektedir. Benzetim çalışması yapılan, tek fazlı şebeke bağlantılı transformatörsüz H5 evirici sisteminin de harmonik analizi yapılmış olup, şebeke akımına ait toplam harmonik bozulma analizi Şekil 48’de gösterilmiş olup, sayısal değerler Tablo 13’te verilmiştir.

Tablo 13. Şebekeye aktarılan akımın harmonik dağılımı

	THD (%)	3rd (%)	5th (%)	7th (%)	9th (%)
<b>Benzetim sonucu</b>	3.82	2.39	1.22	1.05	0.88
<b>IEEE 1547 [133]</b>	≤ 5.00	≤ 4.00	≤ 4.00	≤ 4.00	≤ 4.00

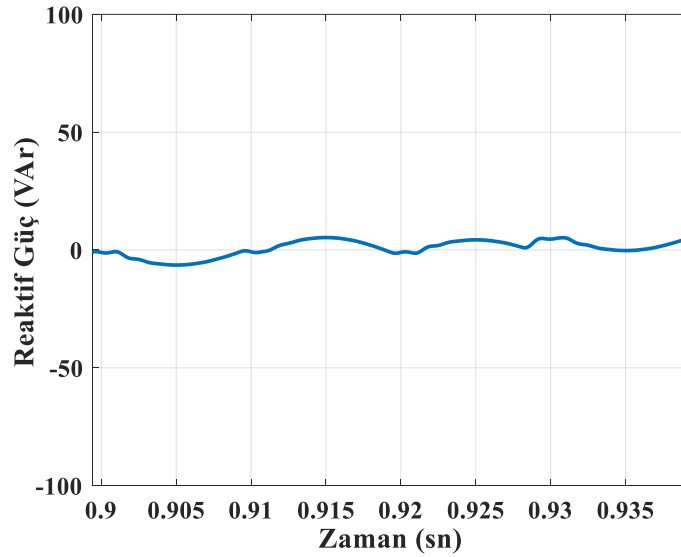
Tablo 13 incelendiğinde, Akım üzerindeki toplam ve dereceli harmonik bozulma değerlerinin IEEE 1547 standartlarında belirtilen değerlerden daha düşük olduğu gözlemlenmiştir.

H5 evirici ile şebekeye enjekte edilen aktif ve reaktif gücün zamanla değişim grafikleri sırasıyla Şekil 49 ve 50’de gösterilmiştir.



Şekil 49. Şebekeye enjekte edilen aktif güç

Şebekeye enjekte edilen aktif gücün evirici çıkışındaki akım ve gerilim değerlerine göre değiştiği ve tahmin edilen değerde olduğu gözlemlenmiştir.



Şekil 50. Şebekeye enjekte edilen reaktif güç

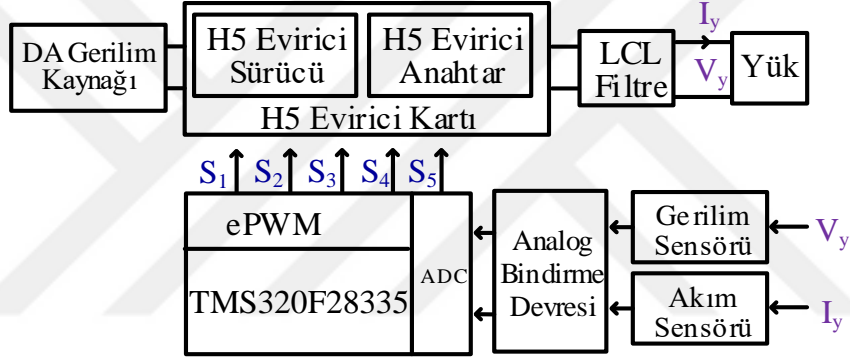
Şekil 50 incelendiğinde ise, şebekede genelde istenmeyen reaktif gücün minimum seviyede olduğu tespit edilmiştir.

### 2.3. Uygulama Çalışması

Şebekeden bağımsız H5 eviricinin deneysel bir uygulama sistemi gerçekleştirilmiştir.

#### 2.3.1. Deneysel Uygulama Düzenegi

Benzetim çalışması yapılan tek fazlı şebeke bağlantılı transformatörsüz H5 topolojili eviricinin tasarlanması için kurulan sistem; DA akım güç kaynağı, H5 evirici ve sürücü devresi, LCL filtre, akım-gerilim okuma devreleri, analog bindirme devresi, ile TMS320F28335 sayısal işaret işleyici (DSP) bileşenlerinden oluşmaktadır. Deneysel uygulama düzenegine ait blok diyagram Şekil 51’de gösterilmiştir.

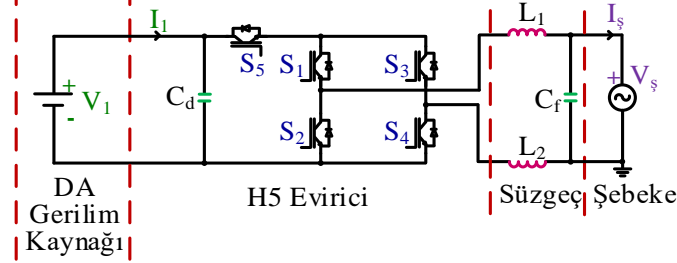


Şekil 51. Deneysel uygulama düzenegi blok diyagramı

Evirici çıkışında yüke aktarılan akım ve yük gerilimi değerleri akım ve gerilim okuma devreleri ile belirlenip analog bindirme devresi ile DSP için uygun hale getirilir. DSP'nin ADC bloğu 0-3.3 Volt arasında ki veri girişleri için uygun olduğundan gerilim okuma devresinde bulunan dirençler sayesinde; gerilim değeri 1/50 oranında küçültülerek ADC bloğuna aktarılmaktadır. Analog/Dijital dönüştürücü (ADC) bloğundan Matlab/Simulink yazılım ara yüzünde oluşturulan kontrol algoritmasına gelen akım gerilim değerlerine bağlı olarak her bir anahtara ait darbe genişlik modülasyonu (PWM) işaretleri üretilir. DSP'nin dijital giriş-çıkış (GPIO) çıkışlarından anahtar sürücü entegrelerine iletilen işaretler doğrultusunda her bir anahtar istenilen şekilde çalıştırılır ve evirici çıkışında şebeke için istenilen akım çıkışı sağlanır.

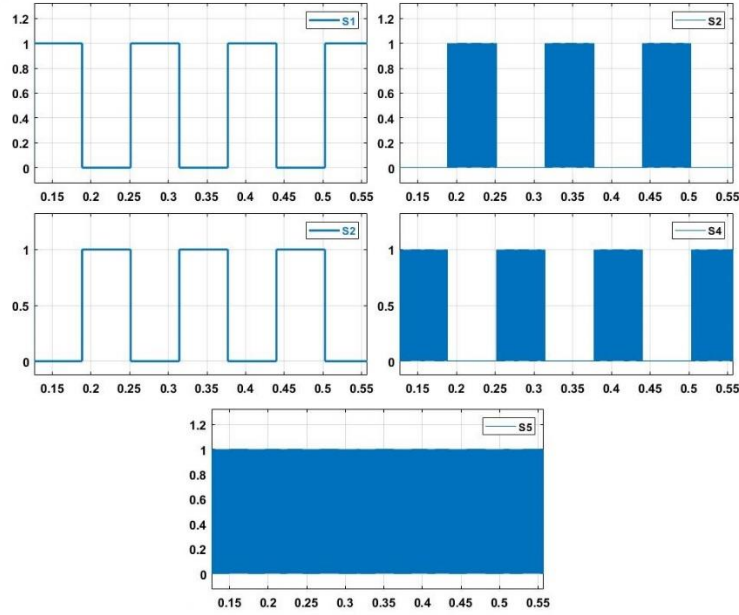
### 2.3.1.1. Sinyal Düzenleme

Şekil 52’de H5 topolojili eviriciye ait devre şeması gösterilmiştir.



Şekil 52. H5 evirici devre şeması

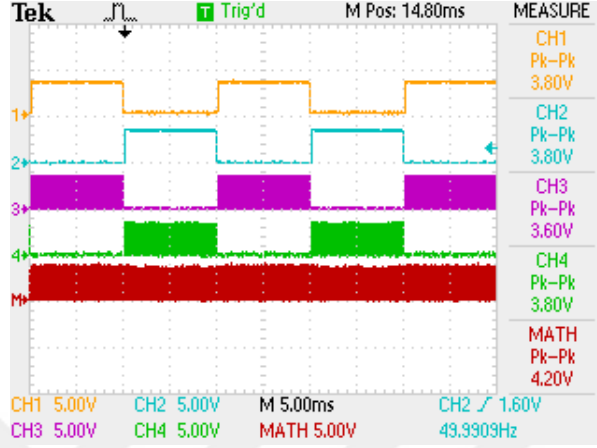
H5 evirici topolojisi beş adet anahtarlama elemanına ( $S_1 - S_5$ ) sahip olup  $S_1$  ve  $S_3$  anahtarlama elemanları şebeke frekansında tetiklenirken  $S_2$ ,  $S_4$  ve  $S_5$  yüksek frekansta anahtarlama işlemine tabi tutulurlar. Şekil 53’te H5 eviricisine ait anahtarlama sinyalleri gösterilmiştir.



Şekil 53. Benzetimi yapılan H5 evirici anahtarlama elemanlarının işaret sinyalleri

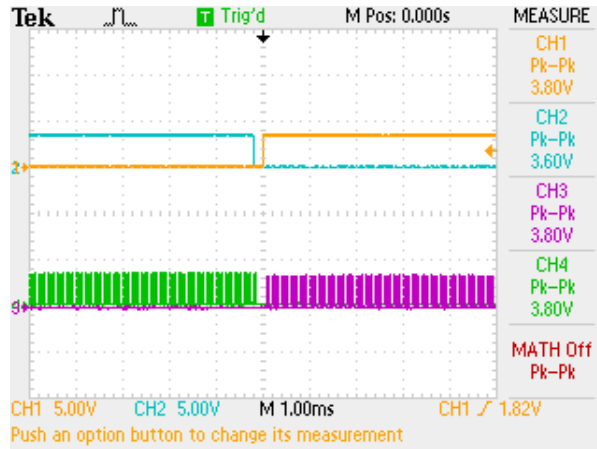
Şekil 53’te gösterildiği gibi,  $S_1$  ve  $S_3$  anahtarlama elemanları şebeke frekansında ve birbirinin tersi olarak tetiklenirken  $S_2$ ,  $S_4$  ve  $S_5$  yüksek frekansta anahtarlantmıştır. Ayrıca  $S_2$ , ve  $S_4$  anahtarlarının işaretleri de birbiri ile ters olarak anahtarlantmaktadır.

Deneysel uygulama çalışmasında kullanılan ve mikro denetleyici kart vasıtası ile anahtarlama elemanlarına ilettiğimiz PWM sinyallerinin osiloskop aracılığıyla elde ettiğimiz görüntüleri de Şekil 54'te verilmiştir.



Şekil 54. H5 evirici anahtarlama sinyalleri (1:  $S_1$ , 2:  $S_2$  3:  $S_3$  4:  $S_4$ )

H5 eviricinin her bir bacağında seri şekilde bağlı olan  $S_1$ ,  $S_2$  ve  $S_3$ ,  $S_4$  anahtarları açıp kapama süreleri birbiriyle kesiştiği için MATLAB/Simulink yazılımı üzerinden ölü zaman süresi eklenmiştir. Ölü zaman süresi eklenmediğinde aynı kol üzerinde bulunan seri anahtarların birinin açma ve diğerinin kapama sürelerinin kesişmesiyle, anlık kısa devreler oluşmasına neden olmaktadır. Böylece de H5 evirici anahtarları zarar görür sistemin gürültülü çalışmasına neden olur. Bu kısa devreyi engellemek için ölü zaman süresi eklenmiştir. Anahtarlara ait ölü zaman durumlarını gösteren osiloskop görüntüsü Şekil 55'te gösterilmiştir.



Şekil 55.  $S_1$ ,  $S_2$  ve  $S_3$ ,  $S_4$  anahtarlarının ölü zaman eklenmiş hali

### 2.3.1.2. Kontrol Kartı

Sayısal işaret işlemciler güç elektroniği uygulamalarında sıkça kullanılmaktadır. Uygulamalarda yüksek verimliliğin sağlanması için bu denetleyicilerin iyi seçilmesi önem arz etmektedir. Çünkü denetim algoritmalarının yürütülmesine sebep olan sayısal işaret işlemcilerinin belleğinin (RAM) ve çalışma hızının yeterli seviyede olması gerekmektedir.

Bu tez çalışmasında, Texas Instrument (TI) firması tarafından geliştirilmiş olan F28335 Delfino Kontrol kartı kullanılmıştır. Bu kart; robotik, endüstriyel otomasyon, güç kaynakları gibi kontrol uygulamalarında sıklıkla kullanılan bir mikro denetleyicidir ve TMS320DOCKF28335 kitinin kolay tak-çıkart özelliğine sahip ana parçasıdır [134]. Tablo 6'da tez çalışmasında kullanılan TMS320DOCKF28335 kitinin özellikleri gösterilmektedir. Bu kit, RAM kapasitesi ve çalışma hızının yüksek seviyede olması nedeniyle tercih edilmiştir. Ancak ADC kanallarının giriş empedans değerlerinin düşük olması ve ADC girişlerine maksimum 3.3 Volt uygulanabilmesi, kitin olumsuz özelliklerindedir.

Tablo 14. TMS320DOCKF28335 kitinin özellikleri

Özellik	Açıklama
CPU	: 32 Bit kayan noktalı
Hız	: 150 MHz
RAM	: 68 KB
Flash Bellek	: 512 KB
ADC	: 16 Adet-12 bit 25 MHz
GPIO	: 88 Adet
PWM	: 18 Adet
Harici RAM	: Yok

Matlab/Simulink programında, sinyal işlemeyle ilgili olarak birçok tasarım ve benzetim çalışması yapılarak sistemler hızlıca kurulup, analizler yapılabilmektedir. Matlab/Simulink, geniş kütüphanesi ve gelişmiş ayar seçeneklerinin yanı sıra çeşitli algoritmalar içeren hazır bloklara sahip bir yazılım programıdır. TI firması tarafından geliştirilmiş olan C2000 eklentisi ile birlikte; firmanın kendi ürettiği sayısal sayısal işaret işlemcilerin Matlab/Simulink ortamında programlanabilmesine olanak tanımaktadır. Böylece TMS320DOCKF28335 kitinin içerdiği PWM, ADC, QEP gibi hazır bloklar, bilgisayarın USB girişi ve Simulink ara yüzünde yer alan external mod özelliği sayesinde

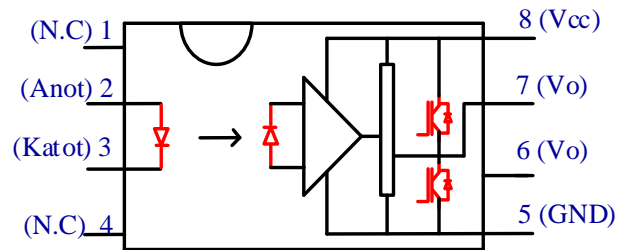
sayısal koda dönüştürülerek, eş zamanlı olarak sayısal işaret işleyicisi içerisine aktarılmaktadır. Şekil 56’da TMS320DOCKF28335 kitinin ve F28335 Delfino kontrol kartının fotoğrafı gösterilmiştir.



Şekil 56. TMS320DOCKF28335 kiti ve kontrol kartı

### 2.3.1.3. Evirici ve Sürücü Kartı

Mikro denetleyici kart çıkışından alınan sinyaller ile H5 topolojili evirici devresindeki yarıiletken elemanlarının anahtarlanabilmesi için sürücü devreler kullanılmaktadır. Bu tez çalışmasında yarıiletken eleman olarak 75NF75, n-kanal güç MOSFET’i kullanılmıştır. Belirtilen MOSFET’in sürülmesi için TLP250 izoleli optik sürücü kullanılmıştır. TLP250 sürücü devresi herhangi bir kısa devre veya gerilim düzensizliği durumunda denetleyicinin zarar görmesini engelleyen bir yalıtım devresidir ve Şekil 57’de genel şeması gösterilmiştir.

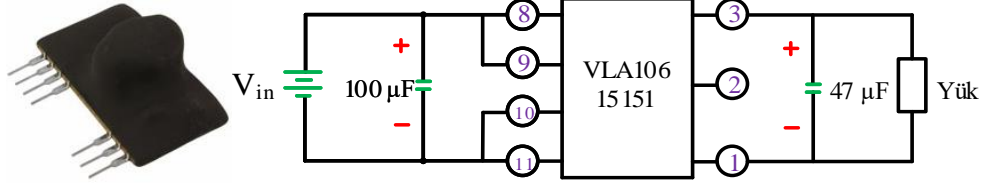


Şekil 57. TLP250 izoleli optik sürücünün genel şeması ve pin girişleri

H5 evirici devresinde anahtarların sürülmesini sağlamak amacıyla DA-DA çevirici entegresi aracılığıyla her bir anahtar birbirinden yalıtılmıştır. Tasarlanan sistemde izoleli DA-DA çevirici olarak VLA106-15151 entegresi tercih edilmiştir. Bu entegre girişine uygulanan

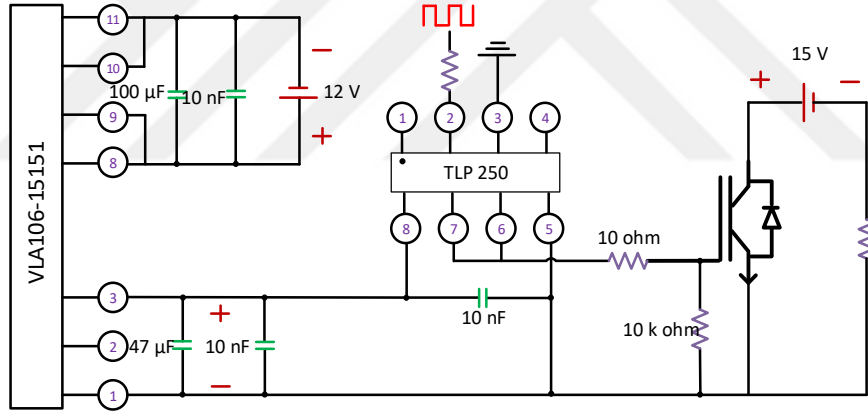


12-18 Volt değerini izole ederek çıkışında 15 Volt değerini vermektedir. Belirtilen entegrenin genel görünümü ve devre şeması Şekil 58’de gösterilmiştir.



Şekil 58. VLA106-15151 genel görünümü ve devre şeması

H5 evirici devresindeki her bir anahtarın sürülmesi için VLA106-15151 izoleli DA-DA çevirici entegresi TLP250 izoleli optik sürücüyü beslemiştir. H5 evirici devresindeki beş adet anahtarın sürülmesi için aynı devre kurulmuş olup, bir anahtara ait tasarlanan sürücü devre şeması Şekil 59’da gösterilmiştir.



Şekil 59. Bir anahtara ait sürücü devre şeması

Sürücü devresi üzerinde ilgili devre elemanlarının değerleri verilmiştir. TLP250 optik sürücüsü 2 ve 3 nolu bacaklarına uygulanan PWM işaretlerini çıkışına yükselterek aktarır. Tasarlanan ve gerçekleştirilen H5 eviricisine ait deneysel düzenek kartı Şekil 60’ta gösterilmiştir.



Şekil 60. Tasarlanan H5 evirici ve sürücü kartının görünümü (a: Evirici anahtarlama elemanları, b: İzoleli optik sürücü katı, c: Sürücü besleme katı)

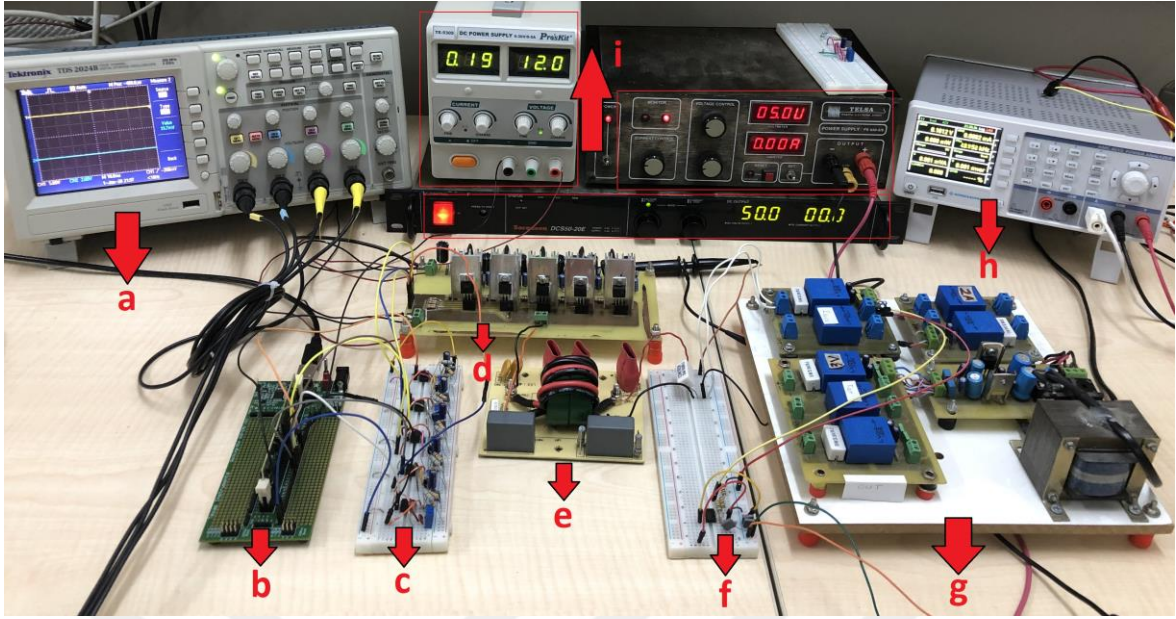
Tasarlanan H5 evirici ve sürücü kartında 300 ohm değerinde her bir direnç üzerinden PWM işaretleri alınarak, izoleli optik sürücülere iletilmiştir. Ayrıca besleme gerilimi için de filtreleme amacıyla çeşitli güçlerde kapasite elemanları kullanılmıştır.

Eagle programı üzerinden tasarlanan baskı devre kartı ve çizimleri Ek 3 ve Ek 4’te gösterilmiştir.

### 2.3.2. Deneysel Çalışma

Şekil 51’de gösterilen blok diyagramı, deneysel uygulama çalışma düzeneği olarak gerçekleştirilmiş olup, şekil 60’da gösterilmiştir.

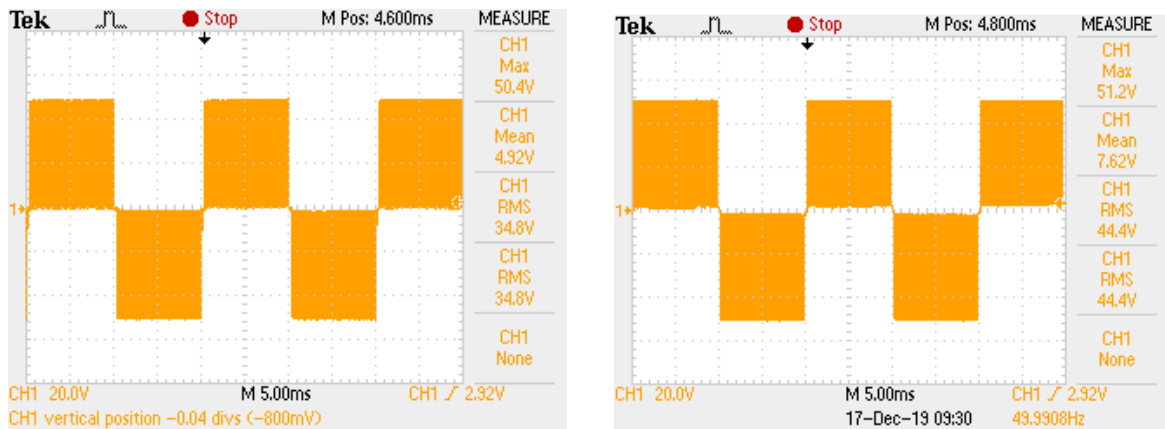
Ek 2’de gösterilen Simulink ara yüzü sayesinde deneysel sonuçlar gözlemlenmiştir. H5 evirici ile AA sinyale dönüştürülen işaret filtre ile düzeltilerek gerilim okuma devresi ile indirgenmiş ve analog bindirme devresi sayesinde DSP’nin analog girişi yani ADC pininden alınabilmektedir. Arayüz sayesinde sistemin kontrolü takip edilerek daha verimli bir evirici için deneysel çalışmalar yapılmıştır.



Şekil 61. Deney düzeneği genel görünüşü (a: Osiloskop, b: F28335 Delfino kontrol kartı c: Yalıtım devresi d: H5 evirici ve sürücü kartı, e: Filtre, f: Analog bindirme devresi, g: Gerilim okuma devresi, h: Gerilim analizörü, i: DA kaynaklar)

Şekil 61’de gösterilen deney düzeneği; H5 evirici ve sürücü kartı, filtre, gerilim okuma devresi, F28335 Delfino kontrol kartı, analog bindirme devresi, DA kaynakları ve osiloskoptan oluşmaktadır.

F28335 Delfino kontrol kartı, H5 evirici ve sürücü kartı için gerekli anahtarlama sinyallerini sağlamakta ve doluluk boşluk oranını kontrol etmektedir. H5 eviricinin 0.5 ve 0.85 doluluk oranlarına ait çıkış gerilim dalga şekilleri (evirici giriş gerilim değeri 50 V için) Şekil 62’de gösterilmiştir.



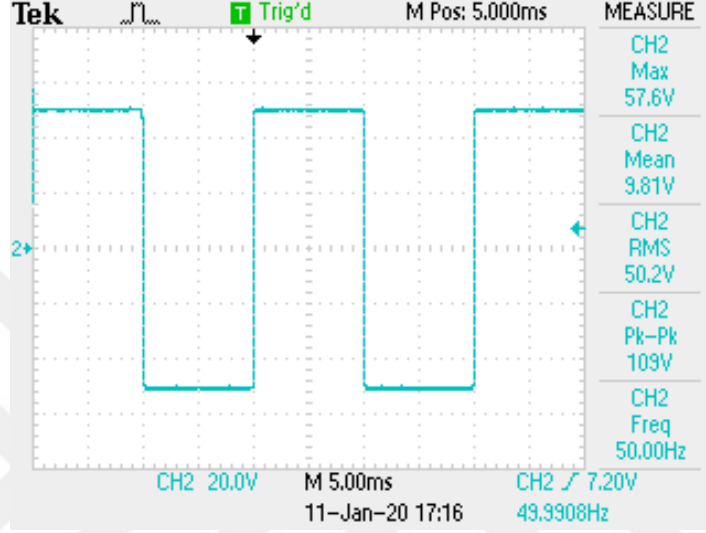
a)  $D=0.5$

b)  $D=0.85$

Şekil 62. H5 eviricinin 0.5 ve 0.85 doluluk oranlarına ait çıkış gerilim dalga şekilleri

Şekil 62 incelendiğinde H5 evirici anahtarlarına ait doluluk-boşluk oranı arttırıldığında evirici çıkışında gerilim değerinin arttığı gözlemlenmiştir. Yani çıkış gerilimi eviricinin doluluk boşluk oranının değiştirilmesiyle ayarlanabilmektedir.

Bu çalışmaya ait eviricinin çıkış gerilimi LCL filtreden de geçirilmiş ve Şekil 63'te LCL filtre çıkışındaki gerilim sinyali gösterilmiştir.

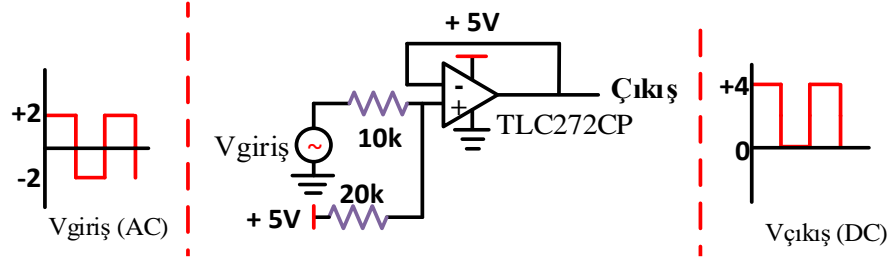


Şekil 63. H5 evirici LCL filtre çıkışı gerilim sinyali

Şekil 63 incelendiğinde, deney düzeneğinde bulunan filtre sayesinde evirici çıkış geriliminin, temel şebeke frekansı dışında kalan olumsuz harmonik bileşenleri minimize edildiği görülmektedir.

Şekil 60'ta görüldüğü gibi deney düzeneğinde kullanılan gerilim okuma devresinde LV25-P gerilim sensörü kullanılmıştır. Ayrıca devre giriş ve çıkışlarında bulunan dirençler sayesinde gerilim değeri 1/50 oranında küçültülerek analog bindirme devresine aktarılmaktadır.

Analog bindirme devresi AA işaretinin, F28335 Delfino kontrol kartının ADC pininden okunmasını sağlamak amacıyla tasarlanmıştır. Tasarlanan devre şeması Şekil 64'te gösterilmiştir. Kontrol kartının ADC bloğu ölçüm aralığı 0 ile 3.3 Volt arasında olduğundan dolayı negatif alternans içeren AA işaret, op-amplı devre sayesinde ADC bloğu için uygun hale getirilmiştir.



Şekil 64. Analog bindirme devresi

Analog bindirme devresinden alınan işaretler, Analog/Dijital dönüştürücü (ADC) bloğundan Matlab/Simulink yazılım ara yüzünde oluşturulan kontrol algoritmasına gönderilir. Kontrol algoritmasına gelen gerilim değeri, referans gerilimi ile karşılaştırılıp, PI kontrolcüsü ile denetlenir. PI kontrolcüsü gerekli denetimi sağlayarak PWM işaretinin doluluk boşluk oranını uygun şekilde belirler.

### 2.3.2.1. Evirici Verimi

Tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sisteminin deneysel uygulama çalışması farklı durumlar için yapılmıştır. Yapılan çalışmalarda ilk olarak evirici verimi ile ilgili inceleme yapılmıştır. H5 evirici sistemin giriş ve çıkış gerim değerleri sabit tutularak, farklı yük değerleri için evirici giriş ve çıkış akım, gerilim değerleri gözlemlenmiş, giriş ve çıkış güç değerleri hesaplanıp eviricinin verimi bulunmuştur.

Deneysel uygulama çalışmasında, çıkış geriliminin değerinin  $V_y = 45$  V ve değişken yük ( $R_y$ ) durumu için deneysel uygulama çalışması yapılmış olup gözlemlenen ilgili akım, gerilim, yük ve hesaplanan güç ve verim değerleri Tablo 15'te özetlenmiştir.

Tablo 15. H5 evirici verim testi-I deneysel uygulama sonuçları

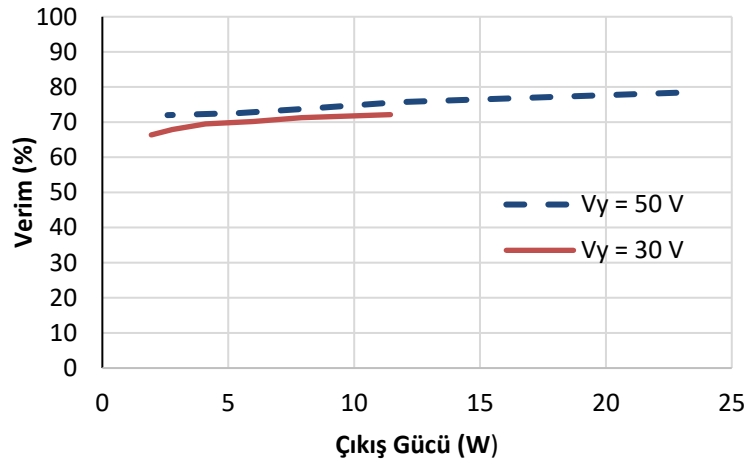
GİRİŞ			ÇIKIŞ			VERİM	YÜK
$V_1$ (V)	$I_1$ (A)	$P_1$ (W)	$V_y$ (V)	$I_y$ (A)	$P_y$ (W)	$\eta$ (%)	$R_y$ ( $\Omega$ )
50	0.591	29.470	34.188	0.666	22.800	77.366	50
50	0.460	22.935	34.547	0.504	17.445	76.065	68
50	0.315	15.744	34.645	0.339	11.760	74.696	100
50	0.220	11.037	34.961	0.229	8.034	72.789	150
50	0.154	07.725	34.990	0.155	5.454	70.607	220
50	0.073	03.696	35.279	0.073	2.587	69.995	470

Yapılan incelemede, sistem çıkışındaki yük arttıkça sistem veriminin azaldığı gözlemlenmiştir. Tablo 16’da ise çıkış geriliminin farklı değeri ( $V_y = 35 \text{ V}$ ) ve değişken yük ( $R_y$ ) durumu için deneysel uygulama çalışması yapılmış olup, farklı yük değerlerde gözlemlenen evirici giriş ve çıkış akım, gerilim değerleri ile hesaplanan giriş ve çıkış güçleri, evirici verimi ve yük değeri verilmiştir.

Tablo 16. H5 evirici verim testi-II deneysel uygulama sonuçları

GİRİŞ			ÇIKIŞ			VERİM	YÜK
$V_1$ (V)	$I_1$ (A)	$P_1$ (W)	$V_y$ (V)	$I_y$ (A)	$P_y$ (W)	$\eta$ (%)	$R_y$ (k $\Omega$ )
30	0.535	15.863	20.088	0.569	11.443	72.136	50
30	0.372	11.098	20.296	0.389	7.909	71.270	68
30	0.282	8.418	20.556	0.291	5.992	71.182	100
30	0.193	5.809	20.880	0.196	4.095	70.499	150
30	0.133	4.035	20.826	0.133	2.781	68.919	220
30	0.094	2.842	21.012	0.092	1.942	68.358	470

Tablo 16 incelendiğinde, yük üzerindeki gerilim değeri düştüğünde, sisteminde veriminin düştüğü gözlemlenmiştir. Şekil 65’te farklı çıkış gerilim ( $V_y$ ) seviyeleri için verim-çıkış gücü değişimi gösterilmiştir.



Şekil 65. H5 eviricisi deneysel çalışma sonucu verim - çıkış gücü değişimi

### 2.3.2.2. Gerilim Kontrolü

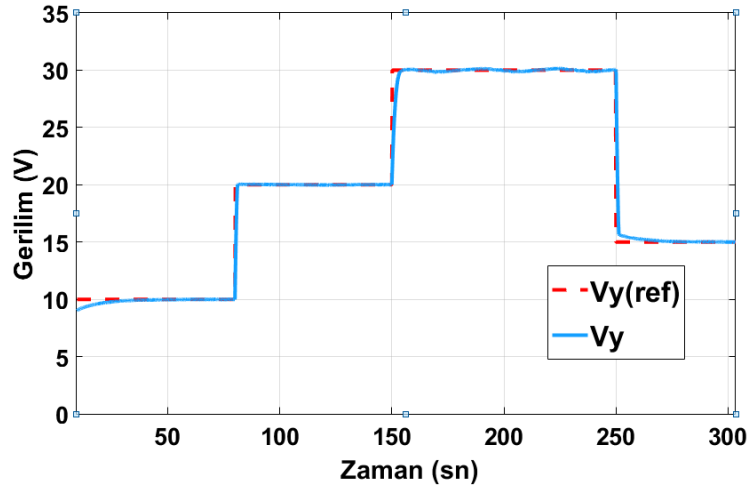
Bölüm 2.2.2.1’de yapılan benzetim çalışmalarında H5 eviricili sisteminin çıkış gerilim kontrolü için Oransal İntegral (PI) denetleyici ve bulanık PI denetleyicisi (BPID) ele alınmıştır. Yapılan benzetim çalışmalarında denetleyiciler; ISE, IAE ve ITAE denetleyici performans kriterleri yönünden değerlendirilmiştir.

Bu bölümde de tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sisteminin deneysel uygulama düzeneği kullanılarak PI ve BPI denetleyicileri ile sistem kontrol edilmiştir.

#### 2.3.2.2.1. PI Denetleyici

Şekil 61’de gösterilen deneysel düzeneği için, Matlab/Simulink arayüzünde sistem denetleyici bloğu PI denetleyici olarak düzenlenip evirici çıkış gerilimi farklı referans gerilim değerleri için kontrol edilmiştir. Deneysel çalışma sonuçları evirici çıkış gerilimi ve denetleyici performans kriterleri açısından değerlendirilmiştir.

PI denetleyiciye ait oransal katsayı ( $K_P$ ) ve integral katsayısı ( $K_I$ ), deneme-yanılma yöntemi ile belirlenmiştir.



Şekil 66. Evirici çıkış ve referans gerilim (PI)

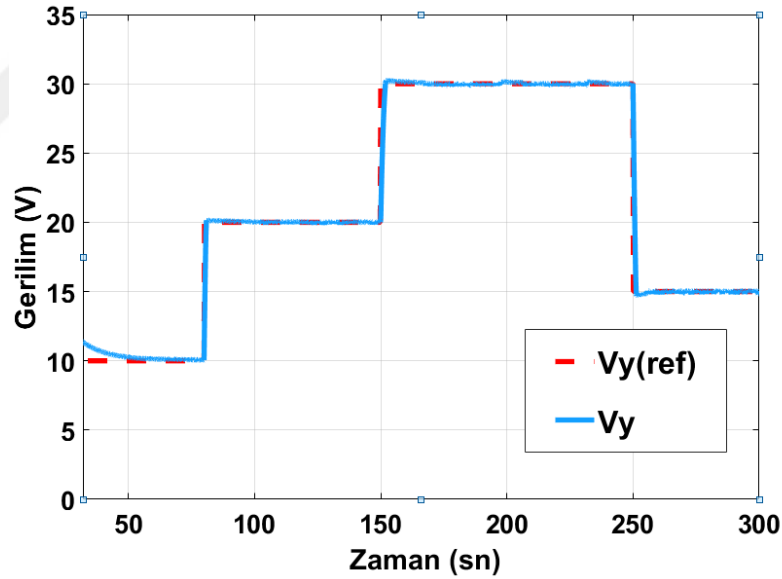
Şekil 66’da gösterildiği gibi referans gerilimi olarak değişken değerler kullanılmıştır. Sistem girişine 50 Volt verilmiş olup, referans gerilimleri sırasıyla 10, 20, 30 ve 15 Volt

olarak ayarlanmıştır. Evirici çıkış geriliminin değişken referans dalga şeklini takip ettiği gözlemlenmiştir. Tasarlan sistemin ara yüzü Ek 2’de gösterilmiştir.

### 2.3.2.2.2. Bulanık PI Denetleyici

Şebekeden bağımsız transformatörsüz H5 eviricili sistemin çıkış gerilim denetimi, sistemin çıkış gerilimi referans alınarak denetlenmiştir. Bulanık mantık denetleyicinin giriş bilgileri hata ( $e(k)$ ) ve hatanın değişimi ( $de(k)$ ), çıkışı ise denetleyici çıkışı ( $du$ ) olarak belirlenmiştir. Bulanık PI denetleyici (BPID) çıkışını temsil eden  $du$  işareti eviriciye ait anahtarların doluluk boşluk oranını belirleyerek denetim yapar.

BPI denetleyiciye ait üyelik fonksiyonların sınırları ve sınır değerleri, deneme-yanılma yöntemi ile belirlenmiştir. Deneysel çalışma sonuçları evirici çıkış gerilimi ve denetleyici performans kriterleri açısından değerlendirilmiştir.



Şekil 67. Evirici çıkış ve referans gerilim (BPI)

Şekil 67’de gösterildiği gibi referans gerilimi olarak değişken değerler kullanılmıştır. Sistem girişine 50 Volt verilmiş olup, referans gerilimleri sırasıyla 10, 20, 30 ve 15 Volt olarak ayarlanmıştır. Evirici çıkış geriliminin değişken referans dalga şeklini takip ettiği gözlemlenmiştir.



### 2.3.2.2.3. Denetim Yöntemlerinin Karşılaştırılması

Şebekeden bağımsız transformatörsüz H5 evirici sistemin deneysel uygulama düzeneğinde gerilim kontrolü için; PI, bulanık PI denetleyicileri ele alınmıştır. Elde edilen denetleyici performansları Tablo 17’de verilmiştir.

Tablo 17. Denetim yöntemlerinin karşılaştırılması

	<b>ISE</b>	<b>IAE</b>	<b>ITAE</b>
<b>PI</b>	1039	178.7	7697
<b>BPID</b>	1013	170.9	5611

Tablo 17 incelendiğinde, BPI denetleyicinin PI denetleyiciye göre; ISE, IAE ve ITAE performans kriterleri açısından daha iyi sonuç verdiği tespit edilmiştir.

### 3. SONUÇLAR

Bu tez çalışmasında, şebekeye veya herhangi bir yüke uygun enerji akışı sağlamak için, transformatörsüz H5 evirici topolojisine sahip şebekeden bağımsız ve şebeke bağlantılı sistemlerin tasarımı ve uygulaması ele alınmıştır. Şebeke bağlantılı ve şebekeden bağımsız olarak gerçekleştirilen transformatörsüz H5 evirici topolojisinin MATLAB/Simulink ortamında benzetimi yapılmıştır ve şebekeden bağımsız yapı için uygulama çalışmaları yapılarak sistemin performansı değerlendirilmiştir. Tek fazlı şebeke bağlantılı transformatörsüz H5 eviricili sistemin benzetim sonuçlarında şebekeye aktarılan güçlere ve bununla ilişkili şebeke gerilimi ve akımına ait dalga şekillerine yer verilmiştir. H5 eviricili sistemin şebekeye enjekte ettiği akım ile gerilim dalga şekli arasında faz farkının olmadığı, akım üzerindeki toplam ve dereceli harmonik bozulma değerlerini IEEE 1547 standardında belirtilen değerlerden daha düşük olduğu gözlemlenmiştir. Ayrıca şebeke bağlantılı transformatörsüz H5 eviricili topolojisinin uygulama çalışması başarı ile gerçekleştirilerek, DA elektrik enerjisi H5 evirici ve filtre kullanılarak AA elektrik enerjisine dönüştürülmüştür.

#### 4. ÖNERİLER

Bu tez çalışmasında tek fazlı şebekeden bağımsız ve şebeke bağlantılı transformatörsüz H5 evirici sisteminin benzetim çalışmaları gerçekleştirilmiştir ve şebekeden bağımsız sisteme ilişkin uygulama çalışmasına yer verilmiştir. Şebekeden bağımsız gerçekleştirilen sistemin performansı ve benzetim modeli sonuçları, farklı denetleyici türleri için irdelenmiştir. Transformatörsüz evirici sistemlerinin kullanıldığı FV sistemlerde yapılacak çalışmalar ile ilgili aşağıdaki öneriler dikkate alınabilir:

- Şebeke bağlantılı ya da şebekeden bağımsız sistemlerde H5 evirici topolojisi yerine H-köprüden elden edilen farklı topolojiler geliştirilerek daha verimli ya da kaçak/sızıntı akım miktarı düşük olan sistemler geliştirilebilir.
- H5 evirici topolojisinde kullanılan anahtarlama elemanları değiştirilerek sistem veriminin karşılaştırması yapılabilir.
- Evirici türleri modülasyon yöntemleri bakımından da karşılaştırılabilir. Farklı türlerde modülasyon teknikleri uygulanarak, reaktif güç ve verim bakımından daha iyi sonuçlar elde edilebilir.

## 5. KAYNAKLAR

1. Li, H., Zeng, Y., Zhang, B., Zheng, T.Q., Hao, R., ve Yang, Z., An Improved H5 Topology with Low Common-Mode Current for Transformerless PV Grid-Connected Inverter. IEEE Transactions on Power Electronics, 34, 2 (2019) 1254-1265.
2. Teodorescu, R., Liserre, M. ve Rodríguez P., Grid Converters for Photovoltaic and Wind Power Systems, John Wiley & Sons, 2011.
3. Kjaer, S. B., Pedersen, J. K. ve Blaabjerg, F., Power Inverter Topologies for Photovoltaic Modules-A Review, Industry Applications Conference, 37<sup>th</sup> IAS Annual Meeting, Ekim 2002, Pennsylvania, USA, 782-788.
4. Khan, A., Ben-Brahim, L., Gastli, A., ve Benammar, M., Review and Simulation of Leakage Current in Transformerless Microinverters for PV Applications, Renewable and Sustainable Energy Reviews, 74 (2017) 1240-1256.
5. Kjaer, S.B., Pedersen, J.K. ve Blaabjerg, F., A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules, IEEE Transactions on Industry Applications, 41, 5 (2005) 1292-1306.
6. Grigoletto, F.B., Five-Level Transformerless Inverter for Single-Phase Solar Photovoltaic Applications, IEEE Journal of Emerging and Selected Topics in Power Electronics, 2019.
7. Kumar, L.A, Indragandhi, V. ve Kumar, N.S., Design and implementation of single-phase inverter without transformer for PV applications, IET Renewable Power Generation, 12, 5 (2018) 547-554.
8. Rizzoli, G., Mengoni, M., Zarri, L., Tani, A., Serra, G. ve Casadei, D., Comparative Performance Evaluation of Full-Bridge, H5, and H6 Topologies for Transformerless Solar Converters, IET Power Electronics, 12, 1 (2018) 22-29.
9. Liao, Z., Cao, C. ve Qiu, D., Analysis on Topology Derivation of Single-Phase Transformerless Photovoltaic Grid-Connect Inverters, Optik, 182 (2019) 50-57.
10. Araújo, S. V., Zacharias, P. ve Mallwitz, R., Highly Efficient Single-Phase Transformerless Inverters for Grid-Connected Photovoltaic Systems, IEEE Transactions on Industrial Electronics, 57, 9 (2009) 3118-3128.

11. Li, Cheng, Mingde Zhou, ve Haoyu Wang. An H5-Bridge Based Asymmetric LLC Resonant Converter with an Ultra-Wide Output Voltage Range. IEEE Transactions on Industrial Electronics (2019).
12. Dai, Y., Li, W., Zhou, C., ve Zhuang, Research on Transformerless Dual-Buck Full-Bridge Grid-Connected Inverter with H5-Type for PV Systems, IET Power Electronics, 12, 1 (2018) 44-50.
13. Gunsal I., David A. Stone, ve Martin P. Foster. Suppressing Leakage Current for Cascaded H-bridge Converters in Grid-Tie Renewable Energy Systems. 2019 21st European Conference on Power Electronics and Applications (EPE'19 ECCE Europe). IEEE, 2019.
14. Albalawi, H. ve Zaid, S. A., An H5 Transformerless Inverter for Grid Connected PV Systems with Improved Utilization Factor and a Simple Maximum Power Point Algorithm, Energies, 11, 11 (2018) 1-17.
15. Guo, X., Yang, Y. ve Zhu, T., ESI: A Novel Three-Phase Inverter with Leakage Current Attenuation for Transformerless PV Systems, IEEE Transactions on Industrial Electronics, 65, 4 (2018) 2967-2974.
16. Alatawi, K., Almasoudi, F., Manandhar, M., ve Matin, M., Comparative Analysis of Si- and GaN-Based Single-Phase Transformer-Less PV Grid-Tied Inverter, Electronics, 7, 3 (2018) 1-20.
17. Guo, X. ve Jia, X., Hardware-Based Cascaded Topology and Modulation Strategy With Leakage Current Reduction for Transformerless PV Systems, IEEE Transactions on Industrial Electronics, 63, 12 (2016) 7823-7832.
18. Sobczyński, D., Model of PV Inverter in H4 and H5 Topologies for Power Loss Analysis, Przegląd Elektrotechniczny, 94, 3 (2018) 155-158.
19. Guo, X., Zhou, J., He, R., Jia, X., ve Rojas, C. A., Leakage Current Attenuation of a Three-Phase Cascaded Inverter for Transformerless Grid-Connected PV Systems, IEEE Transactions on Industrial Electronics, 65, 1 (2018) 676-686.
20. Dai, Y., Guan, Z., Zhang, R., Zhuang, S., ve Wang, Y., Research on Common-Mode Leakage Current for a Novel Non-Isolated Dual-Buck Photovoltaic Grid-Connected Inverter, IEICE Electronics Express, (2018) 15-20180400.
21. Schimpf, F. ve Norum, L. E., Grid Connected Converters for Photovoltaic, State of The Art, Ideas for Improvement of Transformerless Inverters, Nordic Workshop on Power and Industrial Electronics (NORPIE/2008), Haziran 9-11, 2008, Espoo, Finland. Helsinki University of Technology, 2008.
22. Guo, X., A Novel CH5 Inverter for Single-Phase Transformerless Photovoltaic System Applications, IEEE Transactions on Circuits and Systems II: Express Briefs, 64, 10 (2017) 1197-1201.

23. Fazlali, B. ve Adib, E., Quasi-Resonant DC-Link H5 PV Inverter, IET Power Electronics, 10, 10 (2017) 1214-1222.
24. Sosa, J. M., Martinez-Rodriguez, P. R., Escobar, G., Vazquez, G., ve Valdez-Fernandez, A. A., Active Power Injection Control for Power Converters Connected to the Grid Through an L Filter, Electric Power Components and Systems, 45, 6 (2017) 660-671.
25. Yang, B., Li, W., Zhao, Y., ve He, X., Design and Analysis of a Grid-Connected Photovoltaic Power System, IEEE Transactions on Power Electronics, 25, 4 (2010) 992-1000.
26. Wang, Z., Feng Q. ve Yifeng W., High Efficient Single-phase Transformerless PV Inverter using GaN HEMTs and Si MOSFETs 2019 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2019.
27. Sundar, D. J., ve Kumaran, M. S., Common mode behavior in grid connected DC and AC decoupled PV Inverter topologies, Archives of Electrical Engineering, 65, 3 (2016) 481-493.
28. Tey, K. S. ve Mekhilef, S., A Reduced Leakage Current Transformerless Photovoltaic Inverter, Renewable Energy, 86 (2016) 1103-1112.
29. Jinhua, W., Gu Y. ve Hu S., A Single-Phase Diode Clamped Transformerless PV Grid-Connected Inverter, Proceedings of the CSEE, 35, 6 (2015) 1455-1462.
30. Saridakis, S., Koutroulis, E. ve Blaabjerg, F., Optimization of SiC-based H5 and Conergy-NPC Transformerless PV Inverters, IEEE Journal of Emerging and Selected Topics in Power Electronics, 3, 2 (2014) 555-567.
31. Zhang, L., Sun, K., Xing, Y., ve Zhao, J., Parallel Operation of Modular Single-Phase Transformerless Grid-Tied PV Inverters with Common DC Bus and AC Bus, IEEE Journal of Emerging and Selected Topics in Power Electronics, 3, 4 (2015) 858-869.
32. Cha, W. J., Kim, K. T., Cho, Y. W., Lee, S. H., ve Kwon, B. H., Evaluation and Analysis of Transformerless Photovoltaic Inverter Topology for Efficiency Improvement and Reduction of Leakage Current, IET Power Electronics, 8, 2 (2014) 255-267.
33. Kim, Y. H. ve Kim, S. J., Prediction of 2-Level PWM Inverter Efficiency Using MATLAB/Simulink, International Journal of Electronics, 102, 10 (2015) 1735-1753.
34. Freddy, T. K. S., Rahim, N. A., Hew, W. P., ve Che, H. S., Modulation Techniques to Reduce Leakage Current in Three-Phase Transformerless H7

- Photovoltaic Inverter, IEEE Transactions on Industrial Electronics, 62, 1 (2014) 322-331.
35. González-Morales, L. G., Colina-Morles, E., Vanegas-Peralta, P., ve Sempertegui-Álvarez, R. E., Electrical Energy Conversion System Design with Single-Phase Inverter and H5 Transformerless Topology, Revista Facultad de Ingeniería Universidad de Antioquia, 73 (2014) 79-89.
  36. Feng, H., Zhoucheng, L., Yunqiang, W., Peipei, Y., Xin, Z. ve Chenghua, W., High-Efficiency High-Reliability Dual Buck Three-Level Grid-Connected Inverters Without Leakage Currents, Proceedings of the CSEE, 34, 9 (2014) 1327-1336.
  37. Islam, M., Mekhilef, S ve Albatsh, F. M., An Improved Transformerless Grid Connected Photovoltaic Inverter with Common Mode Leakage Current Elimination, 7th IET International Conference on Power Electronics, Machines and Drives (PEMD 2014), 2014, Manchester, 1-6.
  38. de Brito, M. A. G., Alves, M. G. ve Canesin, C. A., Hybrid MPPT Solution for Double-Stage Photovoltaic Inverter, Journal of Control, Automation and Electrical Systems, 30, 2 (2019) 253-265.
  39. Gaikwad, Mr Vinayak V., and M. C. Butale. Improved Transformerless Inverter with Common Mode Leakage Current Elimination for a Photovoltaic Grid-Connected Power System. 2019.
  40. Meshram, S., ve Heena S., "Comparison of H5 and HERIC Trasformerless Inverter Topology Conserving Leakage Current and Efficiency for PV System." (2019).
  41. Yang, X., Liu, P., Xu, S., ve Liu, S., Analysis and Design of A PMQR-Type Repetitive Control Scheme for Grid-Connected H6 Inverters, Applied Sciences, 9, 6 (2019) 1-21.
  42. Premkumar, M. ve Sumithira, T. R., Design and Implementation of New Topology for Solar PV Based Transformerless Forward Microinverter, Journal of Electrical Engineering & Technology, 14, 1 (2019) 145-155.
  43. Ma, L., Xu, H., Huang, A. Q., Wang, X., ve Zou, J., Single-Phase Hybrid-H6 Transformerless PV Grid-Tied Inverter, IET Power Electronics, 11, 15 (2018) 2440-2449.
  44. Yang, T., Hao, X., He, R., Wei, Z., Huang, T., ve Zhang, Y., Hybrid Modulation Strategy to Eliminate Current Distortion for PV Grid-Tied H6 Inverter, Applied Sciences, 8, 12 (2018) 1-17.
  45. Fazlali, B. ve Adib, E., Quasi-Resonant DC-Link Transformer-Less Structures for Grid-Connected PV Systems, International Journal of Electrical Power & Energy Systems, 103 (2018) 384-394.

46. Liu, Y., Gong, M., Liang, L., Liu, Q., ve Gao, Y., Research and Design of Low-Power Grid-Connected PV Power Generation System Based on Automatic Solar Tracking, Systems Science & Control Engineering, 6, 3 (2018) 278-288.
47. Wang, J., Luo, F., Ji, Z., Sun, Y., Ji, B., Gu, W., ve Zhao, J., An Improved Hybrid Modulation Method for the Single-Phase H6 Inverter with Reactive Power Compensation, IEEE Transactions on Power Electronics, 33, 9 (2018) 7674-7683.
48. Hassan, Turki Kahawish, and Enaam Abdul Khaliq Ali. "Transformerless Photovoltaic Microinverter." Journal of Engineering and Sustainable Development 22, 2-5 (2019) 41-55.
49. Almasoudi, F., Manandhar, M. ve Matin, M., Simulation and Performance Comparison of Si and SiC Based on a Proposed H6 Inverter for PV Grid-Tied Applications, International Journal of Renewable Energy Research (IJRER), 8, 2 (2018) 916-928.
50. Liu, B., Su, M., Yang, J., Song, D., He, D., ve Song, S., Combined Reactive Power Injection Modulation and Grid Current Distortion Improvement Approach for H6 Transformer-Less Photovoltaic Inverter, IEEE Transactions on Energy Conversion, 32, 4 (2017) 1456-1467.
51. Dai, Y., Zhuang, S., Ren, H., Chen, Y., ve He, K., Discrete Model Simplification and Dynamic Behavior of LC-Filter-Based Inverter with H6-Type, High Voltage Engineering, 10 (2017) 23.
52. Xiao, H. F., Zhang, L. ve Li, Y., An Improved Zero-Current-Switching Single-Phase Transformerless PV H6 Inverter with Switching Loss-Free, IEEE Transactions on Industrial Electronics, 64, 10 (2017) 7896-7905.
53. Dai, Y., Zhuang, S., Ren, H., Chen, Y., ve He, K., Discrete Modelling and State-Mutation Analysis for Sliding Mode Controlled Non-Isolated Grid-Connected Inverter with H6-Type, IET Power Electronics, 10, 11 (2017) 1307-1314.
54. Guo, X., Three-Phase CH7 Inverter with a New Space Vector Modulation to Reduce Leakage Current for Transformerless Photovoltaic Systems, IEEE Journal of Emerging and Selected Topics in Power Electronics, 5, 2 (2017) 708-712.
55. Dai, Y., Non-linear Behavior and Stability Domain in Sliding Mode Controlled Inverter with H6-Type, High Voltage Engineering, 4 (2017) 12.
56. Ahmad, Z. ve Singh, S. N., An Improved Single Phase Transformerless Inverter Topology for Grid Connected PV System with Reduce Leakage Current and Reactive Power Capability, Solar Energy, 157 (2017) 133-146.



57. Ahmad, Z. ve Singh, S. N., Comparative Analysis of Single Phase Transformerless Inverter Topologies for Grid Connected PV System, Solar Energy, 149 (2017) 245-271.
58. Chen, W., Yun-ping, Z. ve Pan, G., Analysis and Compensation of Dead-Time Effects in Three-Phase PWM Rectifiers, High Voltage Engineering, 5 (2009).
59. Khan, M. N. H., Hasan, M. R. ve Alam, M. K., Switching Algorithm for Leakage Current Reduction in a PV-No Transformer Inverter System, Indonesian Journal of Electrical Engineering and Computer Science, 4, 1 (2016) 52-56.
60. Dogga, Raveendhra, ve Pathak. M. K. "Recent trends in solar PV inverter topologies." Solar Energy 183 (2019) 57-73.
61. Xiao, H. ve Xie, S., Transformerless Split-Inductor Neutral Point Clamped Three-Level PV Grid-Connected Inverter, IEEE Transactions on Power Electronics, 27, 4 (2011) 1799-1808.
62. Radhika, A. ve Shunmugalatha A., A Novel Photovoltaic Power Harvesting System Using a Transformerless H6 Single-Phase Inverter with Improved Grid Current Quality, Journal of Power Electronics, 16, 2 (2016) 654-665.
63. Liu, B., Su, M., Lin, X. F., Sun, Y. ve Wang, H., Reactive Power Compensation Modulation and Waveform-improving Control Strategy for Non-isolated H6-type Single-phase Photovoltaic Grid-connected Inverter, Proceedings of the CSEE, 36, 4 (2016) 1050-1060.
64. Xiao, H. F., Liu, Xi P. ve Lan, K., Zero-Voltage-Transition Full-Bridge Topologies for Transformerless Photovoltaic Grid-Connected Inverter, IEEE Transactions on Industrial Electronics, 61, 10 (2014) 5393-5401.
65. Keshavarz, M., Sadeghzade, S. M., Rafie, M., ve Khomehchi, M. M., Comparison of Harmonic Reduction of 2LLCL and 2LCL Filters Based on Single Phase Inverter with H6 Configuration, International Transactions on Electrical Energy Systems, 25, 11 (2015) 3032-3041.
66. Xiao, H., Liu, X. ve Ke Lan., Zero-Current-Transition H6 Type Transformerless PV Grid-Connected Inverters, Proceedings of the CSEE, 34, 1 (2014) 32-39.
67. Xiao, H. F., Lan, K., Zhou, B., Zhang, L., ve Wu, Z., A Family of Zero-Current-Transition Transformerless Photovoltaic Grid-Connected Inverter, IEEE Transactions on Power Electronics, 30, 6 (2015) 3156-3165.

68. Xiao, H. F., Lan, K. ve Zhang, L., A Quasi-Unipolar SPWM Full-Bridge Transformerless PV Grid-Connected Inverter with Constant Common-Mode Voltage, IEEE Transactions on Power Electronics, 30, 6 (2014) 3122-3132.
69. Islam, M. ve Mekhilef, S., H6-Type Transformerless Single-Phase Inverter for Grid-Tied Photovoltaic System, IET Power Electronics, 8, 4 (2015) 636-644.
70. Nathan, K., Ghosh, S., Siwakoti, Y., ve Long, T.A new DC–DC converter for photovoltaic systems: coupled-inductors combined Cuk-SEPIC converter. IEEE Transactions on Energy Conversion 34.1 (2018) 191-201.
71. Meng, J., Shi, X., Fu, C. ve Wang, Y., Optimal Control of Photovoltaic Grid-Connected Current Based on PR Control, Electric Power Automation Equipment, 34, 2 (2014) 42-7.
72. Alhuwaishel, F.ve Prasad E. "A Single Stage Transformer-less Micro Inverter with Integrated Battery Storage System for Residential Applications." 2019 20th Workshop on Control and Modeling for Power Electronics (COMPEL). IEEE, 2019.
73. Goel, M. Tech Scholar Sameer, Pragati Priya, and Manju Gupta. "Grid-Connected Pv Inverter with Inductive Dc Link for Three-Phase Transformer Less." 2019.
74. Zhang, L., Sun, K., Xing, Y., ve Xing, M., H6 Transformerless Full-Bridge PV Grid-Tied Inverters, IEEE Transactions on Power Electronics, 29, 3 (2013) 1229-1238.
75. Yamada, R, ve Makoto H., "Operation of a transformerless three-phase PV inverter using multiple bidirectional choppers." Electrical Engineering in Japan 2019.
76. Wang, W., Gao, F., Yang, Y., ve Blaabjerg, F., Operation and Modulation of H7 Current-Source Inverter With Hybrid SiC and Si Semiconductor Switches, IEEE Journal of Emerging and Selected Topics in Power Electronics, 6, 1 (2018) 387-399.
77. Freddy, T. K. S., Rahim, N. A., Hew, W. P., ve Che, H. S., Comparison and Analysis of Single-Phase Transformerless Grid-Connected PV Inverters, IEEE Transactions on Power Electronics, 29, 10 (2013) 5358-5369.
78. Singh, P. K., Kushwaha, S., ve Sahay, K. B., A Review of Single-Phase Grid Connected Transformerless Solar PV Inverter Topology. Journal of Electronic Design Technology 10.1 (2019) 1-7.
79. Guo, X., Common Mode Current Suppression for Transformerless Three-Phase H7 Current Source Photovoltaic Inverters, Proceedings of the CSEE, 36, 17 (2016) 4665-4671.

80. Sonti, V., Sachin J, ve Vivek A., Analysis of Terminal Voltage in Single-Phase Extended Three-Phase Transformerless PV Inverter Topologies. IEEE Journal of Photovoltaics (2019).
81. Rahimi, R., Farhangi, S., Farhangi, B., Moradi, G. R., Afshari, E., ve Blaabjerg, F., H8 Inverter to Reduce Leakage Current In Transformerless Three-Phase Grid-Connected Photovoltaic Systems, IEEE Journal of Emerging and Selected Topics in Power Electronics, 6, 2 (2018) 910-918.
82. Vosoughi, N., Seyed Hossein H., ve Mehran S., A New Single Phase Transformerless Grid Connected Inverter with Boosting Ability and Common Ground Feature. IEEE Transactions on Industrial Electronics (2019).
83. Concari, L., Barater, D., Buticchi, G., Concari, C., ve Liserre, M., H8 inverter for common-mode voltage reduction in electric drives, IEEE Transactions on Industry Applications, 52, 5 (2016) 4010-4019.
84. Tang, Z., Su, M., Sun, Y., Cheng, B., Yang, Y., Blaabjerg, F., ve Wang, L., A Hybrid UP-PWM Scheme for HERIC Inverter to Improve Power Quality and Efficiency, IEEE Transactions on Power Electronics, 34, 5 (2018) 4292-4303.
85. Verma, M., Sivanagaraju G., ve Akshay R., "Analysis and Design of a Novel Transformer-less-Inverter in Grid-Connected Photovoltaic System." 2019 14th IEEE Conference on Industrial Electronics and Applications (ICIEA). IEEE, 2019.
86. González, R., Lopez, J., Sanchis, P., ve Marroyo, L., Transformerless Inverter for Single-Phase Photovoltaic Systems, IEEE Transactions on Power Electronics, 22, 2 (2007) 693-697.
87. Xiao, H., Wang, Z. ve Cheng, M., Soft-Switching Techniques for Transformerless Photovoltaic Grid-Connected Inverters, 2018 IEEE Energy Conversion Congress and Exposition (ECCE), September 2018, Portland, OR, USA, 7186-7190.
88. Xiao, H., Zhang, L., Wang, Z., ve Cheng, M., A New Soft-Switching Configuration and Its Application in Transformerless Photovoltaic Grid-Connected Inverters, IEEE Transactions on Industrial Electronics, 65, 12 (2018) 9518-9527.
89. Bighash, E. Z., Sadeghzadeh, S. M., Ebrahimzadeh, E., ve Blaabjerg, F., Adaptive-Harmonic Compensation in Residential Distribution Grid by Roof-Top PV Systems, IEEE Journal of Emerging and Selected Topics in Power Electronics, 6, 4 (2018) 2098-2108.
90. Bighash, E. Z., Sadeghzadeh, S. M., Ebrahimzadeh, E., ve Blaabjerg, F., Improving Performance of LVRT Capability in Single-Phase Grid-Tied PV Inverters by a Model-Predictive Controller, International Journal of Electrical Power & Energy Systems, 98 (2018) 176-188.

91. Bighash, E. Z., Sadeghzadeh, S. M., Ebrahimzadeh, E., ve Blaabjerg, F., High Quality Model Predictive Control for Single Phase Grid-Connected Photovoltaic Inverters, Electric Power Systems Research, 158 (2018) 115-125.
92. Yang, Y., Blaabjerg, F. ve Wang, H., Low-Voltage Ride-Through of Single-Phase Transformerless Photovoltaic Inverters, IEEE Transactions on Industry Applications, 50, 3 (2014) 1942-1952.
93. Freddy, T. K. S., Lee, J. H., Moon, H. C., Lee, K. B., ve Rahim, N. A., Modulation Technique for Single-Phase Transformerless Photovoltaic Inverters with Reactive Power Capability, IEEE Transactions on Industrial Electronics, 64, 9 (2017) 6989-6999.
94. Han, S., Jongmin J. ve Hanju C., "A Novel Leakage Current Reduction Method combining a PWM Method and Bypass Path with a Damping Network for Transformerless 3-Level Photovoltaic Power Conditioning System." 2019 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2019.
95. Xiao, H. F., Zhang, L. ve Li, Y., A Zero-Voltage-Transition HERIC-Type Transformerless Photovoltaic Grid-Connected Inverter, IEEE Transactions on Industrial Electronics, 64, 2 (2017) c.
96. Zaid, S. A. ve Kassem, A. M., Review, Analysis and Improving the Utilization Factor of a PV-Grid Connected System via HERIC Transformerless Approach, Renewable and Sustainable Energy Reviews, 73 (2017) 1061-1069.
97. Hu, X., Ma, P., Gao, B., ve Zhang, M., An Integrated Step Up Inverter Without Transformer and Leakage Current for Grid-Connected Photovoltaic System. IEEE Transactions on Power Electronics (2019)
98. Zhang, L., Sun, K., Feng, L., Wu, H., ve Xing, Y., A Family of Neutral Point Clamped Full-Bridge Topologies for Transformerless Photovoltaic Grid-Tied Inverters, IEEE Transactions on Power Electronics, 28, 2 (2012) 730-739.
99. Harzig, Thibaut, Hashim A. Al Hassan, ve Brandon M., Grainger. Symmetrical Component Model for a Transformerless, Grid-Tied Current Controlled Inverter under Unbalanced Conditions. 2019 20th Workshop on Control and Modeling for Power Electronics (COMPEL). IEEE, 2019.
100. Mei, Y., Hu, S., Lin, L., Li, W., He, X. and Cao, F., Highly Efficient and Reliable Inverter Concept-Based Transformerless Photovoltaic Inverters with Tri-Direction Clamping Cell for Leakage Current Elimination, IET Power Electronics, 9, 8 (2016) 1675-1683.
101. Khan, M., A. ve Ahteshamul H., "Performance Analysis of HERIC Topology used in Transformerless Inverter."

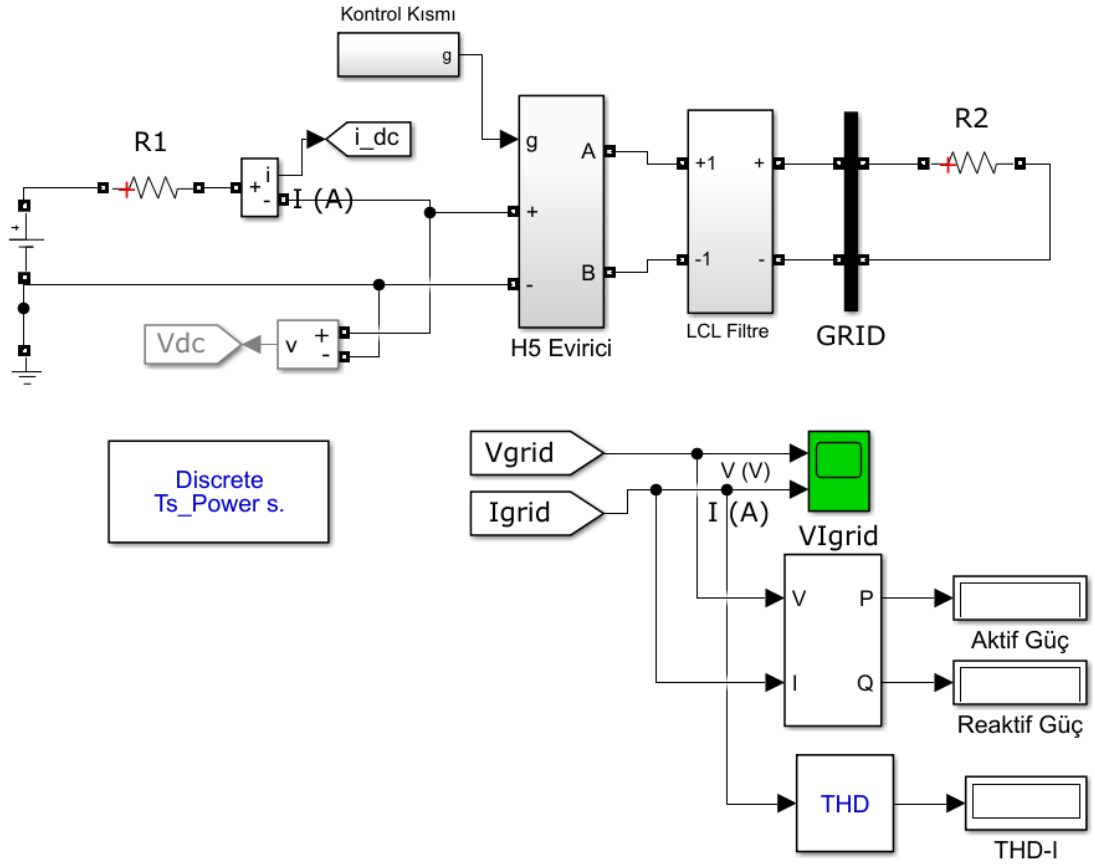
102. Atawi, I. E., Performance Improvement of A Grid-Tied Photovoltaic System Utilizing HERIC Transformerless Inverter Using Fuzzy PID Controller, International Journal of Applied Engineering Research, 11, 16 (2016) 8831-8840.
103. Kouro, S., Leon, J. I., Vinnikov, D., ve Franquelo, L. G., Grid-Connected Photovoltaic Systems: An Overview of Recent Research and Emerging PV Converter Technology, IEEE Industrial Electronics Magazine, 9, 1 (2015) 47-61.
104. Meshram, Sushama, and Heena Sheikh. Comparative Analysis of Different Converter Topologies Employed for Transformer-less Photovoltaic System-A Review. 2019.
105. Dutta, S., ve Kishore C., A Coupled Inductor based Buck-Boost type Grid Connected Transformerless PV Inverter having the Ability to Control Two Subarrays Simultaneously. IEEE Transactions on Industrial Electronics (2019).
106. Guo, X., Wang, N., Zhang, J., Wang, B., ve Nguyen, M. K., A Novel Transformerless Current Source Inverter for Leakage Current Reduction. IEEE Access, 7(2019) 50681-50690.
107. Ghaderi, Mohammad H., Ali S., ve Mohsen H., A New Transformerless Common-Ground Single-Phase Inverter for Photovoltaic Systems. 10th International Power Electronics, Drive Systems and Technologies Conference (PEDSTC). Şubat 2019, Iran, 259-264.
108. Vishwitha, A., ve Anil Kumar B., Solar Based Inverter Design: A Brief Review. *Advances in Communication, Signal Processing, VLSI, and Embedded Systems*. Springer, Singapore, 2020, 463-469.
109. Kirubakaran, A., and N. Subrahmanyam. An Improved Hybrid-Bridge Transformerless Inverter Topology with Bi-Directional Clamping and Reactive Power Capability. IEEE Transactions on Industry Applications (2019).
110. Patiño, D. G., Erika, E. G., Fúelagän, J. R., ve Rosero, E. E., Implementation a HERIC inverter prototype connected to the grid controlled by SOGI-FLL, 2015 IEEE Workshop on Power Electronics and Power Quality Applications (PEPQA). Haziran 2015, Bogota, Colombia, 1-6.
111. Chen, W. L., Lee, E., Su, Y. H., ve Lee, H. C., Instantaneous Current Distributing Control Collaborated with Voltage to Neutral Equalization for Grid-Tied Single-Phase Three-Wire Inverters, 2018 IEEE 27th International Symposium on Industrial Electronics (ISIE), Ağustos 2018, Cairns, QLD, Australia, 407-412.

112. Gajula, U., ve Reddy, R. A., Transformerless Grid Tied Inverter Using Neutral Point Clamped Full Bridge Topologies and Hybrid Filter for THD Reduction, 2017 IEEE International Conference on Power, Control, Signals and Instrumentation Engineering (ICPCSI), Eylül 2017, Chennai, India, 620-626.
113. Prem sai T., Ambica sony S., Sumathi A. ve Umasankar S., Transformerless Full Bridge Neutral Point Clamped Inverter Topology for Renewable Energy Sources, 2014 International Conference on Advances in Electrical Engineering (ICAEE), Ocak 2014, Vellore, India, 1-6.
114. Martinez, P. R., Escobar, G., Sosa, J. M., Vazquez, G., Valdez, A. A., & Juarez, M. A., A model-based controller for a single-phase active filter using a full bridge NPC, IECON 2014-40th Annual Conference of the IEEE Industrial Electronics Society, Şubat 2014, Dallas, TX, USA, 5150-5156.
115. González, R., Gubía, E., López, J., ve Marroyo, L., Transformerless single-phase multilevel-based photovoltaic inverter. IEEE Transactions on Industrial Electronics 55.7 (2008) 2694-2702.
116. Martino, M., Citro, C., K. Rouzbehi, P. Rodriguez., Efficiency Analysis of Single-Phase Photovoltaic Transformer-Less Inverters, International Conference on Renewable Energies and Power Quality (ICREPQ), April 2012, Spain, 1569-1574.
117. Vazquez, G., Martinez-Rodriguez, P. R., Sosa, J. M., Escobar, G., Juarez, M. A., ve Valdez, A. A., H5-HERIC Based Transformerless Multilevel Inverter for Single-Phase Grid Connected PV Systems, IECON 2015 - 41<sup>st</sup> Annual Conference of the IEEE Industrial Electronics Society, November 2015, Yokohama, Japan, 1026-1031.
118. McMurray, W., Inverter Circuits, US Patent 3207974, September 1965.
119. Yüksel, A. ve Özkop, E., Control of Single Phase Grid Connected Transformerless PV Inverter System, Pamukkale Üniversitesi Mühendislik Bilimleri Dergisi, 25, 2 (2019) 143-150.
120. Gu, Bin., Power Converter and Control Design for High-Efficiency Electrolyte-Free Microinverters, PhD Thesis, Virginia Polytechnic Institute and State University, 2014.
121. Reznik, A., Simoes, M. G., Al-Durra, A. ve Muyeen, S. M., LCL Filter Design and Performance Analysis for Grid-Interconnected Systems, IEEE Transactions on Industry Applications, 50, 2 (2014) 1225-1232.
122. Kabalcı, E. ve Canbaz, R., Şebeke Bağlantılı Tek Fazlı Dokuz Seviyeli Asimetrik Evirici Tasarımı ve Analizi, Pamukkale Üniversitesi Mühendislik Bilimleri Dergisi, 23, 5 (2017) 512-518.

123. Channegowda, P. ve John, V., Filter Optimization for Grid Interactive Voltage Source Inverters, IEEE Transactions on Industrial Electronics, 57, 12 (2010) 4106-4114.
124. Buyuk, M., Inci, M. ve Tumay, M., Performance Evaluation of LLCL Filter for Active Power Filter, IEEE 16<sup>th</sup> International Conference on Environment and Electrical Engineering (EEEIC), Haziran 2016, Florence, Italy, 1-4.
125. Ardashir, J. F., Sabahi, M., Hosseini, S. H., Blaabjerg, F., Babaei, E. ve Gharehpetian, G. B., A Single-Phase Transformerless Inverter with Charge Pump Circuit Concept for Grid-Tied PV Applications, IEEE Transactions on Industrial Electronics, 64, 7 (2017) 5403-5415.
126. Sevilmiş, F., Rüzgar Enerji Sistemlerinin Şebekeye Senkronize Edilmesi, Yüksek Lisans Tezi, Selçuk Üniversitesi, Fen Bilimleri Enstitüsü, Konya, 2016.
127. Raducu, A., Control of grid side inverter in a B2B configuration for WT applications, Yüksek Lisans Tezi, Aalborg University, Kopenhagen, 2008.
128. Yu, C. C., Autotuning of PID Controllers: A Relay Feedback Approach, Second Edition, Springer-Verlag, Germany, 2006.
129. Özkop, E., Atlas, İ.H. ve Akpınar, A.S., Bulanık Mantık Denetleyicili Güç Sistem Uygulaması, Elektrik-Elektronik ve Bilgisayar Mühendisliği Sempozyumu (ELECO 2004), Aralık 2004, Bursa, 272-276.
130. Lee, C. C., Fuzzy Logic in Control Systems: Fuzzy Logic Controller-Part I, IEEE Transactions on Systems, Man, and Cybernetics, 20, 2 (1990) 404-418.
131. Srinivasan, P. ve Gracanin, D., Approximate Reasoning with Fuzzy Petri Nets, Second IEEE International Conference on Fuzzy Systems, Nisan 1993, San Francisco, CA, USA, USA, 396-401.
132. Tan, W., Liu, J., Chen, T. ve Marquez, H. J., Comparison of Some Well-known PID Tuning Formulas, Computer and Chemical Engineering, 30, 5 (2006) 1416-1423.
133. IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems, in IEEE Std 1547-2003, 28 July 2003, 1-28, doi: 10.1109/IEEESTD.2003.94285.
134. TMS320F28335 Experimenter Kit, web: <http://www.ti.com/tool/TMDS DOCK28335>. Son güncelleme tarihi: 15.12.2019

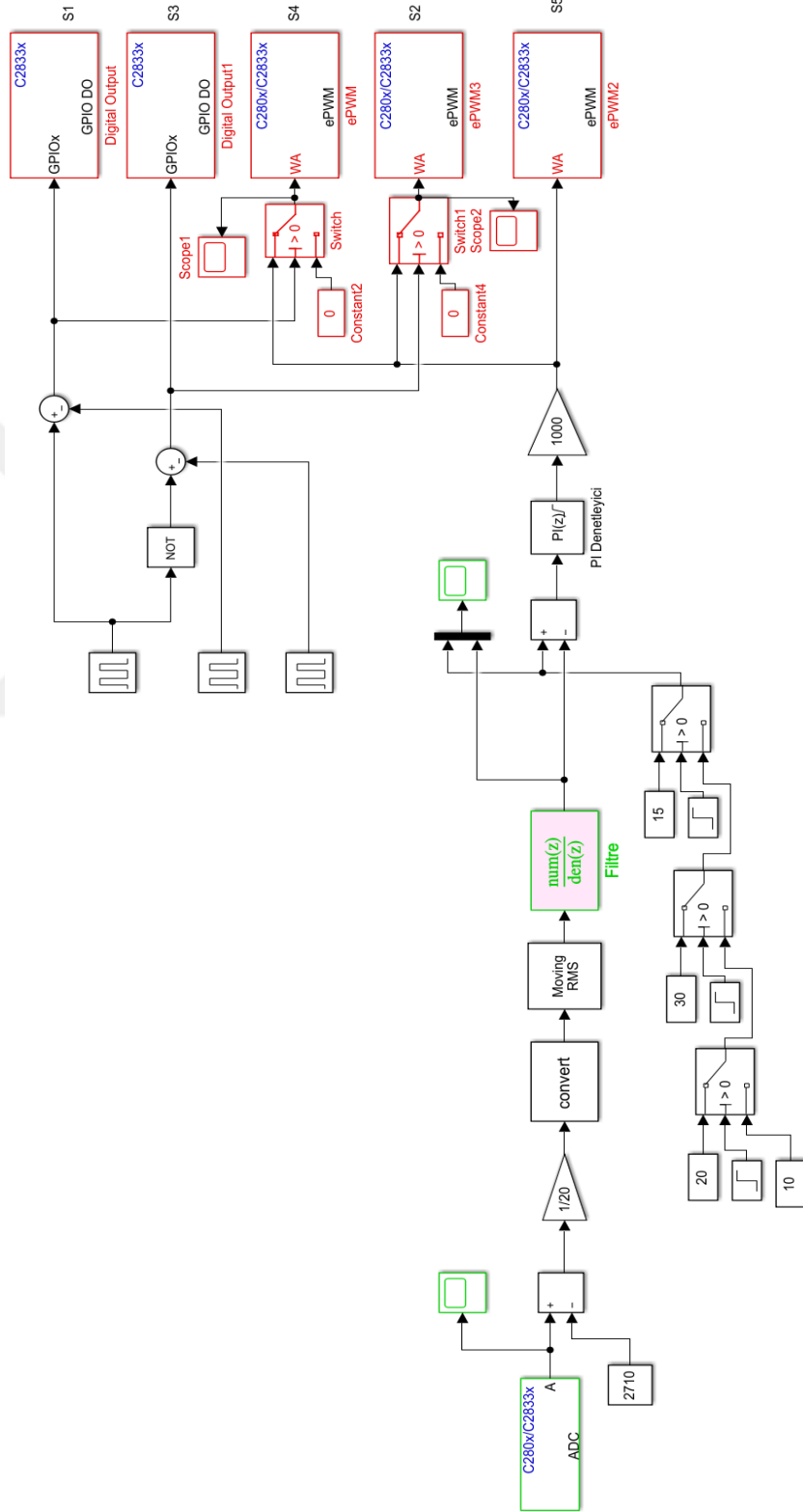
## 6. EKLER

Ek 1. Tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sistemin benzetim arayüzü

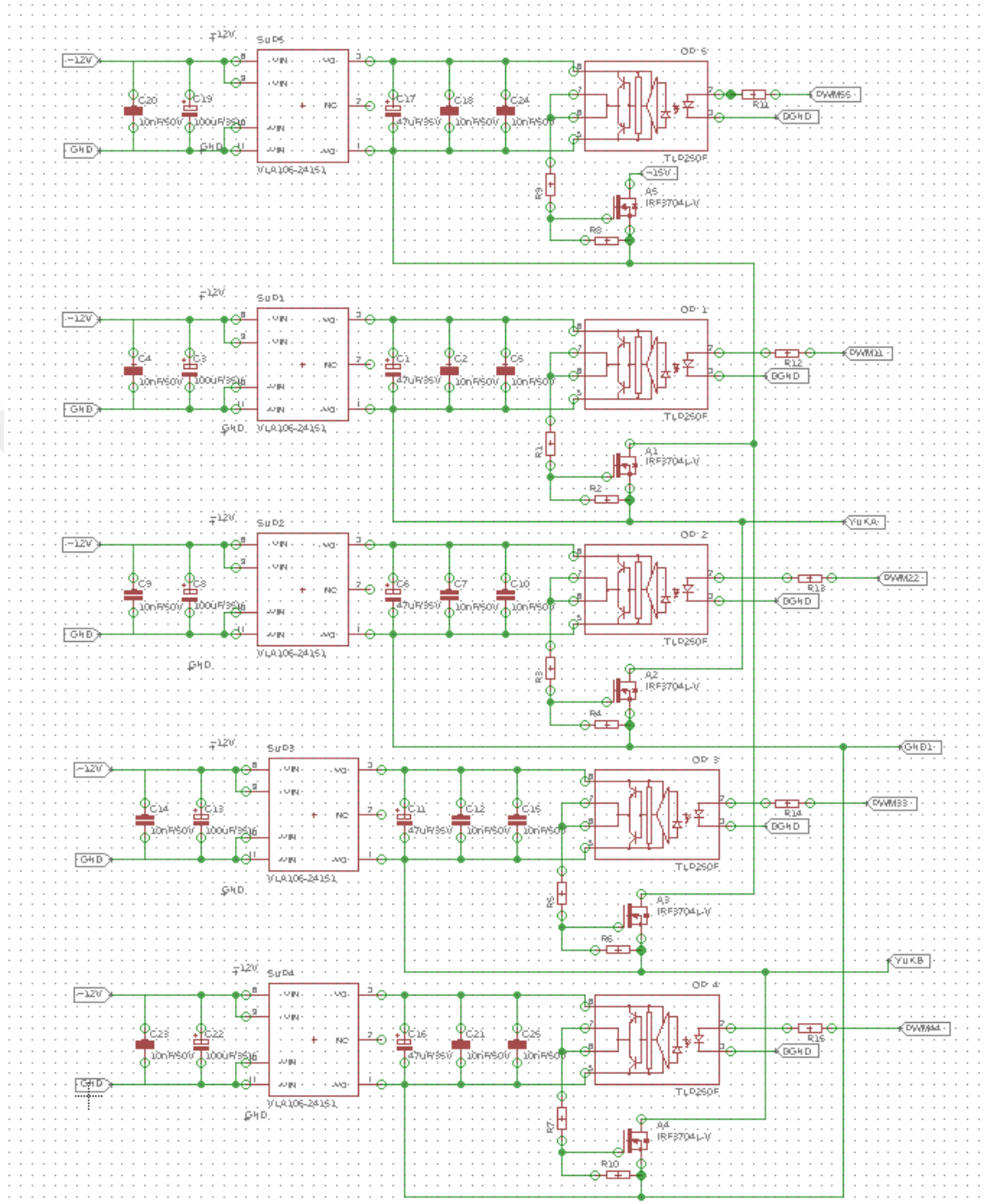




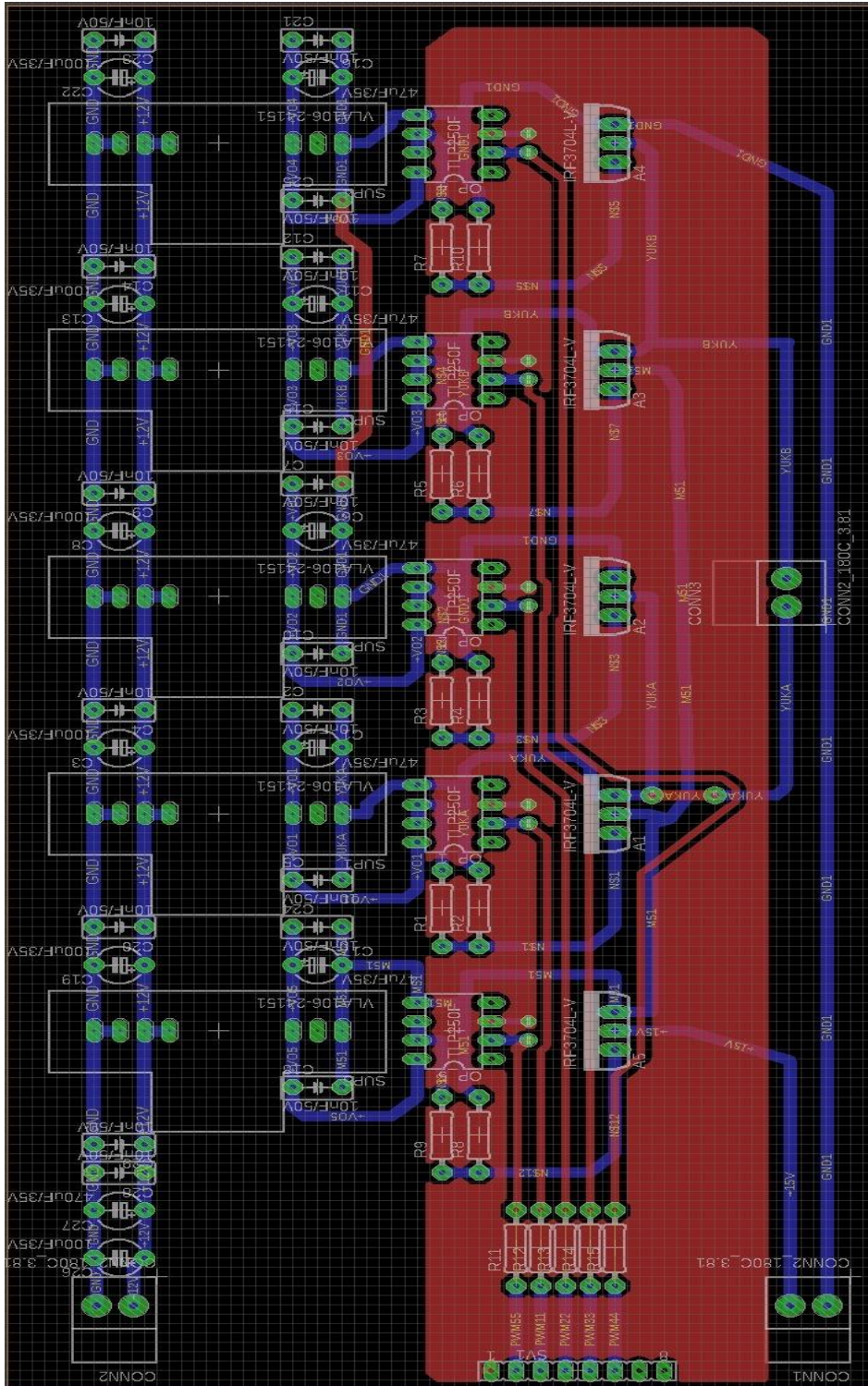
Ek 2. Deneysel çalışmada kullanılan tek fazlı şebekeden bağımsız transformatörsüz H5 evirici sistemin uygulama ara yüzü



Ek 3. H5 evirici ve sürücü kartı baskı devresi çizimleri



Ek 4. H5 evirici ve sürücü kartı baskı devresi



## ÖZGEÇMİŞ

Hakkı MOLLAHASANOĞLU 1991 yılında Trabzon'un Of ilçesinde doğdu. İlköğretim ve liseyi Trabzon'da tamamlamış olup, 2014 yılında Karadeniz Teknik Üniversitesi Elektrik-Elektronik Mühendisliği Bölümünden mezun olmuştur. 2016 yılında İstanbul Üniversitesi Elektrik-Elektronik Mühendisliği Bölümünde aynı Anabilim dalında yüksek lisans eğitimine başlamıştır ve yatay geçiş yaparak Karadeniz Teknik Üniversitesi Elektrik-Elektronik Mühendisliği Bölümüne gelmiştir. 2019 yılı itibariyle Recep Tayyip Erdoğan Üniversitesi Elektrik Makinaları Anabilim Dalında Araştırma Görevlisi olarak çalışmaktadır.