KARADENİZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

BİLGİSAYAR MÜHENDİSLİĞİ ANABİLİM DALI

SEMBOLİK HESAPLAMA İLE ELEKTRİK DEVRELERİNİN ÇÖZÜMLENMESİ

DOKTORA TEZİ

Bil. Yük. Müh. Celal ATALAR

AĞUSTOS 2021 TRABZON



KARADENİZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

BİLGİSAYAR MÜHENDİSLİĞİ ANABİLİM DALI

SEMBOLİK HESAPLAMA İLE ELEKTRİK DEVRELERİNİN ÇÖZÜMLENMESİ

Bil. Yük. Müh. Celal ATALAR

Karadeniz Teknik Üniversitesi Fen Bilimleri Enstitüsünce ''DOKTOR (BİLGİSAYAR MÜHENDİSLİĞİ)'' Unvanı Verilmesi İçin Kabul Edilen Tezdir.

Tezin Enstitüye Verildiği Tarih:14/07/2021Tezin Savunma Tarihi:19/08/2021

Tez Danı, smanı : Doç. Dr. Hüseyin PEHLİVAN

Trabzon 2021

ÖNSÖZ

Elektrik devre analizi, birçok mühendislik dalı içinde önemli bir yer teşkil etmektedir. Bu çalışmada elektrik devrelerinin tanımlanmasını sağlayacak bir dil geliştirilmiş olup, doğru akım ve kararlı durumdaki alternatif akım devrelerinin analizi gerçekleştirilmiştir.

Gerçekleştirilen doktora çalışması kapsamında ilgi, alaka ve destekleriyle yardımını esirgemeyen değerli danışman hocam Doç. Dr. Hüseyin PEHLİVAN'a çok teşekkür ederim. Ayrıca, görüş ve öneriyle bu çalışmaya katkıda bulunan değerli jüri üyeleri hocalarım Prof. Dr. Mustafa ULUTAŞ'a ve Prof. Dr. Halil İbrahim OKUMUŞ'a teşekkürü bir borç bilirim.

Bu çalışmayı gerçekleştirdiğim süre zarfında her hususta yanımda olan değerli aileme, eşime ve manevi destek sağlayan kızıma şükranlarımı sunarım.

İlgili çalışmalara katkı sağlaması dileğiyle...

Celal ATALAR Trabzon, 2021

TEZ ETİK BEYANNAMESİ

Doktora Tezi olarak sunduğum "Sembolik Hesaplama ile Elektrik Devrelerinin Çözümlenmesi" başlıklı bu çalışmayı baştan sona kadar danışmanım Doç. Dr. Hüseyin PEHLİVAN'ın sorumluluğunda tamamladığımı, verileri/örnekleri kendim topladığımı, deneyleri/analizleri ilgili laboratuvarlarda yaptığımı/yaptırdığımı, başka kaynaklardan aldığım bilgileri metinde ve kaynakçada eksiksiz olarak gösterdiğimi, çalışma sürecinde bilimsel araştırma ve etik kurallara uygun olarak davrandığımı ve aksinin ortaya çıkması durumunda her türlü yasal sonucu kabul ettiğimi beyan ederim. 19/08/2021

Celal ATALAR

İÇİNDEKİLER

<u>Sayfa No</u>

ÖNSÖZ.		III
TEZ ETİ	K BEYANNAMESİ	IV
İÇİNDEI	KİLER	V
ÖZET		VIII
SUMMA	.RY	IX
ŞEKİLLI	ER DİZİNİ	Х
TABLOI	LAR DİZİNİ	XIII
SEMBO	LLER DİZİNİ	XIV
1.	GENEL BİLGİLER	1
1.1.	Giriş	1
1.2.	Elektriksel Büyüklükler	1
1.2.1.	Akım	1
1.2.2.	Gerilim	3
1.2.3.	Güç ve Enerji	4
1.2.4.	Sinüzoidler, Frekans ve Faz	5
1.2.5.	Fazörler	9
1.3.	Devre Elemanları	13
1.3.1.	Bağımsız Gerilim Kaynağı	14
1.3.2.	Bağımsız Akım Kaynağı	14
1.3.3.	Direnç	15
1.3.4.	İndüktör	16
1.3.5.	Kapasitör	17
1.4.	Devre Bileşenleri	18
1.4.1.	Topraklama	18
1.4.2.	Kısa Devre	19
1.5.	Graf Teorisi	19
1.5.1.	Graf Teorisinde Temel Kavramlar	19
1.5.2.	Düğüm Kenar İlişkisi	21
1.5.3.	Açılım Ağacı	23
1.5.4.	Çevrim Kenar İlişkisi	24

1.5.5.	Kesi Kenar İlişkisi	26
1.5.6.	Temel İlişki, Temel Kesi ve Temel Çevrim Matrisleri Arasındaki İlişkiler	30
1.5.7.	Düğüm Yol İlişkisi	32
1.5.8.	Lineer Vektör Uzayları	33
1.6.	Elektriksel Ağ Teorisi	34
1.6.1.	Kirchhoff Akım Kanunu	35
1.6.2.	Kirchhoff Gerilim Kanunu	35
1.6.3.	Ohm Kanunu	35
1.6.4.	Süperpozisyon Teoremi	36
1.6.5.	Devre Elemanları ve Fazör İlişkisi	37
1.6.6.	Empedans	40
1.6.7.	Admitans	41
1.7.	Elektrik Devreleri ve Graf Analiz Yöntemi	43
1.7.1.	Kol Akım ve Kol Gerilim Sistemi Eşitlikleri	45
1.7.2.	Çevre Sistemi Eşitlikleri	45
1.7.3.	Kesi Sistemi Eşitlikleri	53
1.8.	Sembolik Hesaplama	58
1.9.	Yorumlayıcılar	58
1.9.1.	Gramer Tasarımı	58
1.9.2.	Kelime Analizi	60
1.9.3.	Sözdizimsel Analiz	60
1.9.4.	Soyut Sözdizim Ağacı	60
1.9.5.	Anlamsal Analiz	61
1.10.	Literatür	61
1.11.	Elektrik Devreleri Analiz Yazılımları	62
1.12.	Tezin Kapsamı	62
2.	YAPILAN ÇALIŞMALAR	64
2.1.	Devre Tanımlama Dili	65
2.1.1.	Devre Tanımlama	65
2.1.2.	Devre Tanımlama Dilinin Grameri	68
2.1.3.	Devre Tanımlama Dilinin Kelimesel Analizi	68
2.1.4.	Devre Tanımlama Dilinin Sözdizimsel Analizi	69
2.1.5.	Devre Tanımlama Dilinin Anlamsal Analizi	70

2.2.	Geliştirilen Uygulamaların Tasarımı ve Uygulaması	73
2.2.1.	Geliştirilen Uygulamaların Mimarisi	73
2.2.2.	Devre Analizi	74
2.2.3.	Devre Temsili	93
2.2.4.	Çıktı Dokümanı Üretimi	94
2.2.5.	Eşdeğer Direnç Hesaplama	99
3.	BULGULAR VE İRDELEME	102
4.	SONUÇLAR	105
5.	ÖNERİLER	107
6.	KAYNAKLAR	109
ÖZGECN	1 İS	

Doktora Tezi

ÖZET

SEMBOLİK HESAPLAMA İLE ELEKTRİK DEVRELERİNİN ÇÖZÜMLENMESİ

Celal ATALAR

Karadeniz Teknik Üniversitesi Fen Bilimleri Enstitüsü Bilgisayar Mühendisliği Anabilim Dalı Danışman: Doç. Dr. Hüseyin PEHLİVAN 2021, 115 Sayfa

Bu çalışmanın amacı, doğru akım ve kararlı durumdaki alternatif akım devrelerinin analizini gerçekleştirmektir. Doğru akım için gerilim kaynağı, akım kaynağı ve direnç elemanlarını içeren devreler çözümlenmektedir. Alternatif akımda ise sinüzoidal gerilim kaynağı, sinüzoidal akım kaynağı, kapasitör, indüktör ve direnç elemanlarını içeren devrelerin kararlı durumdaki çözümleri gerçekleştirilir. Ayrıca, hem doğru akım hem de alternatif akım için toprak bağlantısı içeren devrelerin de analizi gerçekleştirilebilir. Analiz işlemlerine ek olarak elektrik devresinin şematik gösterimi de yapılmaktadır. Bir elektrik devresine ait bilgilerin alınabilmesi amacıyla devre tanımlama dili geliştirilmiştir. Bir metin dosyası içinde dil kurallarına göre elektriksel devre tanımlaması yapılabilmektedir. Geliştirilen dilin, kullanımının kolay ve anlaşılır olması sağlanmıştır. Literatürde yoğun olarak kullanılan düğüm analiz tekniğinin aksine çözüm aşamasında graf analiz tekniği kullanılmıştır. Graf analiz tekniğinin, bazı durumlarda düğüm analiz tekniğine göre çeşitli avantajlara sahip olduğu görülmüştür.

Anahtar Kelimeler: Devre analizi, e-öğrenme yazılımı, graf analizi, eğitim aracı, devre tanımlama dili

PhD. Thesis

SUMMARY

ANALYSIS OF ELECTRICAL CIRCUITS BY SYMBOLIC COMPUTATION

Celal ATALAR

Karadeniz Technical University The Graduate School of Natural and Applied Sciences Computer Engineering Graduate Program Supervisor: Doç. Dr. Hüseyin PEHLİVAN 2021, 115 Pages

The aim of this study is to analyze direct current and steady state alternating current circuits. For direct current, circuits containing voltage source, current source and resistor elements are analyzed. In alternating current, steady state solutions of circuits including sinusoidal voltage source, sinusoidal current source, capacitor, inductor and resistor elements are performed. Moreover, it is also possible to analyze circuits containing ground connection for both direct current and alternating current. In addition to the analysis process, a schematic representation of the electric circuit is also made. The circuit description language has been developed in order to get information belongs to an electric circuit. Electrical circuit definition can be made in a text file according to the language rules. It has been ensured that the developed language has easy to use and easily comprehensible. In the circuit analysis process, the solution stages are also listed in a flow. Unlike the nodal analysis technique, which is used extensively in the literature, the graph analysis technique was used in the solution phase. It has been observed that the graph analysis technique has some advantages over the nodal analysis technique in some cases.

Key Words: Circuit analysis, e-learning software, graph analysis, educational tool, circuit description language

ŞEKİLLER DİZİNİ

<u>Sayfa No</u>

Şekil 1.1.	Elektrik akım yönü	2
Şekil 1.2.	(a) DC devreleri için akım zaman grafiği (b) Sinüzoidal AC devreleri için akım zaman grafiği	3
Şekil 1.3.	Bir devre elemanı üzerinde oluşan voltaj	4
Şekil 1.4.	(a) Sinüzoid parametresine bağlı olarak sinüs fonksiyonu (b) Zamana bağlı olarak sinüs fonksiyonu	6
Şekil 1.5.	Farklı fazlarda $v_1 = V_m \sin \omega t$ ve $v_2 = V_m \sin(\omega t + \varphi) \sin \omega t$ sinüzoidleri	7
Şekil 1.6.	Kosinüs ve sinüs ile ilgili grafiksel bir yaklaşım (a) $\cos(\omega t - 90^{\circ}) = \sin \omega t$ (b) $\sin(\omega t + 180) = -\sin \omega t$	8
Şekil 1.7.	(a) $A\cos\omega t$ ve $B\sin\omega t$ birleşimi (b) $3\cos\omega t$ ve $-4\sin\omega t$ birleşimi	8
Şekil 1.8.	Karmaşık sayı $z = x + jy = r \angle \varphi$ 'nin gösterimi	10
Şekil 1.9.	(a) DC devrelerinde bağımsız gerilim kaynağı (b) DC devreleri için geliştirilen uygulamadaki bağımsız gerilim kaynağı (c) AC devrelerinde bağımsız gerilim kaynağı (d) AC devreleri için geliştirilen uygulamadaki bağımsız gerilim kaynağı	14
Şekil 1.10.	(a) DC devrelerinde bağımsız akım kaynağı (b) DC devreleri için geliştirilen uygulamadaki bağımsız akım kaynağı (c) AC devrelerinde bağımsız akım kaynağı (d) AC devreleri için geliştirilen uygulamadaki bağımsız akım kaynağı	15
Şekil 1.11.	(a) DC ve AC devrelerinde direnç gösterimi (b) Geliştirilen DC ve AC uygulamaları için direnç gösterimi	15
Şekil 1.12.	(a) Devrelerde indüktör gösterimi (b) Geliştirilen AC uygulamadaki indüktör gösterimi	16
Şekil 1.13.	(a) Devrelerde kapasitör gösterimi (b) Geliştirilen AC uygulamadaki kapasitör gösterimi	17
Şekil 1.14.	(a) Devrelerde topraklama gösterimi (b) Geliştirilen uygulamalardaki topraklama gösterimi	18
Şekil 1.15.	(a) Yönlü bir <i>G</i> grafı (b) <i>G</i> 'nin herhangi bir alt grafı (c) <i>G</i> 'nin açılım alt grafı	20
Şekil 1.16.	(a) Birleşik graf (b) Birleşik graf (c) Ayrık graf	20
Şekil 1.17.	(a) Yönlü bir <i>G</i> grafi	22
Şekil 1.18.	(a) Yönlü bir G grafı (b) G grafının açılım ağacı örnekleri	23
Şekil 1.19.	Yönlü bir G grafı ve çevrim yönleri gösterimi	24

Şekil 1.20.	Yönlü bir G grafi ve temel çevrim yönü gösterimleri	25
Şekil 1.21.	Yönlü bir G grafı ve kesi setleri	27
Şekil 1.22.	Yönlü bir G grafı ve kesi yönleri gösterimi	28
Şekil 1.23.	Yönlü bir G grafı ve temel kesi setleri gösterimi	30
Şekil 1.24.	(a) Yönlü bir G grafı (b) G açılım ağacı	33
Şekil 1.25.	Direnç için fazör diyagramı	37
Şekil 1.26.	İndüktör için fazör diyagramı	38
Şekil 1.27.	Kapasitör için fazör diyagramı	39
Şekil 1.28.	(a) Bir elektrik devresi (b) Devrenin graf gösterimi	43
Şekil 1.29.	Bir alternatif akım devresi	47
Şekil 1.30.	Şekil 1.29'daki alternatif akım devresinin graf gösterimi	47
Şekil 1.31.	(a) Bir elektrik devresi (b) Devreye ait graf gösterimi	49
Şekil 1.32.	Şekil 1.29'da gösterilen devrede bağımsız gerilim kaynağının kısa devre edilmesi sonucu oluşan yeni devreye ait graf gösterimi	52
Şekil 1.33.	Bir alternatif akım devresi örneği	55
Şekil 1.34.	Şekil 1.33'deki alternatif akım devresinin graf gösterimi	55
Şekil 2.1.	(a) Bir DC elektrik devresi (b) Devre tanımlama dili için devre elemanlarının ve düğümlerin adlandırılması (c) Devreye ait devre tanımlama dili	66
Şekil 2.2.	(a) Bir AC elektrik devresi (b) Devre tanımlama dili için devre elemanlarının ve düğümlerin adlandırılması (c) Devreye ait devre tanımlama dili	67
Şekil 2.3.	Şekil 2.1.(a)'da verilen DC elektrik devresini Şekil 2.1.(c)'ye göre temsil eden yönlendirilmiş graf	71
Şekil 2.4.	Şekil 2.2.(a)'da verilen AC elektrik devresini Şekil 2.2.(c)'ye göre temsil eden yönlendirilmiş graf	71
Şekil 2.5.	DC ve AC devreleri için geliştirilen uygulamaların çalışma mekanizması	74
Şekil 2.6.	Uygulama ara yüzündeki analiz işlemi seçenekleri	75
Şekil 2.7.	Şekil 2.1.(a) devresi için açılım ağacı	77
Şekil 2.8.	Şekil 2.2.(a) devresi için açılım ağacı	77
Şekil 2.9.	Şekil 2.1.(a)'daki DC devresi temsili	93
Şekil 2.10.	Şekil 2.2.(a)'daki AC devresi temsili	94
Şekil 2.11.	Şekil 2.1.(a)'daki DC devresi için nihai sonuçlar	95

Şekil 2.12.	Şekil 2.1.(a)'daki DC devresi için "I1" baz alınarak gerçekleştirilen çözüm	96
Şekil 2.13.	Şekil 2.1.(a) DC devresi için "V1" baz alınarak gerçekleştirilen çözüm	97
Şekil 2.14.	Şekil 2.2.(a)'daki AC devresi için gerçekleştirilen çözüm	99
Şekil 2.15.	 (a) Açık bir elektrik devresi (b) Devrenin DTD tanımlamasının yapılması için devre elemanlarının ve düğümlerinin adlandırılması (c) Devrenin DTD tanımlaması (d) Devrenin "N1" ve "N2" düğümleri arasındaki eşdeğer direncinin hesaplanması için yerleştirilen akım kaynağı ile birlikte olan gösterimi 	100
Sekil 2.16.	Sekil 2.15.(a)'daki devre icin gerçekleştirilen eşdeğer direnç analizi	101

TABLOLAR DİZİNİ

<u>Sayfa No</u>

Tablo 1.1.	Sinüzoid fazör dönüşümleri	12
Tablo 1.2.	Zaman alanı frekans alanı gerilim akım ilişkileri	40
Tablo 1.3.	Pasif devre elemanları için empedans değerleri	41
Tablo 1.4.	Pasif devre elemanları için admitans değerleri	42
Tablo 1.5.	Dört temel işlemi içeren dile ait gramer yapısı	59
Tablo 2.1.	EBNF gösterimi kullanılarak AC devreleri için geliştirilen devre tanımlama dilinin k=1 alınarak oluşturulan LL ₍₁₎ grameri	68
Tablo 2.2.	JavaCC belirtim biçimi kullanılarak DTD dili için token sınıfı tanımlamaları	69
Tablo 2.3.	JavaCC belirtim biçimi kullanılarak LL ₍₁₎ ayrıştırıcısına ait bazı metot tanımlamaları	70
Tablo 2.4.	Devrenin graf veri yapısını oluşturmak için bazı yöntemlerin geliştirilmiş tanımlamaları	72
Tablo 2.5.	Bir elektrik devresine ait grafta bulunan bağlı olmayan devre elemanlarını kaldıran bir kod bloğu	73
Tablo 2.6.	Şekil 2.2.(a)'daki AC devresi için gerçekleştirilen çözümü LaTeX dilindeki çıktı dokümanı	98

SEMBOLLER DİZİNİ

AC	:	Alternatif Akım (Alternating Current)
BNF	:	Backus Naur Form
DC	:	Doğru Akım (Direct Current)
EBNF	:	Extended Backus Naur Form
EDT	:	Elektrik devre teorisi
Α	:	Temel ilişki matrisi
A_{a}	:	İlişki matrisi
b	:	Graftaki kenar sayısı
В	:	Temel çevrim matrisi
Ba	:	Çevrim matrisi
$B_{ m f}$		Temel çevrim matrisi
\sqrt{B}	:	G grafinın B uzayı
с	-	Graftaki bileşen sayısı
С	4	Kapasitör
Ε	:	Kol gerilim kaynak vektörü
Em	:	Temel çevrim gerilim kaynak vektörü
$E_{(s)}$:	Kol gerilim kaynak vektörü
f	:	Frekans
F	:	Farad
G	:	Graf
Н	:	Henry
Ι	:	DC devrelerde akım temsilinde kullanılan sembol
Ι	:	Kol akım vektörü
Ī	:	Sinüzoidal bir akımın fazör gösterimi
Im	:	Temel çevrim akım vektörü
$I_{(s)}$:	Kol akım vektörü
i	:	AC devrelerde akım temsilinde kullanılan sembol
J	:	Kol akım kaynak vektörü
$J_{ m c}$:	Temel kesi akım kaynak vektörü

$J_{(\mathrm{s})}$:	Kol akım kaynak vektörü
$J_{ m n}$:	Düğüm akım kaynak vektörü
L	:	İndüktör
LL	:	Soldan sağa ayrıştırma
LR	:	Sağdan sola ayrıştırma
m	:	Grafin geçersizliği (nullity)
М	:	İki indüktörün birbirini etkileyerek oluşturduğu indüktans
n	:	Graftaki düğüm sayısı
р	:	Güç
Q	:	Temel kesi matrisi
Q_{a}	:	Kesi matrisi
Q_{f}	:	Temel kesi matrisi
√Q	:	G grafinin Q uzayı
r		Grafin derecesi (rankı)
R	:	Direnç
Т		Periyot
$U_{ m m}$. :	Temel çevrim matrisinde kirişlerin oluşturdu birim matris
$U_{ m r}$:	Temel kesi matrisinde dalların oluşturduğu birim matris
v	:	AC devrelerde gerilim temsilinde kullanılan sembol
V	:	DC devrelerde gerilim temsilinde kullanılan sembol
V	:	Kol gerilim vektörü
$V_{ m c}$:	Temel kesi gerilim vektörü
$V_{ m m}$:	Sinüzoidal gerilimin genliği
$V_{ m n}$:	Düğüm gerilim vektörü
$V_{(\mathrm{s})}$:	Kol gerilim vektörü
$\overline{\mathbf{v}}$:	Sinüzoidal bir gerilimin fazör gösterimi
Y	:	Kol admitans matrisi
$Y_{\rm c}$:	Temel kesi admitans matrisi
Yn	:	Düğüm admitans matrisi
$Y_{(s)}$:	Kol admitans matrisi
Z	:	Karmaşık sayı
Z	:	Kol empedans matrisi
$Z_{ m m}$:	Temel çevrim empedans matrisi

$Z_{(s)}$:	Kol empedans matrisi
φ	:	Faz
Ω	:	Ohm
ω	:	Açısal frekans



1. GENEL BİLGİLER

1.1. Giriş

Elektrik devre teorisi (EDT), elektrik ve elektronik mühendisliği müfredatındaki birçok dersin temelini oluşturmaktadır ve bu yüzden öğrenciler için en önemli derslerden biridir. EDT, temel devre elemanlarını içeren doğru akım (DC) ve alternatif akım devrelerinin (AC) analizlerinin incelendiği bir derstir. Dersin başında genel olarak, devre teorisinin ana temelleri, içerdiği önemli yasalar açıklanır ve daha sonra öğrenciler bu teorik bilgilerle ilgili örnek soruları çözerek gerçek hayattaki devrelere hazırlanırlar. Öğrenciler, bu tür devrelerin analizi ve çözümünde bilgi ve becerilerini geliştirmek için çok amaçlı bir öğrenme süreci ile karşı karşıya kalırlar. Çoğu lisans öğrencisi için, bu tür devreleri öğrenmek ve analiz etmek zor bir süreçtir.

1.2. Elektriksel Büyüklükler

Elektriksel yük, maddenin atomik parçacıklarının elektriksel bir özelliğidir ve coulomb cinsinden ölçülmektedir. Elektriksel yük temel olarak bütün elektriksel olguları açıklamak için bir kavram olarak değerlendirilebilir.

Maddenin yapı taşı olan atomlar; nötron, proton ve elektronlardan oluşmaktadır. Elektron üzerindeki elektriksel yükün negatif ve 1.602 x 10⁻¹⁹ coulomb büyüklüğünde olduğu, protonun ise aynı büyüklükte pozitif yük taşıdığı bilinmektedir. Yükün korunması kanununa göre bir yük, oluşturulamaz veya yok edilemez yalnızca transfer edilebilir [1]. Bu nedenle bir sistemde bulunan elektriksel yükün toplamı sabittir.

1.2.1. Akım

Metallerde pozitif yükler atom çekirdeğinde sabit kalırken, elektronlar hareket eden yüklerdir. Yarı iletkenlerde ise kullanılan katkı maddesine bağlı olarak hareketli yükler pozitif veya negatif olabilir. Pozitif ve negatif yükler, bir pilde aynı anda bulunabilirler ve pozitif yüklerin hareketi de ters yönde olmak üzere negatif yükler ile aynı etkiye sahiptir. Bu yük hareketine elektrik akımı denir ve genellikle *I* gösterilir. Elektrik akım yönü, pozitif veya negatif yüklerin akışı şeklinde olabileceğinden bir standart belirlemek zorunlu hale gelmiştir ve pozitif yüklerin hareket yönü (pozitif uçtan negatif uca doğru) olarak kabul edilmiştir [2]. Şekil 1.1'de bir batarya veya pil içeren elektrik devresi için akım yönü gösterilmiştir.

Elektrik akımı, bir iletkenin belirli bir kesitinden birim zamanda geçen yük miktarı olarak tanımlanır ve amper cinsinden ölçülür.



Şekil 1.1. Elektrik akım yönü

Elektriksel yükün q, zamanın t ve akımın i ile gösterildiği bağıntı (1.1)'de gösterilmiştir.

$$i = \frac{dq}{dt} \tag{1.1}$$

Eğer kesitten bir saniyede 1 coulomb yük geçerse, akım şiddeti 1 amper olur. (1.1)'deki bağıntıdan hareketle, t ve t_0 aralığında iletilen yükü hesaplamak için içler dışlar çarpımından sonra her iki tarafın integrali alınarak (1.2) bağıntısı elde edilir.

$$q = \int_{t_0}^{t} i dt \tag{1.2}$$

(1.1) bağıntısı, akımın sabit değerli bir fonksiyon olmak zorunda olmadığının göstergesidir. Akımın zamana bağlı olarak değişebilen farklı türleri olabilir. Akım, eğer zamanla değişmiyor ve sabit kalıyorsa DC olarak, eğer zamanla değişiyorsa AC olarak adlandırılır. Şekil 1.2.(a)'da DC devreleri için, Şekil 1.2.(b)'de ise sinüzoidal AC devreleri için akım zaman grafiği verilmiştir. AC devreleri için kare, üçgen gibi başka dalga formları

da mevcuttur fakat bu çalışmada yalnızca yaygın olarak kullanılan sinüzoidal dalga formu dikkate alınmıştır. Akım genellikle, DC devreleri için *I*, AC devreleri için ise *i* harfi ile gösterilir.



Şekil 1.2. (a) DC devreleri için akım zaman grafiği (b) Sinüzoidal AC devreleri için akım zaman grafiği

1.2.2. Gerilim

Elektriksel yüklerin hareketini sağlamak için bir enerji gerekir. Bu enerji harici bir elektromotor kuvvet tarafından sağlanır. Elektromotor kuvvet aynı zamanda voltaj veya potansiyel fark olarak da bilinir. Pil veya batarya elektromotor kuvvetin tipik örneklerinden biridir. Elektrik devrelerinde a ve b gibi iki nokta arasındaki voltaj, bir birim elektrik yükünün a'dan b'ye gitmesi için gereken enerjidir ve volt cinsinden ölçülür. Enerji ise joule cinsinden ölçülen bir büyüklüktür. Eğer 1 coulomb yükü, a noktasından b noktasına iletmek için 1 joule enerji gerekiyorsa, voltaj 1 volt olur.

Enerjinin w, elektriksel yükün q ve voltajın v ile gösterildiği bağıntı (1.3)'de gösterilmiştir.

$$v = \frac{dw}{dq} \tag{1.3}$$

Şekil 1.3 a ve b noktalarına bağlı bir devre elemanı üzerinde oluşan voltajı gösterir. Şekildeki + ve – işaretleri referans yönünü veya polariteyi belirlemek için kullanılır. Gerilim genellikle, DC devreleri için V harfi ile AC devreleri için ise *v* simgesi ile gösterilir.



Şekil 1.3. Bir devre elemanı üzerinde oluşan voltaj

1.2.3. Güç ve Enerji

Akım ve gerilim elektrik devreleri için iki temel büyüklük olmasına rağmen kendi başlarına yeterli değillerdir.

Çeşitli sebeplerle, bir elektrik aygıtının ne kadar güç kullanabileceğinin bilinmesi gerekir. Örneğin, 110 watt'lık bir ampulün, 80 watt'lık ampulden daha fazla ışık verdiği bilinen bir gerçektir.

Bir başka önemli ihtiyaç ise harcanan enerjinin miktarıdır. Elektrik faturası tutarının belirlenmesi işlemi, harcanan enerji üzerinden hesaplanarak gerçekleştirilir.

Devre analizinde güç ve enerji iki önemli büyüklük olarak karşımıza çıkmaktadır. Güç, harcanan veya emilen enerjinin zamana oranıdır ve watt cinsinden ölçülür. Enerjinin w, gücün p ve zamanın t ile gösterildiği bağıntı (1.4)'de gösterilmiştir.

$$p = \frac{dw}{dt} \tag{1.4}$$

(1.5)'deki güç bağıntısı, zaman içinde değişen bir miktarda olabileceğinden anlık güç olarak adlandırılır. Bir devre elemanı tarafından harcanan veya sağlanan gücün, ilgili eleman üzerinden geçen akım ile gerilimin çarpımından elde edildiği görülmektedir.

$$p = v * i \tag{1.5}$$

Enerjinin korunumu yasasından hareketle, zamanın herhangi *t* anında bir elektrik devresindeki güçlerin cebirsel toplamı sıfır olmak zorundadır [3]. Bu aynı zamanda toplam üretilen gücün, toplam tüketilen güce de eşit olduğunun bir göstergesidir.

1.2.4. Sinüzoidler, Frekans ve Faz

Bir sinüs sinyali veya sinüzoid, sinüs veya kosinüs fonksiyonu biçiminde olan bir sinyaldir [4]. En yaygın olarak kullanılan dalga formu olması sebebiyle, sinüzoidal akım genellikle alternatif akım olarak da adlandırılır. Düzenli zaman aralıklarında tersine dönen sinüzoidal alternatif akım dönüşümlü olarak pozitif ve negatif değerlere sahiptir [5]. Sinüzoidal akım veya gerilim kaynağı tarafından sürülen devrelere AC devreleri denir.

Sinüzoidal dalganın önemli olmasının bazı temel sebepleri vardır. Bu sebepler aşağıdaki şekilde sıralanabilir [6].

Doğadaki birçok olay karakteristik olarak sinüzoidaldir. Bir ipin titreşiminde, bir sarkacın hareketinde sinüzoidal varyasyon görülür.

Sinüzoidal bir dalganın üretilmesi ve iletilmesi kolaydır.

> Periyodik sinyallerin analizinde önemli bir role sahiptir.

Matematiksel olarak ele alınmaları kolaydır.

Bir sinüs sinyali (1.6)'daki gibi verilirse ilgili bağıntıda $V_{\rm m}$ sinüs dalgasının genliğini, ω radyan cinsinden açısal frekansını ve ωt sinüzoid parametresini ifade eder [7].

$$v_{(t)} = V_m \sin \omega t \tag{1.6}$$

Bir çemberde, yarıçap uzunluğundaki yay parçasını gören merkez açıyı ölçmek için kullanılan ölçü birimine radyan adı verilir [8]. Çemberde tam bir turun radyan cinsinden büyüklüğü, çemberin çevresinin yarıçapına bölümünden elde edilir. Çemberin çevresi 2π r olduğundan, tam bir turun radyan cinsinden karşılığı 2π olur. Derece cinsinden çemberde tam bir turun karşılığının 360 olduğu bilinmektedir. Böylece (1.7) bağıntısı elde edilir ve radyan derece dönüşümünde kullanılır.

$$2\pi = 360 \Rightarrow \pi = 180 \Rightarrow 1 \, rad = \frac{180}{\pi} \tag{1.7}$$

(1.6)'daki sinüzoid, Şekil 1.4.(a)'da sinüzoid parametresinin bir fonksiyonu, Şekil 1.4.(b)'de ise zamanın bir fonksiyonu olarak verilmiştir. Şekilden de açıkça görüleceği üzere sinyal her T anında kendini tekrar etmektedir. Bu sebeple T, sinüzoidin periyodu olarak adlandırılır. Bu bilgilerden hareketle, (1.8) bağıntısı elde edilir.



Şekil 1.4. (a) Sinüzoid parametresine bağlı olarak sinüs fonksiyonu (b) Zamana bağlı olarak sinüs fonksiyonu

$$\omega T = 2\pi \Rightarrow T = \frac{2\pi}{\omega} \tag{1.8}$$

Periyot, dalga formunun kendini tekrar etmesi için geçen sürenin saniye cinsinden karşılığıdır. Bu miktarın tersi, sinüzoidin sıklık frekansı (*f*) olarak da bilinen saniye başına oluşan döngü sayısıdır ve birimi Hertz (Hz)'dir [9]. Böylece (1.9) bağıntısı elde edilir.

$$f = \frac{1}{T} \tag{1.9}$$

(1.8) ve (1.9) bağıntıları aracılığıyla (1.10) bağıntısı rahatlıkla elde edilir.

$$\omega = 2\pi f \tag{1.10}$$

Sinüzoidler için daha genel bir ifade olarak kullanılan (1.11)'deki bağıntıda sinüzoid parametresinin ($\omega t + \varphi$) içerisindeki φ , faz (phase) olarak adlandırılır ve radyan veya derece cinsinden olabilir. AC devreleri için geliştirilen uygulama içinde faz bilgisi derece olarak alınmaktadır.

$$v_{(t)} = V_m \sin(\omega t + \varphi) \tag{1.11}$$

(1.6) bağıntısındaki denklemi v_1 , (1.11) bağıntısındaki denklemi v_2 olarak adlandıralım. Şekil 1.5'te ilk olarak v_2 'nin başladığı görülmektedir. Dolayısıyla v_2 'nin v_1 'den φ derece ilerde (leading) olduğu veya v_1 'in v_2 'den φ derece geride (lagging) olduğu görülmektedir [10]. Eğer φ sıfıra eşitse, her ikisi de aynı fazda (in phase) olurlar. Bunun bir sonucu olarak her iki sinyalde en yüksek ve en düşük noktalarına aynı zamanda ulaşırlar. φ 'nin sıfır olmadığı durumda iki sinyalin farklı fazlarda (out of phase) olduğu söylenir.



Şekil 1.5. Farklı fazlarda $v_1 = V_m \sin \omega t$ ve $v_2 = V_m \sin(\omega t + \varphi) \sin \omega z$ oidleri

Bir sinüzoidi, pozitif genliklerle sinüs veya kosinüs olarak ifade etmek mümkündür. (1.12)'de verilen bağıntılar yoluyla bu işlemler gerçekleştirilebilir [11]. AC devreleri için geliştirilen uygulamada sonuçların gösteriminde kosinüs form kullanılmıştır.

$$\sin(A \pm B) = \sin A \cos B \pm \cos A \sin B$$

$$\cos(A \pm B) = \cos A \cos B \mp \sin A \sin B$$
(1.12)

(1.12)'de verilen bağıntılar kullanılarak bir sinüzoid, sinüs formundan kosinüse veya kosinüs formdan sinüs forma dönüştürülebilir. İlgili bağıntılar (1.13)'de gösterilmiştir.

$$\sin(\omega t \pm 180^{\circ}) = -\sin \omega t \quad , \quad \cos(\omega t \pm 180^{\circ}) = -\cos \omega t$$

$$\sin(\omega t \pm 90^{\circ}) = \pm \cos \omega t \quad , \quad \cos(\omega t \pm 90^{\circ}) = \mp \sin \omega t$$
(1.13)

(1.12) ve (1.13) bağıntılarında trigonometrik tanımlamaların kullanımına alternatif olarak sinüzoidleri ilişkilendirmek veya karşılaştırmak için grafiksel yaklaşım kullanılabilir. Şekil 1.6.(a)'da yatay eksen kosinüsün büyüklüğünü, dikey eksen ise sinüsün büyüklüğünü gösterir. Açı, yatay eksenden saat yönünün tersine pozitif olacak şekilde ölçülür.

Grafik tekniği, iki sinüzoidi ilişkilendirmek için kullanılabilir. Şekil 1.6.(a)'dan görüleceği üzere, $\cos \omega t$ parametresinden 90 derece çıkarılması $\sin \omega t$ parametresini verir ve $\cos(\omega t-90^\circ)=\sin \omega t$ ifadesi yazılabilir. Benzer şekilde, Şekil 1.6.(b)'de gösterildiği gibi sin ωt parametresine 180° eklenmesi -sin ωt parametresini verir ve $\sin(\omega t+180)=-\sin \omega t$ ifadesi yazılır.



Şekil 1.6. Kosinüs ve sinüs ile ilgili grafiksel bir yaklaşım (a) $\cos(\omega t - 90^{\circ}) = \sin \omega t$ (b) $\sin(\omega t + 180) = -\sin \omega t$

Grafik tekniği, biri sinüs diğeri kosinüs formunda olmak üzere aynı frekanstaki iki sinüzoidi toplamak için de kullanılabilir. A $\cos \omega t$ ve B $\sin \omega t$ gibi iki tane sinüzoidi birbirine eklerken, Şekil 1.7.(a)' da görüleceği üzere; A $\cos \omega t$ 'nin, B ise $\sin \omega t$ 'nin büyüklüğüne karşılık gelmektedir. Kosinüs formunda elde edilen sinüzoidin büyüklüğü ve parametresi üçgen üzerinden kolayca elde edilebilir [12]. İlgili bağıntılar (1.14)'de gösterilmiştir.



Şekil 1.7. (a) $A\cos\omega t$ ve $B\sin\omega t$ birleşimi (b) $3\cos\omega t$ ve $-4\sin\omega t$ birleşimi

$$A\cos \omega t + B\sin \omega t = C \cos(\omega t - \varphi)$$

$$C = \sqrt{A^2 + B^2} , \quad \varphi = \tan^{-1} \frac{B}{A}$$
(1.14)

Şekil 1.7.(b)'deki $3\cos \omega t$ ve $-4\sin \omega t$ sinüzoidlerinin birleşimi $5\cos(\omega t + 53,13)$ olarak elde edilir. Trigonometrik tanımlamalar ile (1.12) ve (1.13) bağıntıları karşılaştırıldığında, grafiksel yaklaşım ezberlemeyi ortadan kaldırır. Öte yandan ilerleyen konularda göreceğimiz karmaşık sayılar için verilen eksenleri, sinüs ve kosinüs eksenleri ile karıştırmamak gerekir.

1.2.5. Fazörler

Bir sinüzoidin genlik ve fazını temsil eden karmaşık sayıya fazör denir [13]. Sinüzoidler, sinüs ve kosinüs fonksiyonlarından çalışmak için daha uygun olan fazörler açısından kolayca ifade edilir. Fazörler, sinüzoidal kaynaklar tarafından sürülen doğrusal devrelerin analiz edilmesinde basit bir araç sağlar. Fazörler kullanılarak AC devrelerinin çözümlenmesi kavramı ilk kez Charles Steinmetz tarafından belirtilmiştir [14]. Fazörleri tanımlayıp devre analizine uygulanışlarına geçmeden önce, karmaşık sayıların iyi bir şekilde anlaşılması gerekir.

Karmaşık bir sayı olan z dikdörtgensel formda (1.15)'teki gibi ifade edilir. İlgili bağıntıda $j = \sqrt{-1}$ olmak üzere, x karmaşık sayının gerçel kısmına, y sanal kısmına denk gelir [15].

$$z = x + jy \tag{1.15}$$

Bu bağlamda, *x* ve *y* değişkenleri iki boyutlu vektör analizindeki gibi bir konumu değil, karmaşık düzlemdeki *z*'nin gerçel ve sanal kısımlarını temsil ederler. Bununla birlikte, karmaşık sayılar üzerinde gerçekleştirilen işlemler ile iki boyutlu vektörler üzerinde gerçekleştirilen işlemler arasında benzerlikler bulunmaktadır.

Kompleks sayılar dikdörtgensel form dışında, polar veya üstel formda da ifade edilebilir. Polar form gösterimi (1.16)'da, üstel form gösterimi ise (1.17)'de belirtilmiştir.

$$z = r \angle \varphi \tag{1.16}$$

(1.16) ve (1.17) bağıntılarında *r* karmaşık sayı *z*'nin büyüklüğüne, φ ise karmaşık sayı *z*'nin fazına karşılık gelmektedir.

$$z = r e^{j\varphi} \tag{1.17}$$

Dikdörtgensel form ile polar form arasındaki ilişkiler Şekil 1.8'de gösterilmiştir.



Şekil 1.8. Karmaşık sayı $z = x + jy = r \angle \varphi$ 'nin gösterimi

Şekil 1.8'de x ekseni karmaşık sayının gerçel kısmını, y ekseni ise karmaşık sayının sanal kısmını temsil etmektedir. Eğer x ve y değerleri bilinirse r ve φ değerlerinin kolayca elde edilebileceği bağıntılar (1.18)'de belirtilmiştir.

$$r = \sqrt{x^2 + y^2}$$
, $\varphi = \tan^{-1}\frac{y}{x}$ (1.18)

Öte yandan eğer r ve φ değerleri biliniyorsa, x ve y'nin elde edilebileceği bağıntılar (1.19)'da belirtilmiştir.

$$x = r \cos \varphi$$
, $y = r \sin \varphi$ (1.19)

Belirtilen bağlantılar aracılığıyla bir karmaşık sayı (1.20)'deki gibi belirtilebilir.

$$z = x + jy = r \angle \varphi = r e^{j\varphi} = r(\cos \varphi + j \sin \varphi)$$
(1.20)

Karmaşık sayılar üzerinde toplama ve çıkarma işlemi yaparken dikdörtgensel form kullanmak kolaylık sağlarken, çarpma ve bölme işlemlerinde ise polar form tercih edilir.

 $z_1=x_1+jy_1$ ve $z_2=x_2+jy_2$ gibi iki karmaşık sayının toplama, çıkarma, çarpma ve bölme işlemleri (1.21)'de belirtilmiştir.

$$z_{1} + z_{2} = (x_{1} + x_{2}) + j(y_{1} + y_{2})$$

$$z_{1} - z_{2} = (x_{1} - x_{2}) + j(y_{1} - y_{2})$$

$$z_{1}z_{2} = r_{1}r_{2}\angle(\varphi_{1} + \varphi_{2})$$

$$\frac{z_{1}}{z_{2}} = \frac{r_{1}}{r_{2}}\angle(\varphi_{1} - \varphi_{2})$$
(1.21)

Fazör gösterim fikri temelde Euler özdeşliğine dayanır ve ilgili bağıntı (1.22)'de belirtilmiştir [16].

$$e^{\pm j\varphi} = \cos\varphi \pm j\sin\varphi \tag{1.22}$$

Euler özdeşliğindeki $\cos \varphi$ ve $\sin \varphi$ kısımları, $e^{j\varphi}$ karmaşık sayısının gerçel ve sanal kısımlarıdır ve ilgili bağıntılar (1.23)'de belirtilmiştir.

$$\cos \varphi = Re\{e^{j\varphi}\}$$

$$\sin \varphi = Im\{e^{j\varphi}\}$$
(1.23)

 $v_{(t)}=V_{\rm m}\cos(\omega t + \varphi)$ gibi bir sinüzoid için, 1.23 bağıntısı kullanılarak $v_{(t)}$ (1.24)'deki gibi belirtilebilir. İlgili bağıntıda \overline{V} gösterimi $v_{(t)}$ sinüzodinin fazör gösterimidir. Daha öncede belirtildiği üzere fazör, bir sinüzoidin genlik ve faz bilgisini içeren bir karmaşık sayıdır. (1.24) bağıntısı içindeki $\overline{V}e^{jwt}$ ifadesi t=0 anında \overline{V} fazörü ile aynı değere sahiptir. Fakat tarttıkça $\overline{V}e^{jwt}$ ifadesinin değeri açısal hıza bağlı olarak değişecektir.

$$v_{(t)} = V_m \cos(\omega t + \varphi) = V_m Re\{e^{j(\omega t + \varphi)}\}$$
$$= V_m Re\{e^{jwt}e^{j\varphi}\} = Re\{V_m e^{j\varphi}e^{jwt}\} \Rightarrow$$
$$v_{(t)} = Re\{\overline{V}e^{jwt}\} \quad , \quad \overline{V} = V_m e^{j\varphi}$$
(1.24)

Bir sinüzoid bir fazör ile temsil edildiğinde, e^{jwt} terimi üstü kapalı olarak mevcuttur. Dolayısıyla fazörlerle çalışırken, fazörün frekansı olan ω 'yi akılda tutmak gereklidir. Aksi halde işlemler ciddi hatalar içerir.

Herhangi bir fazörle ilgili sinüzoidi elde etmek için, fazörün zaman faktörü (e^{jwt}) ile çarpımının gerçel kısmının alınması gerektiği (1.24) bağıntısından görülebilmektedir.

Bir sinüzoidle ilgili fazörü elde etmek için, öncelikli olarak sinüzoid kosinüs formunda belirtilir. Böylece sinüzoid karmaşık sayının gerçel kısmı olarak yazılabilir. Elde edilen ifadeden zaman faktörü (e^{jwt}) çıkarıldığında geriye kalan kısım sinüzoidin fazörüdür. Zaman faktörü devre dışı bırakılarak, sinüzoid zaman alanından fazör alanına geçirilmiş olur. Dönüşümler çift yönlü olmak üzere (1.25) bağıntısında gösterilmiştir.

$$v_{(t)} = V_m \cos(\omega t + \varphi) \iff \overline{V} = V_m \angle \varphi$$

Zaman Alanı Gösterimi Fazör Alanı Gösterimi (1.25)

Sinüs ve kosinüs formlarında gerilimi ve akımı tanımlamak için kullanılan sinüzoidlerin çift yönlü olmak üzere zaman alanı fazör alanı dönüşümleri Tablo 1.1'de verilmiştir.

Tablo 1.1 Sinüzoid	fazör dö	önüşümleri
--------------------	----------	------------

Zaman Alanı Gösterimi	Fazör Alanı Gösterimi
$V_{\rm m}\cos(\omega t + \varphi)$	$V_{ m m} \measuredangle arphi$
$V_{\rm m}\sin(\omega t + \varphi)$	$V_{\rm m} \angle (\varphi - 90^\circ)$
$I_{\rm m}\cos(\omega t + \varphi)$	$I_{ m m} ot \! < \! \varphi$
$I_{\rm m}\sin(\omega t+\varphi)$	$I_{\rm m} \angle (\varphi - 90^\circ)$

(1.25) bağıntısında, ω değeri sabit olduğundan zaman faktörü olan e^{jwt} terimi gizlenerek fazör alanı gösteriminde açıkça belirtilmemiştir. Fakat sonuç ω değerine dayanmaktadır. Bu sebeple fazör alanı, frekans alanı olarak da bilinmektedir.

 $v_{(t)} = V_{\rm m} \cos(\omega t + \varphi)$ sinüzoidinin türevi alınıp dönüşümlerle (1.26) bağıntısı elde edilir.

$$\frac{dv}{dt} = -\omega V_m \sin(\omega t + \varphi) = -\omega \cos(\omega t + \varphi - 90^\circ)$$

$$= -\omega Re\{V_m e^{jwt} e^{j\varphi} e^{-j90^\circ}\} = -\omega(-j)Re\{V_m e^{jwt} e^{j\varphi}\}$$

$$= Re\{j\omega V_m e^{j\varphi} e^{jwt}\} = Re\{j\omega \overline{V} e^{jwt}\}$$
(1.26)

(1.26) bağıntısı $v_{(t)}$ 'nin türevinin fazör alanına Vj ω olarak geçtiğini göstermektedir. Benzer şekilde $v_{(t)}$ 'nin integrali $\overline{V}/j\omega$ olarak geçmektedir. Zaman alanı ile fazör alanı arasındaki dönüşümler çift yönlü olmak üzere (1.27) bağıntısında belirtilmiştir.

$$\frac{dv}{dt} \Leftrightarrow j\omega \overline{V} \quad , \quad \int vdt \Leftrightarrow \frac{\overline{V}}{j\omega}$$
 (1.27)

(1.27) bağıntısı, başlangıç değerlerinin bilinmesinin gerekli olmadığı kararlı durumdaki çözümü bulmakta oldukça kullanışlıdır. Bu fazörlerin en önemli uygulamalarından biridir. Bir diğer önemli uygulaması ise, aynı frekanstaki sinüzoidlerin toplanması işleminde kullanılabilmesidir.

1.3. Devre Elemanları

Elektrik devreleri, doğrusal ve doğrusal olmayan şeklinde ikiye ayrılabilir. Doğrusal elektrik devrelerinde, devre elemanlarının değerleri sabittir ve zamanla değişmez. Bir devrenin doğrusal olabilmesi için doğrusal olmayan devre elemanlarını (diyot, transistor veya demir çekirdekli herhangi bir iletken) içermemesi gerekir.

Devre elemanları da temel olarak aktif ve pasif olmak üzere ikiye ayrılabilir. Devrede enerji üreten batarya, pil ve üreteçler aktif devre elemanları olarak nitelendirilirler. Direnç, kapasitör ve indüktör gibi devre elemanları ise enerji harcarlar ve dolayısıyla pasif devre elemanları olarak adlandırılırlar. Bu çalışma kapsamında doğrusal devre elemanları olan bağımsız gerilim kaynağı, bağımsız akım kaynağı, direnç, kapasitör ve indüktör içeren devreler incelenecektir. DC devrelerinde kapasitör açık devre, indüktör kısa devre özelliği gösterdiğinden, ilgili devre elemanları DC analiz sürecine eklenmemiştir [17]. AC devrelerinde ise yukarıda belirtilen tüm devre elemanları analiz sürecine dahil edilmiştir.

1.3.1. Bağımsız Gerilim Kaynağı

Aktif bir devre elemanıdır. Genellikle DC için V, AC için v ile gösterilir birimi volttur [18]. Şekil 1.9.(a)'da DC devrelerindeki gösterimi, Şekil 1.9.(b)'de DC devreleri için geliştirilen uygulamadaki gösterimi, Şekil 1.9.(c)'de AC devrelerindeki gösterimi ve Şekil 1.9.(d)'de AC devreleri için geliştirilen uygulamadaki gösterimi yer almaktadır. Bağımsız gerilim kaynağı aktif bir devre elemanı olduğundan güç üretir.



Şekil 1.9. (a) DC devrelerinde bağımsız gerilim kaynağı (b) DC devreleri için geliştirilen uygulamadaki bağımsız gerilim kaynağı (c) AC devrelerinde bağımsız gerilim kaynağı (d) AC devreleri için geliştirilen uygulamadaki bağımsız gerilim kaynağı

1.3.2. Bağımsız Akım Kaynağı

Aktif bir devre elemanıdır. Genellikle DC için I, AC için *i* ile gösterilir birimi amperdir [18]. Şekil 1.10.(a)'da DC devrelerindeki gösterimi, Şekil 1.10.(b)'de DC devreleri için geliştirilen uygulamadaki gösterimi, Şekil 1.10.(c)'de AC devrelerindeki gösterimi ve Şekil 1.10.(d)'de AC devreleri için geliştirilen uygulamadaki gösterimi bulunmaktadır. Bağımsız akım kaynağı aktif bir devre elemanı olduğundan güç üretir.



Şekil 1.10. (a) DC devrelerinde bağımsız akım kaynağı (b) DC devreleri için geliştirilen uygulamadaki bağımsız akım kaynağı (c) AC devrelerinde bağımsız akım kaynağı (d) AC devreleri için geliştirilen uygulamadaki bağımsız akım kaynağı

1.3.3. Direnç

Pasif bir devre elemanıdır. Genellikle *R* ile gösterilir ve birimi ohm (Ω) 'dur [19]. Şekil 1.11.(a)'da direncin devrelerdeki gösterimi, Şekil 1.11.(b)'de ise geliştirilen uygulamalardaki gösterimi belirtilmiştir.



Şekil 1.11. (a) DC ve AC devrelerinde direnç gösterimi (b) Geliştirilen DC ve AC uygulamaları için direnç gösterimi

Direnç için gerilim ve akım bağıntıları (1.28)'da verilmiştir. İlgili bağıntılarda gerilim $v_{(t)}$, akım $i_{(t)}$ ve direnç değeri *R* ile ifade edilmiştir. (1.28)'deki *G* iletkenlik olarak adlandırılır ve birimi Siemens'tir.

$$v_{(t)} = R.i_{(t)}$$
 , $i_{(t)} = G.v_{(t)}$ (1.28)

Direncin ani gücü direncin üzerindeki gerilim ile akımın çarpımından elde edilmektedir. Direnç ve iletkenliğe bağlı olarak ilgili bağıntılar (1.29)'da verilmiştir. Güç, $p_{(t)}$ ile gösterilmiştir. Direnç pasif bir eleman olduğundan güç harcar.

$$p_{(t)} = v_{(t)} \cdot i_{(t)} = R \cdot i_{(t)} \cdot i_{(t)} = R \cdot i_{(t)}^{2}$$

$$p_{(t)} = v_{(t)} \cdot i_{(t)} = v_{(t)} \cdot G \cdot v_{(t)} = G \cdot v_{(t)}^{2}$$
(1.29)

1.3.4. İndüktör

Pasif bir devre elemanıdır. Genellikle *L* ile gösterilir ve birimi henry (H)'dir [19]. Şekil 1.12.(a)'da indüktörün devrelerdeki gösterimi, Şekil 1.12.(b)'de ise AC devreleri için geliştirilen uygulamadaki gösterimine yer verilmiştir.



Şekil 1.12. (a) Devrelerde indüktör gösterimi (b) Geliştirilen AC uygulamadaki indüktör gösterimi

İndüktör üzerinde akım depolayan bir devre elemanıdır. Dolayısıyla üzerinde oluşan gerilim, akımın zamana göre türevinin indüktörün değeri ile çarpımından elde edilerek bulunur. Gerilim bağıntısından her iki tarafın da integrali alınıp akım bağıntısı elde edilir. İndüktör için gerilim ve akım bağıntıları (1.30)'da verilmiştir. İlgili bağıntılarda gerilim $v_{(t)}$, akım $i_{(t)}$, indüktör değeri L ve başlangıç akımı i_0 ile ifade edilmiştir.

$$v_{(t)} = L \frac{di_{(t)}}{dt}$$
, $i_{(t)} = \frac{1}{L} \int_{0}^{t} v_{(t)} dt + i_{0}$ (1.30)

İndüktörün ani gücü indüktör üzerindeki gerilim ve akımın çarpımından elde edilmektedir ve ilgili bağıntılar (1.31)'da verilmektedir. Güç, $p_{(t)}$ ile gösterilmiştir. İndüktör pasif bir eleman olduğundan güç harcar.

$$p_{(t)} = v_{(t)}i_{(t)}$$
, $p_{(t)} = L\frac{di_{(t)}}{dt}i_{(t)}$ (1.31)

1.3.5. Kapasitör

Pasif bir devre elemanıdır. Genellikle *C* ile gösterilir ve birimi farad (F)'dır [19]. Şekil 1.13.(a)'da kapasitörün devrelerdeki gösterimi, Şekil 1.13.(b)'de ise AC devreleri için geliştirilen uygulamadaki gösterimine yer verilmiştir.

Kapasitör üzerinde gerilim depolayan bir devre elemanıdır. Dolayısıyla üzerinde oluşan akım, gerilimin zamana göre türevinin kapasite sığası ile çarpımından elde edilerek bulunur.



Şekil 1.13. (a) Devrelerde kapasitör gösterimi (b) Geliştirilen AC uygulamadaki kapasitör gösterimi

Akım bağıntısından her iki tarafın da integrali alınırsa gerilim bağıntısı elde edilir. Kapasitör için akım ve gerilim bağıntıları (1.32)'de verilmiştir. İlgili bağıntılarda gerilim $v_{(t)}$, akım $i_{(t)}$, kapasitörün değeri *C* ve başlangıç gerilimi v_0 ile ifade edilmiştir.

$$i_{(t)} = C \frac{dv_{(t)}}{dt}$$
, $v_{(t)} = \frac{1}{C} \int_0^t i_{(t)} dt + v_0$ (1.32)

Kapasitörün ani gücü kapasitör üzerindeki gerilim ve akımın çarpımından elde edilmektedir ve (1.33)'de ilgili bağıntı belirtilmiştir. Güç, $p_{(t)}$ ile gösterilmiştir. Kapasitör pasif bir eleman olduğundan güç harcar.

$$p_{(t)} = v_{(t)}i_{(t)}$$
, $p_{(t)} = v_{(t)}C\frac{dv_{(t)}}{dt}$ (1.33)

1.4. Devre Bileşenleri

Devre elemanları dışında, elektrik devrelerinde dikkate alınması gereken başka bağlantılar da bulunmaktadır. Topraklama ve kısa devre, devre analizi kapsamında dikkate alınması gereken bağlantılardır. DC ve AC devreleri için geliştirilen uygulamalar bu bağlantıları da içeren devreleri analiz edebilirler.

1.4.1. Topraklama

Elektrik devrelerinde en az iki tane devre elemanının bağlandığı nokta düğüm olarak adlandırılır [20]. Devre içerisindeki düğüm gerilimleri de ortak bir noktaya göre tanımlanır. Bu nokta, referans düğüm olarak adlandırılır [6]. Devredeki referans düğüm haricindeki diğer tüm düğümlerin gerilimleri, referans düğüme göre belirlenir. Eğer referans düğüm sıfır potansiyele sahipse toprak olarak adlandırılır [21]. Şekil 1.14.(a)'da topraklama bağlantısının devrelerdeki gösterimi, Şekil 1.14.(b)'de ise geliştirilen uygulamalardaki gösterimi belirtilmiştir.



Şekil 1.14. (a) Devrelerde topraklama gösterimi (b) Geliştirilen uygulamalardaki topraklama gösterimi

Geliştiren uygulamalarda herhangi bir devre için topraklama tanımlanmışsa, topraklamanın tanımladığı düğüm devre analiz safhasında referans düğüm olarak kabul edilir. Topraklamanın tanımlanmadığı durumlarda, istenilen herhangi bir düğüm referans düğüm olarak seçilebilir.

1.4.2. Kısa Devre

Elektrik devrelerinde kısa devre, iki düğümün bir devre elemanı olmadan birleştirilmesi olarak tanımlanır [22]. Geliştirilen uygulamalarda kısa devre tanımlaması, kısa devre yapılacak düğümler arasına 1 mikro Ω 'luk direnç yerleştirilerek sağlanır [23].

1.5. Graf Teorisi

Graf teorisinin en önemli uygulama alanlarından birisi de elektrik devreleridir. Elektrik devreleri bir graf şeklinde modellenebilir [20]. Bu modellemeyi gerçekleştirmek için öncelikli olarak graf teorisindeki önemli kavramları incelemek gereklidir.

1.5.1. Graf Teorisinde Temel Kavramlar

Graflar, noktalar (düğümler) ile bu noktalardan bazılarını birbirine bağlayan çizgiler (kenarlar) bütününden oluşturulmuş şekillerdir ve şematik temsil sağlamaları sebebiyle bilimsel birçok alanda oldukça kullanışlıdırlar. G(V,E) şeklinde tanımlanan bir grafta, V düğümler E ise kenarlar setine karşılık gelir [24]. Düğümler için köşe veya nokta, kenarlar için çizgi ifadesi de kullanılabilir.

Graf üzerindeki herhangi iki düğüm i ve j olmak üzere, bu düğümler birbirleri ile bir kenar vasıtasıyla bağlandıklarında (i, j) ilişkili düğümler olarak adlandırılır [25]. Herhangi bir kenarla ilişkili olmayan bir düğüm, izole düğüm olarak adlandırılır.

Araçlar için geliştirilmiş seyir uygulamaları da dahil olmak üzere tek yönlü iletişim kanallarının gösterimi gibi birçok uygulamada graf kenarlarının bir yön ile ilişkilendirilmesi gerekir. Sadece yönlü kenarlardan oluşan graflar, yönlü graflar olarak adlandırılırlar [24]. Şekil 1.15.(a)'da yönlü bir *G* grafi gösterilmiştir.

Elektrik devrelerinin temsilinde, devre elemanlarının üzerinden geçen akım yönü başlangıçta keyfi olarak belirlenmektedir. Devre elemanlarının birleşim noktasının graflardaki düğümlerle ve devre elemanlarının üzerinden geçen akım yönü temsilinin yönlü kenarlarla eşleşmesinden dolayı elektrik devrelerinin temsilinde yönlü graflar kullanılabilir.

G(V,E) olarak tanımlanan herhangi bir graf üzerinde, V ve E kümelerinin alt kümeleri V_s ve E_s ile tanımlanan herhangi bir $G_s(V_s, E_s)$ grafı, G(V,E)'nin alt grafı olarak adlandırılır.

Eğer $V_s = V$ olursa, bu durumda $G_s(V_s, E_s)$ grafı, G(V, E)'nin açılım alt grafı olarak adlandırılır [26]. Açılım alt grafının tanımlandığı grafın tüm düğümlerini içerdiği açıktır. Şekil 1.15.(c)'deki alt graf, Şekil1.15.(a)'da tanımlanan *G* grafının açılım alt grafıdır.

 \overline{G}_s grafi, \overline{G} 'nin alt grafi \overline{G}_s 'nin tümleyeni olsun. \overline{G}_s , \overline{G} 'nin alt grafidır ve \overline{G} 'nin \overline{G}_s alt grafinda olmayan tüm kenarlarını içerir. \overline{G}_s ve \overline{G}_s , \overline{G} 'nin tamamlayıcı grafları olarak adlandırılırlar. Şekil 1.15.(a)'da tanımlanan \overline{G} grafi için, Şekil 1.15.(b)'deki alt graf \overline{G}_s olarak belirtilirse, Şekil 1.15.(c)'deki alt graf \overline{G}_s olur.



Şekil 1.15. (a) Yönlü bir G grafi (b) G'nin herhangi bir alt grafi (c) G'nin açılım alt grafi

G grafı üzerindeki bir düğümden, kullanılan kenarlardan bir kez geçmek şartıyla herhangi başka bir düğüme oluşturulan alt graf, yol olarak adlandırılır [27]. Yönlü graflarda, yol tanımına ek olarak kenar yönü de dikkate alınmalıdır. Şekil 1.15.(a)'da ayrı ayrı olmak üzere, (5,1)-(1,2)-(2,3) veya (1,2)-(2,4)-(4,3) kenar dizilimleri birer yoldur. Eğer yolun başlangıç ve bitiş noktaları aynı ise çevrim olarak adlandırılır. Şekil 1.15.(a)'da (5,1)-(1,2)-(2,4)-(4,5) bir çevrimdir.

Bir *G* grafının herhangi iki düğümü arasında bir yol varsa bu tür graflara birleşik graf denir [28]. Şekil 1.16.(a) ve Şekil 1.16.(b)'de birleşik graflar gösterilmiştir. Şekil 1.16.(c)'deki graf birleşik graf değildir ve ayrık graf olarak adlandırılır.



Şekil 1.16. (a) Birleşik graf (b) Birleşik graf (c) Ayrık graf
İlerleyen konularda sık sık göreceğimiz üzere, bir graf üzerindeki bağımsız kesitlemelerin ve çevrimlerin sayısının belirlenmesinde, grafin derecesi (rank) ve geçersizliği (nullity) bilgilerinden yararlanılır [29].

Bir grafin düğümlerinin sayısını *n* ve bileşen sayısını *c* ile gösterecek olursak, *r* ile gösterilen grafin derecesi (1.34)'deki bağıntı ile ifade edilir. Birleşik graflar için c değerinin 1 olduğu açıktır. Şekil 1.15.(a)'daki grafin derecesi, r = 5 - 1 = 4 olarak bulunur.

$$r = n - c \tag{1.34}$$

Bir graf üzerindeki düğümlerin sayısını *n*, kenarların sayısını *b* ve bileşen sayısını *c* ile gösterecek olursak, *m* ile gösterilen grafın geçersizliği (1.35)'deki bağıntı ile ifade edilir. Şekil 1.15.(a)'daki grafın geçersizliği, m = 8 - 5 + 1 = 4 olarak bulunur.

$$m = b - n + c = b - r \tag{1.35}$$

1.5.2. Düğüm Kenar İlişkisi

Yönlü bir *G* grafi, ilgili grafin düğüm-kenar ilişkileri ile ifade edilebilir. Düğüm-kenar ilişki matrisi veya kısaca ilişki matrisi olarak adlandırılan A_a matrisi *n* satır *b* sütundan oluşmaktadır. Düğümler i=1, 2, 3... n ve kenarlar e=e₁, e₂, e₃... e_b olmak üzere, $A_a = [a_{ij}]$ matrisi için:

- ➤ a_{ij}=1 ise, i düğümü e_j kenarı ile ilişkilidir ve yönü düğümden dışarı doğrudur.
- > a_{ij} =-1 ise, i düğümü e_j kenarı ile ilişkilidir ve yönü düğüme doğrudur.
- \triangleright a_{ij} =0 ise, i düğümünün e_j kenarı ile ilişkisi yoktur.

Şekil 1.17'de yönlü bir *G* grafı gösterilmiş ve ilgili grafın ilişki matrisi (1.36)'da verilmiştir. İlişki matrisi ilk kez Kirchhoff tarafından kullanılmıştır ve ileride göreceğimiz Kirchhoff'un akım yasasının katsayı matrisidir [30]. Bu nedenle, bu matrisin özellikleri oldukça önemlidir.

Yönlü bir *G* grafının ilişki matrisinin derecesi aynı zamanda grafın derecesine eşittir. Bu özellik ilk kez Kirchhoff tarafından belirtilmiştir [30]. İlişki matrisinin her bir sütunu iki tane sıfır olmayan değer (1 ve -1) içermektedir. Buradan hareketle, ilişki matrisinin tüm satırlarının alt alta toplanması durumunda bir sıfır satırı oluştuğu görülebilmektedir. Bir başka deyişle, A_a matrisinin tüm satırları doğrusal olarak bağımsız değildir.



Şekil 1.17. Yönlü bir G grafı

$$A_{a} = \begin{bmatrix} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} & e_{6} & e_{7} & e_{8} \\ 1 & 1 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 & 0 & -1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 1 \\ 0 & 0 & -1 & -1 & 0 & 0 & -1 & 0 \\ 0 & 0 & 0 & 0 & -1 & 1 & 1 & -1 \end{bmatrix}$$
(1.36)

 A_a matrisinden istenilen herhangi bir satırın çıkarılması durumunda geri kalan alt matrisi A olarak adlandıralım. A matrisi içindeki satırlar yardımıyla A_a matrisinden silinen satır elde edilebilmektedir. Dolayısıyla doğrusal bağımsız satır sayısı, A_a matrisinin satır sayısının 1 eksiğidir yani n - 1'dir. A matrisinin tüm satırları doğrusal olarak bağımsızdır ve temel ilişki matrisi olarak adlandırılır [31]. (1.37)'de, Şekil 1.17'deki G grafının temel ilişki matrisi (5 numaralı düğüm referans olacak şekilde) verilmiştir. A_a matrisinin silinen satırına denk gelen düğüm, elektrik devrelerindeki potansiyel-referans noktasına denk geldiğinden yönlü grafın referans düğümü olarak adlandırılır.

$$A = \begin{bmatrix} e_1 & e_2 & e_3 & e_4 & e_5 & e_6 & e_7 & e_8 \\ -1 & 1 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 & 0 & -1 & 0 & 0 \\ 1 & 0 & 0 & 1 & 0 & 0 & 0 & 1 \\ 0 & 0 & -1 & -1 & 0 & 0 & -1 & 0 \end{bmatrix}$$
(1.37)

1.5.3. Açılım Ağacı

Yönlü veya yönsüz fark etmeksizin birleşik bir *G* grafının çevrim içermeyen açılım alt grafına, açılım ağacı (spanning tree) denir [32]. Açılım ağacının tanımını, akılda kalıcı olabilmesi amacıyla, graf *G* alt graf G_s olmak üzere maddeler halinde inceleyecek olursak;

 \triangleright *G* grafi ve *G*_s alt grafi birleşik olmalıdır.

- \succ G_s alt grafi, G grafındaki tüm düğümleri içermeli yani açılım alt grafi olmalıdır.
- \succ G_s alt grafi herhangi bir çevrim içermemelidir.

Her açılım ağacı aynı zamanda açılım alt grafidir fakat tersi doğru değildir. Şekil 1.15.(a)'daki *G* grafi için Şekil 1.15.(c)'de verilen açılım alt grafi aynı zamanda *G*'nin açılım ağacıdır. Şekil 1.18.(a)'da verilen yönlü bir *G* grafi için, Şekil 1.18.(b)'de birden çok açılım ağacı gösterilmiştir. Açılım ağaçlarının belirlenmesinde kenar yönünün önemli olmadığı daha önce de belirtilmiştir.



Şekil 1.18. (a) Yönlü bir G grafi (b) G grafinın açılım ağacı örnekleri

Açılım ağacı kavramı Kirchhoff'un bağımsız akım ve gerilim denklemleri sayısı, AC devrelerindeki durum denklemleri sayısı gibi devre özellikleri bakımından oldukça önemlidir. Açılım ağacının her bir kenarı dal (branch) olarak adlandırılır. Birleşik bir *G* grafına ait herhangi bir açılım ağacının dal sayısı (1.34) bağıntısı ile bulunur. Dal sayısı, kısaca *G* grafının düğüm sayısının bir eksiği (n - 1) olarak hesaplanabilir.

Bir *G* grafının açılım ağacının kenarları haricindeki kenarları içeren alt graf, açılım ağacının tümleyeni (co-tree) olarak adlandırılır [33]. Ağacın tümleyeninde bulunan her bir kenar kiriş (chord) olarak adlandırılır. Birleşik bir *G* grafına ait herhangi bir açılım ağacının kiriş sayısı (1.35) bağıntısı ile bulunur. Kiriş sayısı, , akılda daha kalıcı olması bakımından *G* grafının kenar sayısından dal sayısı çıkarılarak (b - r) hesaplanabilir.

1.5.4. Çevrim Kenar İlişkisi

Yönlü graflar dikkate alındığında, içerebileceği çevrimlerin de yönlü olmasını beklemek gayet doğaldır. Çevrim boyunca düğümlerin döngüsel sıralamasıyla oluşturulan bir yönlendirmeye sahip yönlü graf çevrimine, yönlendirilmiş çevrim denir [34]. Şekil 1.17 yönlü grafında e_1 , e_2 , e_3 , e_4 çevrimi (1, 2, 4, 3) veya (1, 3, 4, 2) şeklinde yönlendirilebilir. Çevrimdeki kenarların yönü ile çevrim yönü aynı yönde veya zıt yönde olabilir. Şekil 1.17'deki e_1 , e_2 , e_3 , e_4 çevrimi için (1, 2, 4, 3) çevrim yönü baz alındığında e_2 (1,2) kenarı çevrim ile aynı, e_4 (3,4) kenarı ise zıt yöndedir.

Çevrim kenar ilişki matrisi veya kısaca çevrim matrisi olarak adlandırılan B_a matrisi p satır b sütundan oluşmaktadır. Çevrimler i=1, 2, 3... p ve kenarlar e=e₁, e₂, e₃... e_b olmak üzere, çevrim matrisi $B_a = [b_{ij}]$ için:

- $b_{ij} = 1$ ise, i çevrimindeki e_j kenarının yönü ile çevrim yönü aynıdır.
- > b_{ij} =-1 ise, i çevrimindeki e_i kenarının yönü ile çevrim yönü zıttır.

 \triangleright b_{ij}=0 ise, i çevriminde e_i kenarı yoktur.

Şekil 1.19'da yönlü bir G grafi ve çevrimler yönleriyle birlikte gösterilmiş ve ilgili grafin çevrim matrisi (1.38)'de verilmiştir.



Şekil 1.19. Yönlü bir G grafi ve çevrim yönleri gösterimi

$$B_{a} = \begin{array}{cccc} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} \\ 1 & 1 & 0 & 0 & -1 \\ 0 & 0 & 1 & 1 & 1 \\ 3 & \begin{bmatrix} 1 & 1 & 0 & 0 & -1 \\ 0 & 0 & 1 & 1 & 1 \\ -1 & -1 & -1 & -1 & 0 \end{bmatrix}$$
(1.38)

Bir t açılım ağacına göre m (1.35 bağıntısından) geçersizliğe sahip bir yönlü grafın temel çevrimleri, her biri t açılım ağacındaki bir kiriş ve kirişin iki uç noktasını birbirine bağlayan eşsiz bir ağaç yolu tarafından oluşturulan m adet çevrimdir [35]. Kısaca, temel çevrim sayısı kiriş sayısına eşittir. Çevrimin yönü, çevrimi tanımlayan kiriş yönü ile aynıdır.

Temel çevrim matrisi olarak adlandırılan B_f , B_a matrisinin özel bir formudur. Eğer temel çevrimleri isteğe bağlı olarak 1,2,3...m şeklinde numaralandırırsak ve i= 1, 2, 3...m olmak üzere i'inci çevrimdeki kirişi e_i olarak ifade edersek temel çevrim matrisi B_f (1.39)'deki gibi ifade edilir.

$$B_f = \begin{bmatrix} U_m & B_{f12} \end{bmatrix}$$
(1.39)

(1.39)'deki U_m matrisi m (çevrim sayısı) boyutlu birim matristir. Şekil 1.17'deki G grafı için açılım ağacı e₅, e₆, e₇, e₈ olarak alınırsa, temel çevrimlerin gösterimi Şekil 1.20'de ve temel çevrim matrisi ise (1.40)'daki gibi gösterilir.



Şekil 1.20. Yönlü bir *G* grafi ve temel çevrim yönü gösterimleri

$$B_{f} = \begin{bmatrix} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} & e_{6} & e_{7} & e_{8} \\ 1 & 0 & 0 & 0 & \vdots & 1 & 0 & 0 & -1 \\ 0 & 1 & 0 & 0 & \vdots & -1 & -1 & 0 & 0 \\ 0 & 0 & 1 & 0 & \vdots & 0 & 1 & -1 & 0 \\ 0 & 0 & 0 & 1 & \vdots & 0 & 0 & -1 & -1 \end{bmatrix}$$
(1.40)

G yönlü grafının temel çevrim matrisinin (B_f) derecesi m'dir ve *G* yönlü grafının geçersizliğine eşittir. Bu değer aynı zamanda çevrimler matrisi (B_a) için de en yüksek

derece değeridir. Burada B_a matrisinin derecesinden ziyade, ortaya çıkan sonuç devre teorisinde oldukça önemlidir. Eğer yönlü bir grafının A_a ve B_a matrislerinin sütunları aynı kenar sırasına göre düzenlenirse, bu matrislerden herhangi biri ile diğer matrisin transpozesinin (matrisin satır ve sütunlarının yer değiştirmesi) çarpımı sıfırdır ve (1.41)'de ilgili bağıntılar gösterilmiştir. Bu sonuç ilk kez Veblen tarafından ortaya koyulmuştur [36].

$$A_a B_a' = 0 \quad , \quad B_a A_a' = 0 \tag{1.41}$$

Şekil 1.19'daki G grafi için A_a matrisi (1.42)'deki gibi olmaktadır. Şekil 1.19'daki G grafi için B_a matrisi (1.38) belirtilmişti.

$$A_{a} = \begin{array}{ccccc} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} \\ 1 & \begin{bmatrix} -1 & 1 & 0 & 0 & 0 \\ 0 & -1 & 1 & 0 & -1 \\ 0 & 0 & -1 & 1 & 0 \\ 1 & 0 & 0 & -1 & 1 \end{array} \right)$$
(1.42)

Her iki matrisinde sütunları da aynı kenar sırasına sahiptir. Böylelikle (1.41)'deki çarpım sonucunun sıfır olduğu (1.43)'de gösterilmiştir.

1.5.5. Kesi Kenar İlişkisi

Bir G grafinın derecesini bir azaltacak şekilde graftan çıkarılan en az sayıdaki kenar kümesini içeren alt grafa kesi seti denir [37]. Bir G grafi için (1.34)'de belirtilen derece bağıntısından hareketle, G'den bir kesi setinin silinmesi bileşen sayısı bir artırır. Eğer G'nin birden fazla bileşeni varsa, bir kesi seti yalnızca bileşenlerden birinin kenarlarından oluşturulabilir. Eğer öyle değilse, bu durumda set en az sayıda değildir. Bir kesi setini oluşturan kenarların silinmesi grafin bileşenlerinden birini iki parçaya ayırır. Kesi seti adlandırılması da esasen bu ayırma (kesme) işleminden gelmektedir. *G*'nin bileşenlerinden birinin izole düğüm olabileceğini unutmamak gerekir. Birden fazla kesi setinin bir araya gelerek oluşturduğu gruba kesi setleri denir [37].

Şekil 1.21'de yönlü bir *G* grafı için kesi setleri belirtilmiştir. İlgili kesi setleri $e_1e_5e_4$, $e_2e_5e_4$, e_6 ve $e_1e_5e_3$ şeklinde ifade edilir. Şekil 1.21'deki kesikli çizgiler, kesi setlerinin grafı nasıl ayırdığını göstermektedir. Şekil 1.21'de $e_2e_5e_3e_6$ bir kesi seti değildir çünkü grafın derecesini bir değil iki derece azaltmaktadır. Şekil 1.21 için e_3e_6 da *G*'nin derecesini bir azaltmasına rağmen bir kesi seti değildir çünkü en az sayıda kenar içermemekte ve e_3 'ün fazla olduğu görülmektedir.



Şekil 1.21. Yönlü bir G grafi ve kesi setleri

Bir *G* grafinın ortak kenar içermeyen iki alt grafi, kenar-ayrık (edge-disjoint) olarak adlandırılır [38]. Bir *G* grafi için, *G*'nin bir düğümü ile ilişkili kenarlar tarafından oluşturulan alt graf *G*'nin ilişkili kesisi olarak adlandırılır. Dolayısıyla ilişkili kesi, bir kesi seti veya kesi setlerinin kenar-ayrık birliği de olabilir. İlişki matrisinin bir satırındaki sıfır olmayan girdilerin ilgili grafın ilişkili kesisine karşılık geldiği açıktır.

Bir *G* grafındaki V düğüm setinin boş olmayan bir alt kümesi V₁ olmak üzere, diğer alt küme V₂=V-V₁ olarak tanımlansın. Bu durumda *G*'nin kenar setinin her biri, iki uç noktadan biri V₁'de diğeri V₂'de olmak üzere ilişkilidir. Eğer *G* grafından bu kenarların çıkarılması *G*'nin bileşen sayısını bir artırırsa, bu durumda kesi aynı zamanda kesi setidir. Şekil 1.21'deki *G* grafı için V₁={3,4,5} olarak tanımlandığında V₂={1,2} olacaktır. Bu durumda, e₁,e₅,e₃,e₆ *G* grafı için bir kesi oluşturur. V₁={3,4} ve V₂={1,2,5} olduğu durumda ise e₁,e₅,e₃ hem bir kesi hem de aynı zamanda bir kesi setidir. Buradan da görüleceği üzere kesi setleri ve ilişkili kesiler, kesilerin özel bir biçimidir. Yönlü bir *G* grafi için V₁ ve V₂, *G*'nin bir kesisi bir tarafından bölümlenmiş düğüm setleri olmak üzere, eğer V₁ ve V₂ setleri (V₁,V₂) veya (V₂,V₁) şeklinde sıralanmışsa ilgili kesi yönlüdür denir [26]. Kesiyi belirten kesikli çizgilerin yanına koyulacak bir ok yardımıyla kesinin yönü gösterilir.

Yönlü bir *G* grafi bir kesi aracılığıyla (V_1 , V_2) olarak sıralanmış olmak üzere, e(i,j) kenarı için eğer i düğümü V_1 içinde ve j düğümü V_2 içindeyse bu durumda ilgili kesi yönü ile e(i,j) kenarının yönü örtüşür. Aksi durumda kenar yönü ile kesi yönü birbirine zıt olur.

Kesi kenar ilişki matrisi veya kısaca kesi matrisi olarak adlandırılan Q_a matrisi q satır *b* sütundan oluşmaktadır. Kesiler i=1, 2, 3... q ve kenarlar e=e₁, e₂, e₃... e_b olmak üzere, kesi matrisi $Q_a = [q_{ij}]$ için:

 \rightarrow q_{ij}=1 ise, i kesisindeki e_j kenarının yönü ile kesi yönü aynıdır.

q_{ij} =-1 ise, i kesisindeki ej kenarının yönü ile kesi yönü zıttır.

 \triangleright q_{ij}=0 ise, i kesisinde e_j kenarı yoktur.

Yönlü bir G grafinin c ile gösterilen kesi sayısı, r parametresi (1.34) bağıntısında belirtilmiş olmak üzere (1.44) bağıntısı ile ifade edilir.

$$c = 2^r - 1 \tag{1.44}$$

Şekil 1.22'de yönlü bir *G* grafı ve kesiler yönleriyle birlikte gösterilmiş ve ilgili grafın kesi matrisi (1.45)'de verilmiştir.



Şekil 1.22. Yönlü bir G grafi ve kesi yönleri gösterimi

$$Q_{a} = \begin{bmatrix} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} \\ 1 & -1 & 0 & 0 & 0 \\ 0 & 1 & -1 & 0 & 1 \\ 0 & 0 & 1 & -1 & 0 \\ 1 & 0 & 0 & -1 & 1 \\ 0 & -1 & 0 & 1 & -1 \\ 1 & 0 & -1 & 0 & 1 \\ 1 & -1 & 1 & -1 & 0 \end{bmatrix}$$
(1.45)

 Q_a matrisinin tüm satırlarının doğrusal olarak bağımsız olmadığı açıktır. Q_a kesi matrisi A_a ilişki matrisini bir alt matris olarak içerdiğinden Q_a matrisinin derecesi en az rolur. r'nin aynı zamanda Q_a 'nın derecesinin üst sınırı olduğunu göstermek için, B_a çevrim matrisi ile A_a ilişki matrisi arasında (1.41)'de verilen ilişki, benzer şekilde B_a çevrim matrisi ile Q_a kesi matrisi arasında da kurulabilir.

Yönlü bir grafın B_a ve Q_a matrislerinin sütunları aynı kenar sırasına göre düzenlenirse, bu matrislerden herhangi biri ile diğer matrisin transpozesinin çarpımı sıfırdır ve (1.46)'da ilgili bağıntılar gösterilmiştir.

$$Q_a B'_a = 0$$
 , $B_a Q'_a = 0$ (1.46)

Bir t açılım ağacına göre yönlü bir grafın temel kesi setleri, her biri yalnızca t açılım ağacının bir dalını içeren r (1.34 bağıntısından) adet kesi setidir. Temel kesilerin yönü, ilgili kesi setini tanımlayan dalın yönü ile örtüşecek şekilde belirlenir.

Yönlü bir *G* grafi için, *G*'deki *r* tane kesi seti ile ilişkili Q_a kesi matrisinin alt matrisine kesi seti matrisi denir ve Q_f ile gösterilir. Temel çevrim matrisinde olduğu gibi, *t* açılım ağacının dallarına karşılık gelen *r* tane sütun sonda olacak şekilde *G*'nin kenarları numaralandırılırsa ve kesi setleri de ilgili dizilime uygun olacak şekilde numaralandırılırsa Q_f matrisi (1.47)'deki gibi ifade edilir.

$$Q_f = [Q_{f11} \quad U_r] \tag{1.47}$$

İlgili bağıntıda U_r birim matristir. Kesi seti matrisi aynı zamanda temel kesi matrisi olarak da adlandırılır.

Şekil 1.23'de verilen yönlü bir *G* grafi için e_{4} , e_{5} , e_{6} , e_{7} kenarlarından oluşan bir açılım ağacı seçilmiş olsun. Bu durumda 1,2,3 ve 4 kesi setinden oluşan temel kesi setleri Şekil 1.23'de gösterilmiştir. Temel kesi matrisi Q_{f} (1.48)'de, temel çevrim matrisi B_{f} ise (1.49)'da belirtilmiştir. Böylece ilgili işlemler sonucunda (1.50) bağıntısına ulaşılabilir.



Şekil 1.23. Yönlü bir G grafi ve temel kesi setleri gösterimi

$$Q_{f} = \begin{cases} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} & e_{6} & e_{7} \\ -1 & -1 & 0 & : & 1 & 0 & 0 & 0 \\ -1 & -1 & -1 & : & 0 & 1 & 0 & 0 \\ -1 & 0 & -1 & : & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & : & 0 & 0 & 0 & 1 \end{bmatrix}$$
(1.48)
$$B_{f} = \begin{cases} 1 & e_{2} & e_{3} & e_{4} & e_{5} & e_{6} & e_{7} \\ 1 & 0 & 0 & : & 1 & 1 & 1 & 0 \\ 0 & 1 & 0 & : & 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & : & 0 & 1 & 1 & 0 \end{bmatrix}$$
(1.49)

$$Q_f B'_f = 0$$
 , $B_f Q'_f = 0$ (1.50)

1.5.6. Temel İlişki Temel Kesi ve Temel Çevrim Matrisleri Arasındaki İlişkiler

Yönlü bir *G* grafının temel ilişki matrisi, ilgili grafın karakteristiğini tam olarak yansıtır. Bir başka ifadeyle belirtecek olursak, *A* matrisi verilen bir yönlü graf, basit bir şekilde çizilebilir.

Yönlü bir *G* grafına ait *A* matrisinin sütunları, bir açılım ağacına göre önce kirişler sonra dallar olacak şekilde numaralandırılırsa, *A* matrisi (1.51)'deki gibi yazılabilir.

$$A = \begin{bmatrix} A_{11} & A_{12} \end{bmatrix}$$
(1.51)

Yönlü bir *G* grafının *A*, Q_f ve B_f matrislerinin sütunları bir açılım ağacına göre önce kirişler sonra dallar olarak şekilde numaralandırılırsa:

(1.39) bağıntısı, (1.51) bağıntısı ve (1.41) bağıntısında belirtilen 2.denklem yardımıyla (1.52)'deki gibi ifade edilebilir.

$$B_f = \begin{bmatrix} U_m & -A'_{11}A'_{12} \end{bmatrix}$$
(1.52)

 \succ (1.47) bağıntısı, (1.39) bağıntısı ve (1.46) bağıntısında belirtilen 1.denklem kullanılarak (1.53) bağıntısı elde edilir.

$$Q_{f11} = -B'_{f12} \tag{1.53}$$

➤ (1.47) bağıntısı, (1.53) bağıntısı yardımıyla (1.54)'teki gibi ifade edilebilir.

$$Q_f = \begin{bmatrix} -B'_{f12} & U_r \end{bmatrix} = \begin{bmatrix} A_{12}^{-1}A_{11} & U_r \end{bmatrix}$$
(1.54)

Şekil 1.23'de verilen G yönlü grafi için A matrisi, ilişki matrisinin sütunları e₄,e₅,e₆,e₇ açılım ağacına göre kiriş ve dallar olacak şekilde gruplanmış ve 5 numaralı düğüm referans olmak üzere (1.55)'deki gibi ifade edilir.

$$A = \begin{bmatrix} e_1 & e_2 & e_3 & e_4 & e_5 & e_6 & e_7 \\ 1 & 1 & 0 & : & -1 & 0 & 0 & 0 \\ -1 & 0 & -1 & : & 0 & 0 & 1 & 1 \\ 0 & -1 & 0 & : & 0 & 1 & -1 & 0 \\ 0 & 0 & 1 & : & 1 & -1 & 0 & 0 \end{bmatrix}$$
(1.55)

Temel ilişki matrisi üzerinden temel kesi matrisi ve temel çevrim matrisini elde etmek için Q_{f11} ve B_{f12} alt matrislerinin bulunması gerektiği açıktır.

(1.53) bağıntısından hareketle alt matrislerden birinin hesaplanması durumunda diğer alt matris kolayca belirlenebilir. İlgili matrislerden daha az işlem yükü gerektirmesi sebebiyle genellikle Q_{f11} 'nin hesaplanması tercih edilir. İşlem yükünün büyük bir kısmını matrisin tersini alma işlemi oluşturur [39]. (1.55)'de verilen *A* temel matrisi üzerinden temel kesi ve temel çevrim matrislerinin nasıl elde edildiği (1.56)'da gösterilmiştir.

$$\begin{aligned} A_{12}^{-1}A_{11} &= \begin{bmatrix} -1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 1 & -1 & 0 \\ 1 & -1 & 0 & 0 \end{bmatrix}^{-1} \begin{bmatrix} 1 & 1 & 0 \\ -1 & 0 & -1 \\ 0 & 0 & 1 \end{bmatrix} \\ &= \begin{bmatrix} -1 & 0 & 0 & 0 \\ -1 & 0 & -1 \\ -1 & 0 & -1 & -1 \\ 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} 1 & 1 & 0 \\ -1 & 0 & -1 \\ 0 & -1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \\ &= \begin{bmatrix} -1 & -1 & 0 \\ -1 & -1 & -1 \\ -1 & 0 & -1 \\ 0 & 0 & 0 \end{bmatrix}$$
(1.56)
$$Q_{f} &= \begin{bmatrix} A_{12}^{-1}A_{11} & U_{4} \end{bmatrix} \\ &= \begin{bmatrix} -1 & -1 & 0 & : & 1 & 0 & 0 & 0 \\ -1 & -1 & -1 & : & 0 & 1 & 0 & 0 \\ -1 & 0 & -1 & : & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & : & 0 & 0 & 0 & 1 \end{bmatrix} \\ B_{f} &= \begin{bmatrix} U_{3} & -A_{11}'A_{12}'^{-1} \end{bmatrix} \\ &= \begin{bmatrix} 1 & 0 & 0 & : & 1 & 1 & 1 & 0 \\ 0 & 1 & 0 & : & 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & : & 0 & 1 & 1 & 0 \end{bmatrix} \end{aligned}$$

1.5.7. Düğüm Yol İlişkisi

Temel kesi ve çevrim matrislerini elde ederken öncelikli olarak temel ilişki matrisinin dallarını içeren A_{12} matrisinin tersinin alınması gerektiğini belirtmiştik. Matris tersi alma işlemi, matrisin boyutu büyüdükçe hesaplanması zorlaşan ve zaman alan bir süreçtir.

P sembolü ile gösterilen düğüm yol matrisi A_{12}^{-1} matrisine karşılık gelen bir matristir. Yönlü bir *G* grafına ait bir açılım ağacının dalları düğüm yol matrisinin satırlarını, *A* matrisi için referans olarak belirlenen düğüm hariç geri kalan düğümler ise düğüm yol matrisinin sütunlarını belirler [40]. Düğüm yol matrisi *P* = [p_{ij}] için:

ightarrow p_{ij} =1 ise, açılım ağacının e_i dalı i ile j düğümünü birbirine bağlayan eşsiz yol üzerindedir ve referans düğüme doğru yönlüdür.

 \succ p_{ij} =-1 ise, açılım ağacının e_i dalı i ile j düğümünü birbirine bağlayan eşsiz yol üzerindedir ve referans düğümden çıkış yönündedir.

 \succ p_{ij} =0 ise, açılım ağacının e_i dalı i ile j düğümünü birbirine bağlayan eşsiz yol üzerinde değildir.

Şekil 1.24.(a)'da verilen *G* yönlü grafı ve G grafının Şekil 1.24.(b)'de verilen açılım ağacına göre düğüm yol matrisi (1.57)'de gösterilmiştir.



Şekil 1.24. (a) Yönlü bir G grafi (b) G açılım ağacı

	1	2	3	4	
e_3	[0	0	1	0]	
$P = e_4$	0	0	1	1	
e_5	0	1	0	0	
<i>e</i> ₆	1	0	0	0	

(1.57)

1.5.8. Lineer Vektör Uzayları

Yönlü bir *G* grafi için, B_a çevrim matrisinin transpozesinin sütunları tarafından kapsanan ve \sqrt{B} ile gösterilen alana *G*'nin B-uzayı denir. Benzer şekilde, Q_a kesi matrisinin transpozesinin sütunları tarafından kapsanan ve \sqrt{Q} ile gösterilen alana *G*'nin Q-uzayı denir.

G grafındaki, herhangi bir B_f temel çevrim matrisinin transpozesinin sütunları m boyutlu \sqrt{B} (B-uzayı) için, herhangi bir Q_f temel kesi matrisinin transpozesinin sütunları *r* boyutlu \sqrt{Q} (Q-uzayı) için bir temel oluşturur. Yönlü bir *G* grafının \sqrt{B} ve \sqrt{Q} uzayları, *b* boyutlu uzayın ortogonal alt uzaylarını oluştururlar. \sqrt{B} uzayı *m* boyutlu, \sqrt{Q} uzayı *r* boyutlu ve b=m+r olduğundan, *b* boyutlu \sqrt{G} uzayındaki herhangi bir vektör \sqrt{B} ve \sqrt{Q} uzayının temel vektörlerinin birleşimi şeklinde yazılabilir.

 \sqrt{B} ve \sqrt{Q} uzaylarının temel vektörleri birlikte \sqrt{G} uzayının da temelini oluştururlar. Bir başka deyişle \sqrt{G} uzayı, \sqrt{B} ve \sqrt{Q} alt uzaylarının toplamıdır.

1.6. Elektriksel Ağ Teorisi

Elektriksel ağ teorisi, kol olarak adlandırılan ağ elemanları ile ilişkili akım ve gerilim değişkenlerini ifade eder. Gerilim ve akım değişkenleri zamana bağlı fonksiyonlardır ve sırasıyla $v_{(t)}$ ve $i_{(t)}$ şeklinde gösterilirler. Gerilimler kolun karşılıklı iki uç noktasında bulunduğundan "karşı-değişkenler" olarak, akımlar ise kolun bir noktasından diğerine aktığından "geçiri-değişkenler" olarak adlandırılırlar. Bu tanımlamaya dayanarak ve önceki bölümlerde verilen bilgilerden hareketle hem $v_{(t)}$ hem de $i_{(t)}$ yönlü değişkenlerdir ki pozitif gerilim ve akım yönlendirmelerini tanımlamak için yönlü grafların kenar yönlendirmesindeki ok işareti kullanılabilir. Bu yönlendirmelere genellikle gerilim ve akım referansı adı verilir. $e_k = (i,j)$ şeklinde verilen k kenarı ile ilişkili $v_{k(t)}$ ve $i_{k(t)}$ değerlerinin pozitif olabilmesi için akışın i noktasından j noktasına olması gerekirken, akışın j noktasından i noktasına olması durumunda değerler negatif olarak alınır.

İdeal gerilim kaynağı (iç direnci sıfır), zamana bağlı bir fonksiyonun belirttiği gerilimin bulunduğu koldur. İdeal akım kaynağı (uçlarındaki gerilimden bağımsız sabit akım üreten) ise zamandan etkilenen bir fonksiyonun belirttiği akımın bulunduğu koldur. İkisi birlikte kaynaklar olarak adlandırılırlar [41]. Diğer kollar için her bir elektriksel eleman, elektriksel elemanın tipine bağlı olarak ilgili elemanın gerilim ve akım değişkenleri arasındaki ilişkiyi etkiler.

Elektriksel ağ problemi çözüm sisteminde, zamanla değişmeyen doğrusal devre elemanları (ideal gerilim kaynağı, ideal akım kaynağı, direnç, indüktör ve kapasitör) ile devre bileşenleri olan kısa devre ve topraklama dikkate alınacaktır. AC devrelerinin analizinde fazörlerin kullanıldığını ve böylece zaman alanından frekans alanına geçildiğini önceki bölümlerde belirtmiştik. Bu tanımlamalara bağlı olarak elektriksel bir ağ, *G* grafının her bir kenarı ile ilişkilendirilmiş s kompleks değişkeninin iki fonksiyonu olan $v_{(s)}$ ve $i_{(s)}$ 'den oluşan yönlü bir graftır. Hem DC hem de AC devrelerinin analizi, Ohm kanunu ve Kirchhoff kanunları olarak bilinen yasalara dayanmaktadır. Geliştirilen uygulamalarda, bu temel kanunlara ek olarak süperpozisyon teoremi de kullanılmaktadır.

1.6.1. Kirchhoff Akım Kanunu

Kirchhoff'un akım kanunu, bir düğümle ilişkili (giriş veya çıkış) akımların cebirsel toplamanın sıfır olduğunu ortaya koyar. Aynı zamanda düğüme giren akımların toplamı ile düğümden çıkan akımların toplamı da birbirine eşittir [42]. Kirchhoff akım kanunu matris formunda (1.58)'de belirtilmiştir. İlgili bağıntıda A_a ilişki matrisidir. $I_{(s)}$ ise kenar akımlarını temsil eden *b* boyutlu bir vektördür ve *G*'nin kol akım vektörü olarak adlandırılır.

$$A_a I_{(s)} = 0 \tag{1.58}$$

1.6.2. Kirchhoff Gerilim Kanunu

Kirchhoff'un gerilim kanunu, kapalı bir çevrim etrafındaki bütün gerilimlerin cebirsel toplamının sıfır olduğunu ortaya koyar. Aynı zamanda voltaj düşüşlerinin toplamı ile voltaj yükselmelerinin toplamı da birbirine eşittir [6]. Kirchhoff gerilim kanunu matrissel formda (1.59)'da belirtilmiştir. İlgili bağıntıda B_a çevrim matrisidir. $V_{(s)}$ ise kenar gerilimlerini temsil eden *b* boyutlu bir vektördür ve *G*'nin kol gerilim vektörü olarak adlandırılır.

$$B_a V_{(s)} = 0$$
 (1.59)

1.6.3. Ohm Kanunu

Maddeler genellikle elektrik akımına karşı bir zorluk (direnç) oluşturma eğilimindedirler. Her maddenin kendine ait bir öz direnci bulunmaktadır. Özdirenç dışında, maddenin kesiti ve uzunluğu da direnç üzerinde etkilidir. Maddenin kesiti arttıkça gösterilen direnç azalırken, maddenin uzunluğu arttıkça gösterilen direnç artar. Bu bilgiler ışığında bir maddeye ait direnç bağıntısı (1.60)'da gösterilmiştir. İlgili bağıntıda *R* direnç, *p* özdirenç, *l* uzunluk ve *A* kesit alanını belirtmektedir.

$$R = p \frac{l}{A} \tag{1.60}$$

Alman fizikçi Georg Simon Ohm, bir direnç için gerilim ile akım arasındaki ilişkiyi bulan kişi olduğundan bu ilişki ohm kanunu olarak adlandırılır. Ohm kanunu, bir direnç üzerindeki gerilim ile direnç üzerinden geçen akımın doğru orantılı olduğunu ortaya koymaktadır ve ilgili bağıntılar (1.61)'de belirtilmiştir [43]. İlgili bağıntılarda gerilim v, akım i, direnç R ve iletkenlik G ile ifade edilmiştir.

$$v = Ri \quad , \quad i = G. v \tag{1.61}$$

Elektrik devrelerinin analizinde, elde edilen denklem sistemlerinin çözümü için matrislerden yararlanılır. Dolayısıyla (1.61)'de verilen ohm kanununun matris formunda ve bütün devre elemanlarını kapsayacak şekilde belirtilmesi gerekir. Ohm kanununun matris formları, ayrı ayı olmak üzere (1.62) ve (1.63)'de gösterilmiştir.

$$V_{(s)} = E_{(s)} + Z_{(s)}I_{(s)}$$
(1.62)
$$I_{(s)} = J_{(s)} + Y_{(s)}V_{(s)}$$
(1.63)

İlgili bağıntılardaki $Z_{(s)}$ ve $Y_{(s)}$ matrisleri *b* boyutludur ve sırasıyla kol empedans ve kol admitans matrisleri olarak, benzer şekilde $E_{(s)}$ ve $J_{(s)}$ kaynakları ve başlangıç durumlarını belirten *b* boyutlu sırasıyla kol gerilim kaynak ve kol akım kaynak vektörleri olarak adlandırılırlar.

Eğer (1.62) bağıntısı kullanılacaksa devrede akım kaynağı, eğer (1.63) bağıntısı kullanılacaksa devrede gerilim kaynağı bulunmaz. Bu ciddi bir kısıtlama değildir, çünkü gerilim kaynağı eşdeğer akım kaynağına veya akım kaynağı eşdeğer gerilim kaynağına çevrilerek devrenin çözümü yapılabileceği gibi, DC ve AC devreleri geliştirilen uygulamalarda olduğu gibi süperpozisyon yöntemiyle de çözüm gerçekleştirilebilir.

1.6.4. Süperpozisyon Teoremi

Bir elektrik devresi iki veya daha fazla bağımsız kaynak içeriyorsa, her bir bağımsız kaynağın devre elemanları değişkenlerine etkisi belirlendikten sonra bütün etkiler cebirsel olarak toplanır. Bu yaklaşım süperpozisyon olarak adlandırılır. Süperpozisyon kavramı doğrusallık özelliğine dayanır. Süperpozisyon ilkesi, doğrusal bir devre içindeki bir

elemanın üzerindeki gerilimin (veya akımın) her bir bağımsız kaynağın o devre elemanı üzerinde oluşturduğu gerilimlerin (veya akımların) cebirsel toplamı olduğunu ifade eder [44]. Süperpozisyon tekniğinde bir bağımsız kaynağın etkisi incelenirken diğer tüm bağımsız kaynaklar kapatılır. Bu kapatma işlemi bağımsız gerilim kaynaklarının kısa devre (0 volt), bağımsız akım kaynaklarının ise açık devre (0 amper) yapılmasıyla sağlanır.

1.6.5. Devre Elemanları ve Fazör İlişkisi

Bir gerilim ya da akımın fazör (frekans) alanında nasıl ifade edildiği bildiğimize göre artık fazörlerin *R*, *L*, *C* pasif elemanlarını içeren devrelere uygulanışını inceleyebiliriz. Temel anlamda yapılması gereken, her bir eleman için akım gerilim ilişkisini zaman alanından fazör alanına taşımak olacaktır.

Bir direnç içinden geçen $i_{(t)} = I_m \cos(\omega t + \varphi)$ ise, bu durumda gerilim ohm kanunundan hareketle (1.64)'teki gibi ifade edilir. (1.64) ifadesinin fazör formu (1.65)'te ifade edilmiştir.

$$v_{(t)} = Ri = RI_m \cos(\omega t + \varphi)$$
(1.64)
$$\bar{V} = RI_m \angle \varphi \implies \bar{V} = R\bar{I}$$
(1.65)

(1.65) bağıntısı fazör alanındaki direnç için akım gerilim ilişkisinin, zaman alanında olduğu gibi ohm kanununa bağlı kalmaya devam ettiğini gösterir. Direnç için gerilim ile akım arasında bir faz farkı oluşmaz [45]. Direnç için fazör diyagramı Şekil 1.25'de gösterilmiştir.



Şekil 1.25. Direnç için fazör diyagramı

İndüktör içinden geçen akım $i_{(t)} = I_m \cos(\omega t + \varphi)$ olduğunda, indüktör üzerindeki gerilim (1.66) ifadesindeki gibi ifade edilir.

$$v_{(t)} = L \frac{di_{(t)}}{dt} = -\omega L I_m \sin(\omega t + \varphi)$$
(1.66)

(1.13) bağıntısındaki $-\sin \omega t = \cos(\omega t + 90^\circ)$ dönüşümünden hareketle (1.66) ifadesi (1.67)'deki gibi ifade edilebilir.

$$v_{(t)} = \omega L I_m \cos(\omega t + \varphi + 90^\circ) \tag{1.67}$$

(1.67) bağıntısı fazör olarak (1.68)'deki gibi ifade edilir.

$$\bar{V} = \omega L I_m \angle (\varphi + 90^\circ) = \omega L I_m e^{j\varphi} e^{j90^\circ} = \omega L I_m \angle \varphi(j) = j\omega L \bar{I} \quad (1.68)$$

(1.68) bağıntısı gerilimin ωLI_m büyüklüğüne ve φ +90° fazına sahip olduğunu gösterir. Ayrıca, gerilim ile akım arasında 90°'lik bir faz farkı oluşmuş, akım gerilimden 90° geri kalmıştır [45]. Bir başka deyişle, gerilim akımın 90° ilerisindedir. İndüktör için fazör diyagramı Şekil 1.26'da gösterilmiştir.



Şekil 1.26. İndüktör için fazör diyagramı

Kapasitör üzerindeki gerilim $v_{(t)} = V_m \cos(\omega t + \varphi)$ olduğunda, kapasitör içinden geçen akım ifadesi (1.69)'daki gibi ifade edilir.

$$i_{(t)} = C \frac{dv_{(t)}}{dt} = -\omega C V_m \sin(\omega t + \varphi)$$
(1.69)

(1.13) bağıntısındaki $-\sin \omega t = \cos(\omega t + 90^\circ)$ dönüşümünden hareketle (1.69) ifadesi (1.70)'deki gibi ifade edilebilir.

$$i_{(t)} = \omega C V_m \cos(\omega t + \varphi + 90^\circ) \tag{1.70}$$

(1.70) bağıntısı fazör olarak (1.71)'deki gibi ifade edilir.

$$\bar{I} = \omega C V_m \angle (\varphi + 90^\circ) = \omega C V_m e^{j\varphi} e^{j90^\circ} = \omega C V_m \angle \varphi(j) = j \omega C \bar{V} \quad (1.71)$$

(1.71) bağıntısından ohm kanununa göre (1.72) bağıntısı elde edilir.

$$\bar{I} = j\omega C \bar{V} \implies \bar{V} = \frac{\bar{I}}{j\omega C}$$
 (1.72)

(1.71) bağıntısı akımın ωCV_m büyüklüğüne ve φ +90° fazına sahip olduğunu gösterir. Ayrıca, gerilim ile akım arasında 90°'lik bir faz farkı oluşmuş, gerilim akımdan 90° geri kalmıştır [45]. Bir başka deyişle, akım gerilimin 90° ilerisindedir. Kapasitör için fazör diyagramı Şekil 1.27'de gösterilmiştir.



Şekil 1.27. Kapasitör için fazör diyagramı

Devre elemanlarının zaman alanı ve frekans alanı akım gerilim ilişkileri Tablo 1.2'de ifade edilmiştir.

Devre Elemanları	Zaman Alanı	Frekans Alanı
R	v = Ri	$\bar{V} = R\bar{I}$
L	$v = L \frac{di}{dt}$	$\bar{V} = j\omega L\bar{I}$
С	$i = C \frac{dv}{dt}$	$\bar{V} = \frac{\bar{I}}{j\omega C}$

Tablo	1.2 Zamar	ı alanı	frekans	alanı	gerilim	akım	iliş	kileri

1.6.6. Empedans

Tablo 1.2'nin frekans alanı sütununda belirtilen ilişkileri (1.73) bağıntısında fazör gerilimin fazör akıma bölünmesi olarak yazalım.

$$\frac{\bar{V}}{\bar{I}} = R \quad , \quad \frac{\bar{V}}{\bar{I}} = j\omega L \quad , \quad \frac{\bar{V}}{\bar{I}} = \frac{1}{j\omega C}$$
(1.73)

(1.73)'deki üç bağıntıdan hareketle, herhangi bir devre elemanı için fazör formda ohm kanununu (1.74)'deki gibi ifade edebiliriz. İlgili bağıntıda *Z*, empedans olarak bilinen frekans bağımlı bir sayıdır ve ohm cinsinden ölçülür [46].

$$Z = \frac{\bar{V}}{\bar{I}} \quad , \quad \bar{V} = Z\bar{I} \tag{1.74}$$

Empedans, devrenin sinüzoidal akıma karşı gösterdiği direnci temsil eder. Empedans iki fazörün birbirine oranı olmasına rağmen kendisi bir fazör değildir. Direnç, indüktör ve kapasitör için empedans değerleri (1.73) bağıntısından hareketle kolaylıkla elde edilebilir. İlgili empedans değerleri Tablo 1.3'de gösterilmiştir. Tablo 1.3'den görüleceği üzere $\omega=0$ (DC kaynaklar için) olduğu durumda, $Z_L=0$ (kısa devre) ve $Z_C=\infty$ (açık devre) özelliği gösterir. Öte yandan $\omega=\infty$ (yüksek frekanslarda) olduğu durumda, $Z_L=\infty$ (açık devre) ve $Z_C=0$ (kısa devre) özelliği gösterir.

Devre Elemanları	Empedans Değeri
R	Z = R
L	$Z = j\omega L$
С	$Z = \frac{1}{j\omega C}$, $Z = -\frac{j}{\omega C}$

Tablo 1.3 Pasif devre elemanları için empedans değerleri

Karmaşık bir sayı olan empedans (1.75) bağıntısındaki gibi ifade edilebilir.

$$Z = R + jX \tag{1.75}$$

İlgili bağıntıda *R* karmaşık sayını gerçel kısmını, *X* ise sanal kısmını içerir [46]. $R=Re\{Z\}$ ifadesi rezistans, $X=Im\{Z\}$ ise reaktans olarak adlandırılır. Empedans, rezistans ve reaktans değerlerinin hepsi ohm cinsinden ölçülür. Empedans polar formda (1.76)'daki gibi ifade edilebilir.

$$Z = R + jX = |Z| \angle \theta \tag{1.76}$$

(1.76) bağıntısından, (1.14) bağıntısında verilen bilgilerin yardımıyla elde edilen bağıntılar (1.77)'de ifade edilmiştir.

$$|Z| = \sqrt{R^2 + X^2} , \quad \theta = \tan^{-1} \frac{X}{R}$$

$$R = |Z| \cos \theta , \quad X = |Z| \sin \theta$$
(1.77)

1.6.7. Admitans

Bazı durumlarda empedansın karşıtı olarak bilinen ve siemens cinsinden ölçülen admitans ile çalışmak daha uygundur. Herhangi bir elemanın admitansı, elemanın içinden geçen fazör akımın eleman üzerindeki fazör gerilime oranıdır ve (1.78)'de gösterilmiştir.

$$Y = \frac{\bar{I}}{\bar{V}} = \frac{1}{Z} \tag{1.78}$$

Direnç, indüktör ve kapasitör için admitans değerleri (1.73) bağıntısından hareketle kolaylıkla elde edilebilir. İlgili admitans değerleri Tablo 1.4'de gösterilmiştir.

Devre Elemanları	Admitans Değeri			
R	$Y = \frac{1}{R}$			
L	$Y = \frac{1}{j\omega L}$			
С	$Y = j\omega C$			

Tablo 1.4 Pasif devre elemanları için admitans değerleri

Karmaşık bir sayı olan admitans (1.79) bağıntısındaki gibi ifade edilebilir.

$$Y = G + jB \tag{1.79}$$

İlgili bağıntıda *G* karmaşık sayını gerçel kısmını, *B* ise sanal kısmını içerir [47]. $G=\operatorname{Re}\{Y\}$ ifadesi kondüktans, $B=\operatorname{Im}\{Y\}$ ise süseptans olarak adlandırılır. Admitans, kondüktans ve süseptans değerlerinin hepsi siemens cinsinden ölçülür. (1.75), (1.78) ve (1.79) bağıntıları kullanılarak (1.80)'de belirtilen bağıntılar elde edilir.

$$Y = \frac{1}{Z} \implies G + jB = \frac{1}{R + jX} \implies$$

$$G + jB = \frac{1}{R + jX} \frac{R - jX}{R - jX} \implies$$

$$G + jB = \frac{R - jX}{R^2 + X^2} \implies$$

$$G = \frac{R}{R^2 + X^2} , \quad B = -\frac{X}{R^2 + X^2}$$
(1.80)

1.7. Elektrik Devreleri ve Graf Analiz Yöntemi

Elektrik devre teorisi ve graflarla ilgili gerekli bilgileri edindiğimize göre elektrik devrelerinin (DC ve AC) graf analiz yöntemi ile nasıl çözümlendiği aşamasına geçebiliriz.



Şekil 1.28. (a) Bir elektrik devresi (b) Devrenin graf gösterimi

Şekil 1.28.(a)'da bir elektrik devresi ve Şekil 1.28.(b)'de devrenin graf yapısı gösterilmiştir. Devrede iki indüktörün birbirini etkileyerek oluşturduğu indüktans M ile gösterilmiştir [48]. Devreye ait akım vektörü $I_{(s)}$ (1.58) bağıntısını, gerilim vektörü $V_{(s)}$ ise (1.59) bağıntısını sağlamak zorundadır. Bu bilgilerden hareketle devreye ait Kirchhoff akım bağıntısı (1.81)'de, Kirchhoff gerilim bağıntısı (1.82)'de ifade edilmiştir.

$$B_{a}V_{(s)} = \begin{array}{cccc} e_{1} & e_{2} & e_{3} & e_{4} & e_{5} \\ 1 & 0 & 1 & 0 & -1 \\ 0 & -1 & -1 & -1 & 0 \\ 3 & 1 & -1 & 0 & -1 & -1 \end{array} \begin{bmatrix} v_{1}^{(s)} \\ v_{2}^{(s)} \\ v_{3}^{(s)} \\ v_{4}^{(s)} \\ v_{5}^{(s)} \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix}$$
(1.82)

 $V_{(s)}$ ve $I_{(s)}$ vektörleri ohm kanunu gereğince, kol empedans matrisi $Z_{(s)}$ ve gerilim kaynak vektörü $E_{(s)}$ ile ilişkili olduğundan Şekil 1.28.(a)'daki elektrik devresi için (1.62) bağıntısı (1.83)'deki gibi ifade edilebilir.

$$\begin{bmatrix} v_{1}^{(s)} \\ v_{2}^{(s)} \\ v_{3}^{(s)} \\ v_{4}^{(s)} \\ v_{5}^{(s)} \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ v_{g}^{(s)} \end{bmatrix} + \begin{bmatrix} L_{1^{s}} & M_{s} & 0 & 0 & 0 \\ M_{s} & L_{2^{s}} & 0 & 0 & 0 \\ 0 & 0 & 1/C_{3^{s}} & 0 & 0 \\ 0 & 0 & 0 & R_{4} & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{1}^{(s)} \\ i_{2}^{(s)} \\ i_{3}^{(s)} \\ i_{4}^{(s)} \\ i_{5}^{(s)} \end{bmatrix}$$
(1.83)

(1.83) bağıntısından $Z_{(s)}$ matrisindeki kaynak geriliminin bulunduğu kenara ait satır ve sütunun 0 olduğu rahatlıkla görülebilir. Bu durumda $Z_{(s)}$ 'nin tekil (determinantı 0) matris olduğu açıktır. Benzer durum $Y_{(s)}$ için de geçerlidir.

(1.58) ve (1.59) bağıntılarında verilen denklemlerin tamamının doğrusal bağımsız olmadığını bildiğimizden dolayı öncelikli olarak fazlalık olan denklemlerin elemine edilmesi gerekir.

Bir temel ilişki matrisi A ve bir temel kesi matrisi Q_f , yalnızca tekil olmayan bir dönüşümle farklılık gösterdiğinden, Kirchhoff akım kanunu kesi matrisinin satırları açısından ifade edilebilir. Bu bilgilerden hareketle, $A_a I_{(s)}=0$ ifadesi aynı zamanda $Q_a I_{(s)}=0$ ve $Q_f I_{(s)}=0$ olduğu anlamına gelir. Benzer şekilde $B_a V_{(s)}=0$ ifadesi aynı zamanda $B_f V_{(s)}=0$ demektir. Bu noktadan itibaren imla da kolaylık sağlaması açısından Q_f için Q, B_f için Bkullanılacaktır.

Bir elektrik devresi ile ilişkili Q ve B'nin sütunları bir t açılım ağacına göre önce kirişler ve sonra dallar olacak şekilde numaralandırılırsa (sıralanırsa) ve kol akım, kol gerilim vektörleri de ilgili dizilime uygun olacak şekilde düzenlenirse aşağıda verilen bağıntılar elde edilir. İlgili bağıntılarda $I_{1(s)}$ ve $V_{1(s)}$ kiriş akım ve kiriş gerilim vektörlerine, $I_{2(s)}$ ve $V_{2(s)}$ ise dal akım ve dal gerilim vektörlerine karşılık düşmektedir.

$$Q = \begin{bmatrix} Q_{11} & Q_{12} \end{bmatrix}$$
(1.84)

$$B = \begin{bmatrix} B_{11} & B_{12} \end{bmatrix}$$
(1.85)

$$I_{2^{(s)}} = -Q_{12}^{-1}Q_{11}I_{1^{(s)}}$$
(1.86)

$$V_{1^{(s)}} = -B_{11}^{-1}B_{12}V_{2^{(s)}} \tag{1.87}$$

Bu aşamadan itibaren kolaylık sağlaması açısından vektörlerin ve değişkenlerin frekans alanında olduğunu hatırlamakla birlikte *s* kompleks değişkeni kullanılmayacaktır. Kaynaklar için *k* alt indisini, geri kalan devre elemanları için *p* alt indisini kullanırsak (1.58) ve (1.59) bağıntıları aşağıdaki şekilde yazılabilir.

$$QI = 0 \tag{1.88}$$

$$BV = 0 \tag{1.89}$$

$$V = \begin{bmatrix} V_k \\ V_p \end{bmatrix} = \begin{bmatrix} E_k \\ E_p \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ 0 & Z_{pp} \end{bmatrix} \begin{bmatrix} I_k \\ I_p \end{bmatrix} = E + ZI$$
(1.90)

$$I = \begin{bmatrix} I_k \\ I_p \end{bmatrix} = \begin{bmatrix} J_k \\ J_p \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ 0 & Y_{pp} \end{bmatrix} \begin{bmatrix} V_k \\ V_p \end{bmatrix} = J + YV$$
(1.91)

1.7.1. Kol Akım ve Kol Gerilim Sistemi Eşitlikleri

(1.90) bağıntısını (1.89) bağıntısına yerleştirip ve (1.88) bağıntısı ile birleştirirsek,
(1.92) bağıntısı, benzer şekilde (1.91) bağıntısını (1.88) bağıntısına yerleştirip ve (1.89) ile birleştirirsek de (1.93) bağıntısı elde edilir.

$$\begin{bmatrix} BZ\\Q \end{bmatrix} I = \begin{bmatrix} -BE\\0 \end{bmatrix}$$
(1.92)

$$\begin{bmatrix} QY\\B \end{bmatrix} V = \begin{bmatrix} -QJ\\0 \end{bmatrix}$$
(1.93)

(1.92) bağıntısı b tane bilinmeyen kol akımı için b tane eşitlik içerirken, (1.93) bağıntısı b tane bilinmeyen kol gerilimi için b tane eşitlik içerir. Denklem sayısı halen çok fazla olduğundan denklem sayısını azaltacak başka tekniklere ihtiyaç duyulmaktadır.

1.7.2. Çevre Sistemi Eşitlikleri

(1.88) bağıntısını sağlayan her *I*, \sqrt{B} uzayında olduğundan ve \sqrt{B} uzayının da temelini *B* matrisinin transpozesinin sütunları oluşturduğundan, *B* matrisinin transpozesi ile temel çevrimlere denk gelen *m* boyutlu temel çevrim akım vektörü (*I*_m) çarpımından *I* kol akım vektörü elde edilir. (1.94) bağıntısında belirtilen bu denklem aynı zamanda çevre dönüşümü olarak adlandırılır [49].

$$I = B'I_m \tag{1.94}$$

(1.89) ve (1.90) ile birleştirirsek (1.95) bağıntısı elde edilir.

$$BV = 0 \Longrightarrow B(E + ZI) = 0 \Longrightarrow BE + BZI = 0$$
 (1.95)

B temel çevrim matrisi ile *E* kaynak gerilim vektörünün çarpılması sonucunda ortaya çıkan vektör, temel çevrimlere denk gelen kaynak gerilimlerini içerir ve bu sebeple de temel çevrim gerilim kaynak vektörü (E_m) olarak adlandırılır. E_m ifadesini içeren bağıntıdaki – işaretinin (1.95) bağıntısından geldiği açıktır. İlgili bağıntı (1.96)'da ifade edilmiştir.

$$E_m = -BE \tag{1.96}$$

Temel çevrim akım vektörüne (I_m) göre her bir çevrime denk gelen dirençleri içerecek matris temel çevrim empedans matrisi olarak adlandırılır ve (Z_m) ile gösterilir. Temel çevrim empedans matrisi (Z_m) ile temel çevrim akım vektörü (I_m) ohm kanunu gereği çarpılırsa temel çevrim gerilim kaynak vektörü (E_m) elde edilir. İlgili bağıntı (1.97)'de belirtilmiştir.

$$Z_m I_m = E_m \tag{1.97}$$

(1.95) bağıntısı içine sırasıyla (1.94) ve (1.96) bağıntılarını yerleştirdikten sonra (1.97) bağıntısı yardımıyla, Z_m (1.98) bağıntısındaki gibi elde edilir.

$$BE + BZI = 0 \Rightarrow BZI = -BE \Rightarrow$$

$$BZB'I_m = -BE \Rightarrow BZB'I_m = E_m \Rightarrow Z_m = BZB'$$
(1.98)

 $Z_{\rm m}$ ve $E_{\rm m}$ belli olduğundan (1.97) bağıntısı üzerinden temel çevrim akım vektörü $I_{\rm m}$ elde edilir. $I_{\rm m}$ vektörü bulunduktan sonra, (1.94) bağıntısı üzerinden kol akım vektörü I elde edilir. I vektörü elde edildikten sonra (1.90) bağıntısı üzerinden kol gerilim vektörü V elde

edilir. AC devreleri için, fazörler konusunda verilen bağıntılar yardımıyla da frekans alanından tekrar zaman alanına geçilir.



Şekil 1.29. Bir alternatif akım devresi



Şekil 1.30. Şekil 1.29'daki alternatif akım devresinin graf gösterimi

Şekil 1.29'da bir alternatif akım devresi ve devreye ait graf Şekil 1.30'da gösterilmiştir. İlgili grafa bağlı olarak temel çevrim matrisi B (1.99)'da, kol gerilim kaynak vektörü E'nin transpozesi (1.100)'de ve kol empedans matrisi Z (1.101)'de gösterilmiştir.

$$B = \begin{bmatrix} e_1 & e_2 & e_3 & e_4 & e_5 & e_6 & e_7 & e_8 \\ -1 & 1 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 & 1 & -1 \end{bmatrix}$$
(1.99)

$$E' = \begin{bmatrix} v_s & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$
(1.100)

$$Z = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & L_2 S & M S & 0 & 0 & 0 & 0 & 0 \\ 0 & M S & L_3 S & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1/C_4 S & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & R_5 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & R_6 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & R_7 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & R_8 \end{bmatrix}$$
(1.101)

(1.96) bağıntısının yardımıyla temel çevrim gerilim kaynak vektörü E_m (1.102)'deki gibi elde edilir.

$$E_m = -\begin{bmatrix} -1 & 1 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & -1 & 1 & -1 \end{bmatrix} \cdot \begin{bmatrix} v_s \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} v_s \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix}$$
(1.102)

(1.98) bağıntısının yardımıyla temel çevrim empedans matrisi Z_m (1.103)'deki gibi elde edilir.

$$Z_m = BZB'$$

$$\Rightarrow \begin{bmatrix} 0 & L_2 s & M s & \frac{1}{C_4 s} & 0 & 0 & 0 & 0 \\ 0 & M s & L_3 s & -\frac{1}{C_4 s} & -R_5 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & R_5 & -R_6 & R_7 & -R_8 \end{bmatrix} \cdot \begin{bmatrix} -1 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \\ 1 & -1 & 0 \\ 0 & 0 & -1 \\ 0 & 0 & -1 \\ 0 & 0 & -1 \\ 0 & 0 & -1 \end{bmatrix}$$
(1.103)

$$Z_m = \begin{bmatrix} L_2 s + 1/C_4 s & Ms - 1/C_4 s & 0\\ Ms - 1/C_4 s & L_3 s + \frac{1}{C_4 s} + R_5 & -R_5\\ 0 & -R_5 & R_5 + R_6 + R_7 + R_8 \end{bmatrix}$$

 $Z_{\rm m}$ tekil olmayan (determinantı 0'a eşit değil) bir matris ve $E_{\rm m}$ vektörü de belirlendiğine göre (1.97) bağıntısından yararlanılarak ($Z_{\rm m}$ matrisinin tersi ile her iki tarafı sol baştan çarparak) $I_{\rm m}$ temel çevrim akım vektörü elde edilir. $I_{\rm m}$ elde edildikten sonra (1.94) bağıntısından hareketle devredeki kol akım vektörü I elde edilir. I vektörü de belirlendikten sonra (1.90) bağıntısından da kol gerilim vektörü V elde edilir.

Şekil 1.29 için gerçekleştirilen çözümde temel çevrim matrisi *B* hem (1.89)'da hem de (1.94)'de kullanılmıştır. Çevre dönüşümünün tanımından yola çıkarak böyle bir zorunluluğun olmadığı açıktır yani herhangi bir temel çevrim matrisi de kullanılabilir. Bununla birlikte, iki adet temel çevrim matrisi kullanılıp, matrislerden biri (1.89)'da diğeri de (1.94)'de kullanılırsa temel çevrim empedans matrisi (Z_m) asimetrik olacaktır ve bunun sonucunda Z_m matrisini oluşturma kuralları oldukça karmaşık bir hale gelecektir. Bu sebeple kolaylık açısından her iki denklemde de aynı temel çevrim matrisinin kullanılacağı varsayılacaktır.

Şekil 1.31'de bir elektrik devresi ve devreye ait graf gösterimine yer verilmiştir.



Şekil 1.31. (a) Bir elektrik devresi (b) Devreye ait graf gösterimi

Şekil 1.31.(a)'daki devre için, B ve B^* olmak üzere iki adet temel çevrim matrisi, kaynak gerilim vektörünün transpozesi (E') ve kol empedans matrisi (Z) (1.104)'de belirtilmiştir.

$$B = \begin{pmatrix} e_1 & e_2 & e_3 & e_4 & e_5 \\ -1 & 1 & -1 & 0 & 0 \\ 0 & 0 & 1 & 1 & 1 \end{bmatrix}$$

$$B^* = \begin{pmatrix} e_1 & e_2 & e_3 & e_4 & e_5 \\ -1 & 1 & -1 & 0 & 0 \\ -1 & 1 & 0 & 1 & 1 \end{bmatrix}$$

$$E' = \begin{bmatrix} V_1 & 0 & 0 & 0 & 0 \\ 0 & R_2 & 0 & 0 & 0 \\ 0 & 0 & R_3 & 0 & 0 \\ 0 & 0 & 0 & R_4 & 0 \\ 0 & 0 & 0 & 0 & R_5 \end{bmatrix}$$
(1.104)

Eğer (1.89) ve (1.94)'ün her ikisi için de B temel çevrim matrisi kullanılırsa, kol akım vektörü (1.105)'deki gibi elde edilir.

$$\begin{aligned} Z_{m} \cdot I_{m} &= E_{m} \Rightarrow BZB' \cdot I_{m} = E_{m} \\ &\Rightarrow \begin{bmatrix} R_{2} + R_{3} & -R_{3} \\ -R_{3} & R_{3} + R_{4} + R_{5} \end{bmatrix} \cdot \begin{bmatrix} i_{m1} \\ i_{m2} \end{bmatrix} = \begin{bmatrix} V_{1} \\ 0 \end{bmatrix} \\ Det(Z_{m}) &= \Delta = R_{2}(R_{3} + R_{4} + R_{5}) + R_{3}(R_{4} + R_{5}) \\ I_{m} &= Z_{m}^{-1}E_{m} \Rightarrow \begin{bmatrix} i_{m1} \\ i_{m2} \end{bmatrix} = \begin{bmatrix} (R_{3} + R_{4} + R_{5})V_{1}/\Delta \\ R_{3}V_{1}/\Delta \end{bmatrix} \\ I &= B'I_{m} = > \begin{bmatrix} -1 & 0 \\ 1 & 0 \\ -1 & 1 \\ 0 & 1 \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} (R_{3} + R_{4} + R_{5})V_{1}/\Delta \\ R_{3}V_{1}/\Delta \end{bmatrix} \\ \begin{bmatrix} i_{1} \\ i_{2} \\ i_{3} \\ i_{4} \\ i_{5} \end{bmatrix} \Rightarrow \begin{bmatrix} -(R_{3} + R_{4} + R_{5})V_{1}/\Delta \\ (R_{3} + R_{4} + R_{5})V_{1}/\Delta \\ -(R_{4} + R_{5})V_{1}/\Delta \\ R_{3}V_{1}/\Delta \end{bmatrix} , \quad \begin{bmatrix} v_{1} \\ v_{2} \\ v_{3} \\ v_{4} \\ v_{5} \end{bmatrix} = \begin{bmatrix} R_{1} \\ R_{2}i_{2} \\ R_{3}i_{3} \\ R_{4}i_{4} \\ R_{5}i_{5} \end{bmatrix} \end{aligned}$$

Eğer (1.89) için temel çevrim matrisi B, (1.94) için ise temel çevrim matrisi B^* kullanılırsa, kol akım vektörü (1.106)'deki gibi elde edilir.

$$\begin{aligned} Z_{m}.I_{m} &= E_{m} \Rightarrow BZB^{*'}.I_{m} = E_{m} \\ &\Rightarrow \begin{bmatrix} R_{2} + R_{3} & R_{2} \\ -R_{3} & R_{4} + R_{5} \end{bmatrix} \cdot \begin{bmatrix} i_{m1} \\ i_{m3} \end{bmatrix} = \begin{bmatrix} V_{1} \\ 0 \end{bmatrix} \\ Det(Z_{m}) &= \Delta = R_{2}(R_{3} + R_{4} + R_{5}) + R_{3}(R_{4} + R_{5}) \\ I_{m} &= Z_{m}^{-1}E_{m} \Rightarrow \begin{bmatrix} i_{m1} \\ 1 & 1 \\ -1 & 0 \\ 0 & 1 \\ 0 & 1 \end{bmatrix} = \begin{bmatrix} (R_{4} + R_{5})V_{1}/\Delta \\ R_{3}V_{1}/\Delta \end{bmatrix} \\ I &= B^{*'}I_{m} = > \begin{bmatrix} -1 & -1 \\ 1 & 1 \\ -1 & 0 \\ 0 & 1 \\ 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} (R_{4} + R_{5})V_{1}/\Delta \\ R_{3}V_{1}/\Delta \end{bmatrix} \\ & \begin{bmatrix} i_{1} \\ i_{2} \\ i_{3} \\ i_{4} \\ i_{5} \end{bmatrix} \Rightarrow \begin{bmatrix} -(R_{3} + R_{4} + R_{5})V_{1}/\Delta \\ (R_{3} + R_{4} + R_{5})V_{1}/\Delta \\ -(R_{4} + R_{5})V_{1}/\Delta \\ R_{3}V_{1}/\Delta \end{bmatrix} , \quad \begin{bmatrix} v_{1} \\ v_{2} \\ v_{3} \\ v_{4} \\ v_{5} \end{bmatrix} = \begin{bmatrix} V_{1} \\ R_{2}i_{2} \\ R_{3}i_{3} \\ R_{4}i_{4} \\ R_{5}i_{5} \end{bmatrix} \end{aligned}$$

Her iki yolla da elde edilen kol akım vektörleri (I) aynıdır ve ona bağlı elde edilecek kol gerilim vektörleri (V) de aynı olacaktır. Her iki denklemde de aynı temel çevrim matrisi kullanıldığında elde edilen temel çevrim empedans matrisinin simetrik, aksi halde asimetrik olduğu görülebilmektedir. Simetrik daha uygun olduğu için diğer yol nadiren seçilir.

Devredeki kaynaklar (1.97) bağıntısında eşitliğin diğer tarafına atıldığından dolayı Z_m matrisi kaynaklardan bağımsızdır. Bir başka deyişle; temel çevrim empedans matrisi, devredeki gerilim kaynakları kısa devre yapılarak sadeleştirilmiş graftan elde edilebilir. Çünkü yönlü veya yönsüz bir graftaki bir kenarı kısa devre yapmak o grafın geçersizliğini (nullity) değiştirmez [50].

 G^* , bir elektrik devresine ait G grafında bulunan bağımsız gerilim kaynaklarının kısa devre yapılmasıyla (numaralandırma işleminde herhangi bir değişiklik yapılmaksızın) elde edilen yönlü bir graf olsun. G grafının temel çevrim matrisi B ve G^* grafının temel çevrim matrisi B^* olmak üzere, G'de yalnızca gerilim kaynaklarından oluşan bir çevrim yok ise

(1.107)'de belirtilen denklem yazılabilir. Bu denklem yazılırken tekraren belirtmek gerekir ki devrede bağımsız akım kaynağı bulunmadığı (veya dönüştürüldüğü) varsayılmıştır.

$$BZB' = B^* Z_{pp} B^{*'} (1.107)$$

Şekil 1.32'de, Şekil 1.29'da gösterilen devrede bulunan bağımsız gerilim kaynağının kısa devre yapılması sonucu elde edilen graf gösterimine yer verilmektedir.



Şekil 1.32. Şekil 1.29'da gösterilen devrede bağımsız gerilim kaynağının kısa devre edilmesi sonucu oluşan yeni devreye ait graf gösterimi

Şekil 1.32'deki grafa ait temel çevrimler matrisi B, (1.108)'de ifade edilmiştir. Z_{pp} matrisi Z matrisinden 1.satır ve 1.sütunun silinmesi ile elde edilir ve (1.109)'da ilgili matris gösterilmiştir.

$$B^* = \begin{bmatrix} e_2 & e_3 & e_4 & e_5 & e_6 & e_7 & e_8 \\ 1 & 0 & 1 & 0 & 0 & 0 \\ 0 & 1 & -1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & -1 & 1 & -1 \end{bmatrix}$$
(1.108)

$$Z_{pp} = \begin{bmatrix} L_2 S & MS & 0 & 0 & 0 & 0 & 0 \\ MS & L_3 S & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1/C_4 S & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & R_5 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & R_6 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & R_7 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & R_8 \end{bmatrix}$$
(1.109)

 $B^*Z_{pp}B^{*'}$ işlemi yapıldığında *G* grafına ait olan temel çevrim empedans matrisi Z_m , aynı şekilde elde edilecektir.

Bir elektrik devresi için Z_m matrisinin tekil olmaması durumunda genel olarak kol akım vektörü (*I*) ve kol gerilim vektörü (*V*) (1.110)'da belirtildiği gibi ifade edilir.

$$I = B'I_m = B'Z_m^{-1}E_m = -B'(BZB')^{-1}BE$$

$$V = ZI + E = -Z B'(BZB')^{-1}BE + E$$
(1.110)

1.7.3. Kesi Sistemi Eşitlikleri

(1.89) bağıntısını sağlayan her $V \sqrt{Q}$ uzayında olduğundan ve \sqrt{Q} uzayının da temelini *Q* matrisinin transpozesinin sütunları oluşturduğundan, *Q* matrisinin transpozesi ile temel kesi setlerine denk gelen *r* boyutlu temel kesi gerilim vektörü (*V*_c) çarpımından *V* kol gerilim vektörü elde edilir. (1.111) bağıntısında belirtilen bu denklem aynı zamanda kesi dönüşümü olarak adlandırılır [51].

$$V = Q'V_c \tag{1.111}$$

(1.88) ve (1.91) ile birleştirirsek (1.112) bağıntısı elde edilir.

$$QI = 0 \Longrightarrow Q(J + YV) = 0 \Longrightarrow QJ + QYV = 0 \tag{1.112}$$

Q temel kesi matrisi ile J kaynak akım vektörünün çarpılması sonucunda ortaya çıkan vektör, temel kesi setlerine denk gelen kaynak akımlarını içerir ve bu sebeple de temel kesi akım kaynak vektörü (J_c) olarak adlandırılır. J_c ifadesini içeren bağıntıdaki – işaretinin (1.112) bağıntısından geldiği açıktır. İlgili bağıntı (1.113)'de ifade edilmiştir.

$$J_c = -QJ \tag{1.113}$$

Temel kesi gerilim vektörüne (V_c) göre her bir kesiye denk gelen iletkenlikleri içerecek matrise temel kesi admitans matrisi denir ve (Y_c) ile gösterilir. Temel kesi admitans matrisi (Y_c) ile temel kesi gerilim vektörü (V_c) ohm kanunu gereği çarpılırsa temel kesi akım kaynak vektörü (J_c) elde edilir. İlgili bağıntı (1.114)'de belirtilmiştir.

$$Y_c V_c = J_c \tag{1.114}$$

(1.112) bağıntısı içine sırasıyla (1.111) ve (1.113) bağıntılarını yerleştirdikten sonra (1.114) bağıntısı yardımıyla, Y_c (1.115) bağıntısındaki gibi elde edilir.

$$QJ + QYV = 0 \Rightarrow QYV = -QJ \Rightarrow$$

$$QYQ'V_c = -QJ \Rightarrow QYQ'V_c = J_c \Rightarrow Y_c = QYQ'$$
(1.115)

 Y_c ve J_c belli olduğundan (1.114) bağıntısı üzerinden temel kesi gerilim vektörü V_c elde edilir. V_c vektörü bulunduktan sonra, (1.111) bağıntısı üzerinden kol gerilim vektörü Velde edilir. V vektörü elde edildikten sonra (1.91) üzerinden kol akım vektörü I elde edilir. AC devreleri için, fazörler konusunda verilen bağıntılar yardımıyla da frekans alanından tekrar zaman alanına geçilir.

Çevre dönüşümü bağıntılarında olduğu gibi kesi dönüşümünde de iki farklı temel kesi matrisi kullanılabilir. Fakat yine karmaşıklığı önlemek amacıyla aynı temel kesi matrisinin kullanıldığı varsayılacaktır.

Eğer Q temel kesi matrisi yerine A temel ilişki matrisi kullanılırsa, kesi sistemi eşitlikleri düğüm sistemi eşitlikleri olarak adlandırılır ve temel kesi admitans matrisi (Y_c) yerine düğüm admitans matrisi (Y_n), temel kesi akım kaynak vektörü (J_c) yerine düğüm akım kaynak vektörü (J_n) yerleşir. Ayrıca temel kesi gerilim vektörü (V_c) yerini düğüm gerilim vektörüne (V_n) bırakır. İlgili bağıntılar (1.116)'da ifade edilmiştir.

$$Y_n = AYA'$$

$$J_n = -AJ$$

$$Y_n V_n = J_n$$

$$V = A'V_n$$
(1.116)

Bir elektrik devresi için Y_c matrisinin tekil olmaması durumunda genel olarak kol gerilim vektörü (*V*) ve kol akım vektörü (*I*) (1.117)'da belirtildiği gibi ifade edilir.

$$V = Q'V_c = Q'Y_c^{-1}J_c = -Q'(QYQ')^{-1}QJ$$

$$I = YV + J = -Y Q'(QYQ')^{-1}QJ + J$$
(1.117)



Şekil 1.33. Bir alternatif akım devresi örneği



Şekil 1.34. Şekil 1.33'deki alternatif akım devresinin graf gösterimi

Şekil 1.34'de koyu çizgilerle belirtilen e_2,e_4,e_5,e_7 açılım ağacına göre temel kesi setlerinin sayısının dört (r = 4) olduğu rahatlıkla görülmektedir. İlgili graf için Q temel kesi matrisi (1.118)'deki gibi ifade edilir.

İlgili graf için kol admitans matrisi Y (1.119)'da, kaynak akım vektörü J'nin transpozesi (1.120)'deki gibi ifade edilir.

(1.113) bağıntısından hareketle temel kesi akım kaynak vektörü J_c (1.121)'deki gibi elde edilir. (1.115) bağıntısının yardımıyla temel kesi admitans matrisi Y_c (1.122)'deki gibi elde edilir.

$$J_{c} = -\begin{bmatrix} 1 & 0 & 0 & 0 & -1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & -1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 1 & 0 & 1 \\ 0 & 0 & 0 & 1 & 0 & 0 & -1 & -1 \end{bmatrix} \cdot \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ i_{s} \\ 0 \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} i_{s} \\ i_{s} \\ 0 \\ 0 \\ 0 \end{bmatrix}$$
(1.121)
$$Y_{c} = QYQ'$$

$$\Rightarrow \begin{bmatrix} \frac{L_{3}}{ys} & 0 & 0 & 0 & 0 & -\frac{M}{ys} & 0 & 0 \\ -\frac{M}{ys} & C_{4}s & 0 & 0 & 0 & \frac{L_{2}}{ys} & 0 & 0 \\ -\frac{M}{ys} & 0 & G_{5} & 0 & 0 & \frac{L_{2}}{ys} & 0 & 0 \\ 0 & 0 & 0 & G_{7} & 0 & 0 & -G_{6} & -G_{8} \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ -1 & -1 & 0 & 0 \\ 0 & 0 & 0 & -1 \\ 0 & 0 & 1 & -1 \end{bmatrix}$$
(1.122)

$$Y_{c} = \begin{bmatrix} L_{3}/ys & -M/ys & -M/ys & 0\\ -M/ys & C_{4}s + L_{2}/ys & L_{2}/ys & 0\\ -M/ys & L_{2}/ys & G_{5} + \frac{L_{2}}{ys} + G_{8} & -G_{8}\\ 0 & 0 & -G_{8} & G_{6} + G_{7} + G_{8} \end{bmatrix}$$
(1.122)

 Y_c tekil olmayan (determinantı 0'a eşit değil) bir matris ve J_c vektörü de belirlendiğine göre (1.114) bağıntısından yararlanılarak (Y_c matrisinin tersi ile her iki tarafı sol baştan çarparak) V_c temel kesi gerilim vektörü elde edilir. V_c elde edildikten sonra (1.111) bağıntısından hareketle devredeki kol gerilim vektörü V elde edilir. V vektörü de belirlendikten sonra (1.91) bağıntısından da kol akım vektörü I elde edilir.

Devredeki kaynaklar (1.114) bağıntısında eşitliğin diğer tarafına atıldığından dolayı Y_c matrisi kaynaklardan bağımsızdır. Bir başka deyişle; temel kesi admitans matrisi, devredeki akım kaynakları açık devre yapılarak sadeleştirilmiş graftan elde edilebilir.

 G^* , bir elektrik devresine ait G grafında bulunan bağımsız akım kaynaklarının açık devre yapılmasıyla (numaralandırma işleminde herhangi bir değişiklik yapılmaksızın) elde edilen yönlü bir graf olsun. G grafının temel kesi matrisi Q ve G^* grafının temel kesi matrisi Q^* olmak üzere, G'de yalnızca akım kaynaklarından oluşan bir kesi yok ise (1.123)'de belirtilen denklem yazılabilir. Bu denklem yazılırken tekraren belirtmek gerekir ki devrede bağımsız gerilim kaynağı bulunmadığı (veya dönüştürüldüğü) varsayılmıştır.

$$QYQ' = Q^*Y_{pp}Q^{*'} (1.123)$$

1.8. Sembolik Hesaplama

Bilgisayar bilimi ve bilgisayar teknolojilerinin gelişmesiyle birlikte sembolik hesaplama matematik, fen ve mühendislik dalları için önemli bir araştırma ve uygulama alanı olarak ortaya çıkmıştır. Sembolik hesaplama ilk olarak türev ve sonrasında integral, polinomsal eşitlikler ve eşitsizlikler gibi ifadelerin veya formüllerin bilgisayar ile işlenmesi amacıyla kullanılmıştır [52]. Bu tür denklemlerin çözümü için geliştirilen sayısal yöntemler belirli bir hata payı içerirken, simgesel hesaplama ilgili işlemlerin hatasız olarak gerçekleştirilmesi sağlanır. Öte yandan sayısal yöntemlere göre daha yavaştırlar dolayısıyla zamanın önemli olduğu durumlarda tercih edilmezler [53].

1.9. Yorumlayıcılar

Sembolik hesaplama, otomatik program analizinde önemli bir yaklaşımdır. Gelişmiş araçların birçoğu, sembolik hesaplamaları yorumlayıcı olarak gerçekleştirir ve sembolik verileri doğrudan korur [54]. Yorumlayıcı, bir programlama veya betik dilinde yazılmış talimatları doğrudan yürüten programdır. Genel olarak bir yorumlayıcının geliştirilmesi sürecinde kelime analizi, sözdizimsel analiz ve anlamsal analiz gibi ele alınması gereken önemli aşamalar bulunmaktadır. Sözdizimsel analiz işleminin yapılabilmesi için öncelikli olarak ilgili dilin gramer yapısının belirlenmesi gerekir [55].

1.9.1. Gramer Tasarımı

Biçimsel dillerin dilbilgisini tanımlamak için geliştirilmiş BNF ve EBNF gibi birkaç matematiksel gösterim biçimi bulunmaktadır. EBNF (Extended Backus Naur Form) gösterimi, (*, +, ?, |, vs.) gibi bazı meta karakterlerinin BNF'ye eklenmesiyle elde edilen genişletilmiş bir sürümdür [56]. Bu gösterimlerde gramer tanımlaması için her biri bir üretim kuralı olarak adlandırılan birbirine bağlanmış bir kurallar dizisi tanımlanır. Bir gramer kuralı (=, := , - >) gibi sembollerle ayrılmış sol ve sağ taraf tanımları içerir. Kuralın sol tarafı sonlu olmayan bir sözcük içerirken sağ taraf sonlu veya sonlu olmayan sözcüklerin bir kümesini içerir [57]. Sonlu olmayan sözcükler nonterminal, sonlu sözcükler ise terminal olarak adlandırılırlar. Bir üretimin sol tarafında terminal görülemeyeceği için gramer nonterminal sembolü ile başlar. Bu noktadan itibaren ayrımın daha kolay anlaşılabilmesi amacıyla terminaller çift tırnak içinde, nonterminaller ise < > sembolleri arasında yazılacaklardır.

Sözdizimsel analizde öncelikli olarak kaynak kod soldan sağa doğru taranır ve bir dizi terminale bölünerek terminaller dizisinin sırası gramer yardımıyla incelenir. Terminallerin incelenmesi işlemi soldan sağa (yukarıdan aşağıya, top-down) veya sağdan sola (aşağıdan yukarıya, bottom–up) şeklinde olabilir. Soldan sağa ayrıştırma LL_(k) olarak, sağdan sola ayrıştırma LR_(k) olarak adlandırılır. İlgili ifadelerdeki k değeri, kural seçiminde kullanılacak sözcük sayısıdır.

Java programlama dilinde yazılmış EBNF gösterimini kullanan ayrıştırma üreteçlerinden biri JavaCC'dir [58]. Ayrıştırıcı aracılığıyla gerçekleştirilen kelime analizi, sözdizimsel analiz ve soyut sözdizim ağacının oluşturulması ile ilgili işlemler için JavaCC aracı kullanılmıştır. JavaCC yalnızca LL_(k) ayrıştırma algoritmasını kullandığı için, ilgili gramerlerin aşağıdaki üç kuralı sağlaması gerekir.

1. Herhangi bir kuralın bütün alternatifleri (sol tarafta aynı nonterminali içeren kurallar) tarafından üretilen ilk k adet terminalin dizilimleri farklı olmalıdır.

2. Herhangi bir terminal üretmeyen bir kural varsa, bu kural ve bu kuralın arkasından çağırılan başka bir kuralın ilk k adet terminal dizilimi farklı olmalıdır.

3. Herhangi bir kuralın sağ tarafı soldan rekürsif olmamalıdır.

Matematikteki dört temel işleme dayalı hesaplama yapılması sağlayan bir dile ait gramer gösterimi Tablo 1.5'de gösterilmiştir. İlgili dil, dört temel işlemin önceliklerine ek olarak parantez içi işlem önceliğini de desteklemektedir.

E - > T E'	T -> F T'	F - > num
E' ->+T E'	T' ->* F T'	F ->(E)
E' -> -T E'	T' ->/ F T'	
E' ->	T' ->	

Tablo 1.5 Dört temel işlemi içeren dile ait gramer yapısı

1.9.2. Kelime Analizi

Bir programlama veya betik dilinin sözcük yapısı, düzenli ifadeler (regular expressions) kullanılarak oluşturulur [57]. Çeşitli amaçlarla oluşturulan dillerde, sözcük kümesini işlevsel ve biçimsel olarak ikiye ayırabiliriz. İşlevsel sözcükler ilgili dilin amacı doğrultusunda tanımlanan yapıları (anahtar kelimeler, semboller vs.) ifade ederken, biçimsel sözcükler <id>, <num>, <float> gibi sonlu olmayan yapılar üzerinden üretilir. İşlevsel sözcükler için kural başına yalnızca bir token sınıfı tanımlanırken, biçimsel sözcükler için kural başına yalnızca bir token sınıfı token sınıfı tanımını yapmak yeterli olacaktır.

1.9.3. Sözdizimsel Analiz

Biçimsel bir dilin sözdizimsel yapısını analiz etmek için kullanılan ayrıştırıcılar, el veya JavaCC gibi otomatik kod üreten araçlar yardımıyla geliştirilebilir. Böyle bir araç yardımıyla dilin gramer kurallarına dayanan metot tanımlamalarından, ayrıştırıcının kodu üretilir. Üretilin kodun dili, kullanılan araca göre çeşitlilik gösterir. JavaCC aracı, java programlama dilinde ayrıştırıcı kodunu üretir.

Ayrıştırıcı algoritmalarındaki k değeri büyüdükçe performans düşer [59]. Kaynak kodun türetimini soldan sağa gerçekleştiren bir $LL_{(k)}$ ayrıştırıcısı, gramer kurallarının yapısına bağlı olarak yapılandırılabilir. Bir kural yalnızca bir sözcük (k=1) ile seçilebilecek şekilde ise ilgili biçimsel dil için $LL_{(1)}$ grameri üretilebilir. Böylece gramer içinde birbirini çağıran kuralları sırasıyla tutarak, her bir gramer kuralını temsil etmek için ayrıştırıcıya bazı tanımlamalar eklenir.

1.9.4. Soyut Sözdizim Ağacı

Soyut sözdizim ağacı, kaynak kodun ağaç veri yapısı biçiminde temsil edilmesidir. Türetilen veriler ağaç formunda olduğundan dolayı hiyerarşik bir yapı içerisindedirler. Kaynak kodun içerisindeki anahtar kelimeler, semboller gibi işlevsel sözcükler ağacın düğümlerini oluştururken <id>, <num> gibi biçimsel sözcükler ağacın yapraklarını meydana getirir [60]. Bir dile ait kaynak kod, kelime ve sözdizimsel analiz aşamalarını başarıyla geçtikten sonra soyut sözdizim ağacı veri yapısına dönüştürülür. Bu veri yapısı, semantik analiz de dahil olmak üzere sonraki aşamalara ana girdi olarak kullanılır.

1.9.5. Anlamsal Analiz

Anlamsal analizde ilgili dil üzerinde gerçekleştirilen tür denetimi işlemlerinde, kaynak kod içerisinde belirtilen tanımlamalar yardımıyla oluşturulan bir sembol tablosu kullanılır [57, 61]. Dil için tanımlanan fonksiyonlar içerisinde yer alan yerel değişkenler ve fonksiyona ait parametreler ayrı ayrı bir simge olarak sembol tablosuna eklenir. Sembol tablosuna eklenecek her değişkenin veya parametrenin sembol tablosunda olması durumunda hata üretilir.

1.10. Literatür

Literatürde elektrik ve elektronik devrelerinin analizini öğretmek için geliştirilmiş birçok uygulama programı bulunmaktadır. Shaffer ve Mabry, elektrik devresi analizini gerçekleştirmek için web tabanlı prototip bir uygulamanın tasarımını ve uygulamasını gerçekleştirmiş, prototipin ayrıntılarını ve bir lisans mühendisliği dersine uygulaması sonucu elde edilen ilk deneyimlerini açıklamışlardır [62]. Bir başka web tabanlı uygulama, Weyten ve arkadasları tarafından sembolik analiz tekniklerine dayalı elektrik devresi analizi eğitimi için geliştirilen bir sistemi içerir [63]. Sistemin tipik özellikleri arasında, öğrencinin nihai cevabının doğrulanmasının yanı sıra, öğrencinin gerçekleştirdiği çözümü takip etme ve yönetme bulunmaktadır. Aracın geleneksel eğitim yaklaşımına yararlı bir tamamlayıcı aynı zamanda devre denklemlerinin otomatik olarak doğrulanması için yeni bir yöntem olduğunu ileri sürerek, öğrencinin çözüm sürecindeki ara adımlarını temsil eden web tabanlı bir eöğrenme sistemi geliştirdiklerini ifade ederler [64]. Bu tür web tabanlı uygulamaların yanı sıra, Skromme ve arkadaşları tarafından rastgele oluşturulmuş topolojiler ve eleman değerleri içeren belirli özelliklere sahip devre problemlerini otomatik olarak oluşturma yeteneklerine sahip doğrusal devre analizi için adım tabanlı öğretici bir sistem ortaya koyulmuştur [65].

Öğrencilerin öğrenme becerilerini geliştirmek için başka çalışmalar da yapılmıştır. Örneğin, Butz ve arkadaşları ilk devre derslerini alan elektrik mühendisliği lisans öğrencilerini desteklemek için tasarlanmış etkileşimli multimedya akıllı eğitici bir sistem geliştirmişlerdir [66]. Başka bir çalışmada Costa ve arkadaşları, probleme dayalı öğrenme adı verilen bir yöntem sunmuş ve temel devre analizinde eğitime uygulanmasını tartışmışlardır [67]. Reisslein ve arkadaşları, elektriksel büyüklükleri gösteren matematiksel sembollerin renk kodlamasının, iki grup lise öğrencisini karşılaştırarak devre analizi öğrenimini geliştirip geliştiremeyeceğini öğrenmek için bir çalışma gerçekleştirir; burada bir grup devre değişkenlerini siyah yazı tipinde, diğeri ise renkli olanlarla öğrenir [68]. Çalışmanın sonuçları, elektrik devre şemalarındaki miktarlar için kullanılan notasyonların renk kodlamasının acemi öğrencilerin devre analizi öğrenimine yardımcı olduğunu göstermektedir.

1.11. Elektrik Devreleri Analiz Yazılımları

Maple, Sapwin, Simulink ve OrCAD elektrik devrelerinin analizini gerçekleştiren yazılımlardan bazıları olarak sıralanabilir [69]. Maple elektrik devrelerinin incelemesinde düğüm ve mesh analiz metotlarını kullanmaktadır [70, 71]. Sapwin doğrusal analog devreler için sembolik analiz, şematik destek ve grafiksel işleyiş içeren bir pakettir [72]. Matlab Simulink [73] ve OrCAD Capture & PSpice [74], elektrik devrelerinin matematiksel analizi ve simülasyonu için kullanılan iki yaygın bilgisayar uygulamasıdır. OrCAD EE (PSpice) tipik olarak OrCAD Capture'da tanımlanan devreler için simülasyonlar çalıştırır. PSpice, akademik olarak geliştirilen SPICE'ın değiştirilmiş bir sürümüdür [75, 76]. Literatürde SPICE tabanlı başka uygulamalar da mevcuttur [77].

Bu uygulamalar öncelikli olarak ticari veya endüstriyel amaçlar doğrultusunda geliştirilmişlerdir ve çok sayıda görsel tasarım ve grafik bileşenine sahip sofistike bir ortam sağlarlar. Bununla birlikte, çoğu lisans öğrencisi (özellikle mühendislik eğitiminin ilk yıllarında elektrikle ilgili dersler alanlar) bu programları kullanmakta zorlanmaktadır.

1.12. Tezin Kapsamı

Bu tezin kapsamı genel olarak sembolik hesaplama yoluyla doğru akım ve alternatif akım devrelerinin çözümlenmesidir. Bu kapsamda, elektrik devrelerinin kolay ve etkin bir şekilde alınabilmesi amacıyla bir devre tanımlama dili geliştirilmesi gereklidir. Geliştirilen uygulamaların devrenin çözümlenmesi aşamasında ilgili işlemleri adım adım göstermesinin eğitici bir role sahip olacağı düşünülmüştür. Bununla birlikte çözümleme işleminin ayrıntılarına geçilmeden önce geliştirilen dilde girilen devrenin şematik gösteriminin yapılmasının oldukça önemli olacağı varsayılmıştır. Devre çözümleme işlemi dışında, eşdeğer direnç hesaplama gibi özelliklerin geliştirilen uygulamalara eklenerek kapsayıcılıklarının artırılması hedeflenmiştir.

Devre çözümleme işlemleri haricinde, geliştirilen devre tanımlama dilinin tasarım ve uygulama aşamaları da bir yorumlayıcının genel hatları ile nasıl geliştirdiğini göstermesi açısından oldukça önemlidir. Çünkü geliştirilen dil aynı zamanda bir yorumlayıcıdır ve dolayısıyla bir yorumlayıcının geliştirilmesi hedeflenmiştir.

2. YAPILAN ÇALIŞMALAR

Bu bölümde, DC ve AC devreleri için geliştirilen uygulamaların tasarım ve uygulama aşamaları bütünüyle ele alınıp örnek devreler üzerinden devre çözümleme süreci detaylı olarak incelenecektir.

Devre çözümleme süreci temel olarak dört aşamaya ayrılabilir. İlk aşamada devreye ait bilgilerin alınabilmesi amacıyla geliştirilen devre tanımlama dilinin tasarım ve uygulama aşamalarının incelenmesi gelmektedir. İkinci aşama, devre bilgileri üzerinde gerekli kontrollerin yapılmasından sonra arzu edilen işlemin (devre elemanları üzerindeki akım ve gerilim değerlerinin belirlenmesi veya herhangi iki nokta arasındaki eşdeğer direncin hesaplanması) gerçekleştirilmesidir. Üçüncü aşama, ilgili işleme göre elde edilen sonuçların görüntülenmesini içerir. Dördüncü aşama ise devre bilgileri üzerinden devrenin şematik gösteriminin üretilmesidir. Devre çözümleme süreci tamamlandığında, ilk olarak bir pencere içinde devrenin şematik gösterimi görüntülenir. Şematik gösterimin altındaki başka bir pencerede ise arzu edilen işleme ait sonuçlar gösterilir.

DC ve AC devreleri için çözüm sisteminin ana hatları genel bilgiler bölümünde de bahsedildiği üzere benzer olmakla birlikte bazı farklılıklar da içerir. DC ve AC devreleri arasında akla gelebilecek ilk farklılıklardan biri, DC devrelerinin faz ve frekans bilgilerine ihtiyaç duymaması olarak belirtilebilir. Bir diğer farklılık, DC devrelerinde indüktör ve kapasitör kullanımlarının kısa ve açık devreye karşılık gelmesinden dolayı DC devreleri için geliştirilen uygulamada indüktör ve kapasitör elemanlarına yer verilmemesi olarak açıklanabilir. Fakat bu farklılıklar devre bilgilerinin alınması yönünde çok büyük ayrımlar oluşturmadığından dolayı hem DC hem de AC devreleri için geliştirilen uygulamalardaki devre tanımlama dili bazı değişiklikler dışında oldukça benzerdir. Bu sebeple, devre tanımlama dilinin geliştirilme aşamaları hem DC hem de AC devreleri için ortak olarak incelenecek ve farklılıklar belirtilecektir. Devre çözümleme sürecinin ikinci aşamasında ortak kısımlar olmakla birlikte gerçekleştirilen hesaplamalar DC ve AC devreleri açısından büyük farklılıklar göstermektedir. Faz ve frekans bilgilerine bağlı olarak hesaplamalar gerektiren AC devreleri bunun yanında birden çok farklı frekansta çalışan bağımsız akım veya gerilim kaynağı içermesi durumunda daha farklı hesaplamalar gerektirmektedir. Dolayısıyla ikinci aşamanın ortak kısımları hariç süreç DC ve AC olarak ayrı ayrı ilerleyecektir.

2.1. Devre Tanımlama Dili

Devre tanımlama dilinin (DTD) ayrıştırma gereksinimi, JavaCC (Java compiler compiler) aracı aracılığıyla karşılanır. JavaCC aracı DTD gramerinin bir spesifikasyon dosyasını (jj dosyası) kullanarak devre verilerinin graf yapısında oluşturulmasına ek olarak, kelimesel ve sözdizimsel analiz için Java programlama dilinde ayrıştırıcı kodunu oluşturur [58]. Ayrıştırıcı kodu önce Java derleyicisi tarafından derlenir ve daha sonra devre tanımlamasının DTD'nin sözdizimine uygun olup olmadığını kontrol etmek için kullanılır. Graf yapısı, devre tanımlamasında yinelenen öğe adları olup olmadığını ve tüm devre öğe değerlerinin belirtilip belirtilmediğini kontrol etmek amacıyla anlamsal analiz aşamasında kullanılır.

2.1.1. Devre Tanımlama

Basit bir elektrik devresinin temsili, devre elemanları, değerleri, düğümler ve elemanlar arası bağlantılar gibi bazı ana bileşenleri içerir. Bu bileşenlere uygun olarak, DTD dilindeki kaynak dosya üç bloktan oluşur. Dosyanın ilk bloğu devre elemanlarını ve düğümleri içerir. İkinci blok, elemanların düğümler aracılığıyla bağlantılarını belirtir. Son blok ise eleman değerlerini barındırır. Bloklar sırasıyla "elements", "connections" ve "parameters" olarak adlandırılır.

"elements" bloğunda, "resistor", "inductor", "capasitor", "voltagesource", "currentsource" ve "node" türleriyle sırasıyla temsil edilen dirençler, indüktörler, kapasitörler, bağımsız gerilim kaynakları, bağımsız akım kaynakları ve düğümler olarak bildirilebilecek devre elemanları ve bileşenler yer alır. Her bildirim, bir öğe türünden ve adından oluşur. Devre analiz süreci ile ilgili olarak anlaşılabilir veya okunabilir dokümanlar oluşturmak için, türlerine göre elemanlar için benzersiz bir adlandırma kuralı gereklidir. Bu sebeple, bir elemanın adı bir direnç, bir indüktör, bir kapasitör, bir gerilim kaynağı, bir akım kaynağı ve bir düğüm için sırasıyla "R", "L", "C", "V", "I" ve "N" karakterleriyle başlamalıdır. DC devreleri için geliştirilen uygulamada indüktör ve kapasitör elemanları bulunmamaktadır.

"connections" bloğunda, "elements" bloğunda bildirilen öğeler düğümler aracılığıyla birbirine bağlanırlar. Bağlantılar, devrenin her bir elemanını iki düğüme bağlayarak yapılır. Devrenin bir toprak bağlantısına sahip olması istenirse, toprağı bir düğümle ilişkilendirmek için "gnd" anahtar kelimesi kullanılır. Devrenin analiz aşamasında, bir elemanı bağlamak için kullanılan düğümlerin sırası ilgili eleman üzerindeki akım yönünü belirlemek amacıyla kullanılır. Akım yönü ilgili elemanın bağlantısı sırasında kullanılan birinci düğümden ikinci düğüme doğrudur. Direnç, indüktör ve kapasitör için akım yönü keyfi olarak alınabilir. Gerilim kaynağı için akım yönü pozitif (+) kutuptan negatif (-) kutba doğru, akım kaynağı için akım yönünde olacak şekilde belirlenir.

"parameters" bloğunda dirençlerin, indüktörlerin, kapasitörlerin, gerilim kaynaklarının ve akım kaynaklarının değerleri verilir. Bu değerler tamsayılar, noktalı sayılar veya rasyonel sayılar olarak belirtilebilir. Rasyonel sayı formatı daha iyi sonuçlar elde etmek amacıyla kullanılmıştır.

Şekil 2.1 bir DC elektrik devresini ve metin tabanlı DTD temsilini göstermektedir.



Şekil 2.1. (a) Bir DC elektrik devresi (b) Devre tanımlama dili için devre elemanlarının ve düğümlerin adlandırılması (c) Devreye ait devre tanımlama dili

"parameters" bloğunda, AC devreleri için ek olarak faz ve frekans bilgilerinin değerleri belirtilebilmektedir. Hem faz hem de frekans bilgisi, AC devresi içindeki tüm kaynaklar için tanımlama yapacak şekilde sırasıyla sadece "phase" ve "frequency" olarak girilebileceği gibi, her bir kaynak için ayrı ayrı olmak üzere anahtar kelime ve kaynak isminin birleşimi (phaseV1, frequencyI1) şeklinde de belirtilebilir. Devre tanımlama dilinde faz bilgisi belirtilmeyen kaynaklar için 0, frekans bilgisi belirtilmeyen kaynaklar için şehir şebekesi frekansı olarak 50 Hz alınacaktır.

Benzer şekilde, Şekil 2.2 bir AC elektrik devresini ve metin tabanlı DTD temsilini gösterir.



Şekil 2.2. (a) Bir AC elektrik devresi (b) Devre tanımlama dili için devre elemanlarının ve düğümlerin adlandırılması (c) Devreye ait devre tanımlama dili

2.1.2. Devre Tanımlama Dilinin Grameri

Genel bilgiler bölümünde verilen bilgilerden hareketle, EBNF gösterimi kullanılarak AC devreleri için geliştirilen devre tanımlama dilinin k=1 alınarak oluşturulan LL₍₁₎ grameri Tablo 2.1'de verilmiştir. Gramer kuralları RESISTOR_ID, INDUCTOR_ID, CAPASITOR_ID, VOL_SRC_ID, CUR_SRC_ID, NODE_ID ve NUMBER token'ları için gerekli tanımları kapsamamaktadır. Bu kurallar tarafından oluşturulan verilerin biçimi, ayrıştırıcının token belirtim bloğunda tanımlanacaktır. DC devreleri için geliştirilen uygulamada, gramer içinde indüktör, kapasitör elemanları ile faz ve frekans hakkındaki bilgilere ihtiyaç duyulmaz.

Tablo 2.1. EBNF gösterimi kullanılarak AC devreleri için geliştirilen devre tanımlama dilinin k=1 alınarak oluşturulan LL₍₁₎ grameri

```
parse() := "circuit" "{" <ELEMENTSBLOCK> <CONNECTIONSBLOCK>
        <PARAMETERSBLOCK> "}"
<ELEMENTSBLOCK> := "elements" "{" (<RESDEC> | <INDDEC> | <CAPDEC> |
                  <VOLSRCDEC> | <CURSRCDEC> | <NODEDEC> )* "}"
<RESDEC> := "resistor" <RESISTOR_ID> ("," <RESISTOR_ID>)* ";"
<INDDEC> := "inductor" <INDUCTOR_ID> ("," <INDUCTOR_ID>)* ";"
<CAPDEC> := "capasitor" <CAPASITOR_ID> ("," <CAPASITOR_ID>)* ";"
<VOLSRCDEC> := "voltagesource" <VOL_SRC_ID> ("," <VOL_SRC_ID>)* ";"
<CURSRCDEC> := "currentsource" <CUR_SRC_ID> ("," <CUR_SRC_ID>)* ";"
<NODEDEC> := "node" <NODE_ID> ( ", " <NODE_ID>)* ";"
<CONNECTIONSBLOCK> := "connections" "{" ((<RESISTOR_ID> | < INDUCTOR_ID> | <
                      CAPASITOR _ID> / <VOL_SRC_ID> / <CUR_SRC_ID> ) "("
                      <NODE_ID> "," <NODE_ID> ")" ";")* ("gnd" "(" <NODE_ID>
                      ")"";")?"}"
<PARAMETERSBLOCK> := "parameters" "{" ( ( <RESISTOR_ID> | < INDUCTOR_ID> | <
                     CAPASITOR _ID> / <VOL_SRC_ID> / <CUR_SRC_ID> ) "=" <RatNum>
                     ";" | "frequency" (<CUR_SRC_ID> /< VOL_SRC_ID>)? "="
                     <RatNum> ";" | "phase" (<CUR_SRC_ID>/< VOL_SRC_ID>)? "="
                     <RatNum> ";")* "}"
<RatNum> := <NUM> ( "/" <NUM> )?
<Num> := ("-")? <NUMBER>
```

2.1.3. Devre Tanımlama Dilinin Kelimesel Analizi

Bir gramerin sözcük yapısı genellikle düzenli ifadeler kullanılarak tanımlanır. DTD kelime kümesinde operatörler, anahtar kelimeler ve diğer sembollerden oluşan çeşitli işlevsel bileşenlere ek olarak, Tablo 2.1'deki RESİSTOR_ID, INDUCTOR_ID,

CAPASITOR_ID, VOL_SRC_ID, CUR_SRC_ID, NODE_ID ve NUMBER kurallarıyla temsil edilen sonsuz sayıda veri bileşeni vardır. İşlevsel bileşenlerinin her biri için ayrı bir token sınıfı tanımlanırken, diğerleri için kural başına yalnızca bir token sınıfı vardır. Sözdizim analizinde, veri türü değerden daha önemli olduğundan, türler için token sınıfı tanımını yapmak yeterlidir.

JavaCC belirtim biçimi kullanılarak TOKEN bloğunda belirtilen DTD'nin token sınıfı tanımlamaları Tablo 2.2'de verilmiştir. SKIP bloğu içinde yapılan tanımlamaların kapsadığı ifadeler için TOKEN üretilmez. LETTER ve DIGIT gibi isimleri # sembolü ile başlayan token sınıfları, diğer sınıf tanımlamalarının bir parçası olarak kullanılır. DTD kelime analizcisi, kaynak kodda taradığı her bir ifade için yukarıdan aşağıya doğru bütün token sınıfı tanımlamalarını değerlendirir ve ifadeyle eşleşen ilk tanımlamayı seçerek ilgili token'ı üretir.

Tablo 2.2. JavaCC belirtim biçimi kullanılarak DTD dili için token sınıfı tanımlamaları

2.1.4. Devre Tanımlama Dilinin Sözdizimsel Analizi

JavaCC belirtim biçimi kullanılarak, Tablo 2.1'de verilen ve sadece bir sözcük ile kural seçimi yapılabilen biçimsel gramer'e ait bir LL₍₁₎ ayrıştırıcısı için tipik metot tanımlamaların bazıları Tablo 2.3'de verilmiştir. Tablo 2.3'den görüleceği üzere, parse() ayrıştırıcının başlangıç metodudur. Standart girişten girilebilen veya bir dosyadan okunabilen kaynak kodun sonunu işaretlemek için özel bir JavaCC token'ı olan <EOF> kullanılır. Ayrıştırma işlemi, bu token ile karşılaşılana kadar kaynak kod üzerinde çalışmaya devam eder.

Tablo 2.3. JavaCC belirtim biçimi kullanılarak LL₍₁₎ ayrıştırıcısına ait bazı metot tanımlamaları

PARSER_BEGIN(DTDParser)
import ast.Resistance;
public class DTDParser {
<pre>private static Circuit circuit = new Circuit();</pre>
PARSER_BEGIN(DTDParser)
void parse(): { } { << CIRCUIT> <lcb> ElementsBlock() ConnectionsBlock() ParametersBlock() <rcb></rcb></lcb>
]
void ElementsBlock(): { } { <elements> <lcb>(ResDec() / IndDec() / CapDec() / VolDec() / CurDec()</lcb></elements>
$ NodeDec()) * < RCB > \}$
<pre>void ResDec(): { } { <resistor> Resistor() (<comma> Resistor())* <semi> }</semi></comma></resistor></pre>
<pre>void Resistor() : { } { <resistor_id> }</resistor_id></pre>
<pre>void Inductor() : { } { <inductor_id> }</inductor_id></pre>
<pre>void Capasitor(): { } { <capasitor_id> }</capasitor_id></pre>
RatNum RatNum() : { } { Num() (<div> Num())? }</div>
Num Num() : { } { (<minus>)? <number> }</number></minus>

2.1.5. Devre Tanımlama Dilinin Anlamsal Analizi

Graf veri yapısı, uygulama içinde devreyi temsil etmek amacıyla kullanılır. Daha açık bir şekilde açıklamak gerekirse, bir elektrik ağı dirençler, indüktörler, kapasitörler, gerilim ve akım kaynakları gibi elektriksel ağ elemanlarından oluşur. Her bir ağ elemanı gerilim ve akım değişkenleri ile ilişkilidir. Her bir elemanın ve ilişkili referans yönünün yönlendirilmiş bir kenarla değiştirilmesi, elektriksel ağı temsil eden yönlendirilmiş grafla sonuçlanır. Şekil 2.3, Şekil 2.1.(a)'da verilen DC elektrik devresinin Şekil 2.1.(c)'ye göre yönlendirilmiş grafla temsilini gösterir. Şekil 2.3'deki yönlü grafa ait ilişki matrisi *A*_a (2.1) bağıntısında verilmiştir.



Şekil 2.3. Şekil 2.1.(a)'da verilen DC elektrik devresini Şekil 2.1.(c)'ye göre temsil eden yönlendirilmiş graf

$$A_{a} = \begin{matrix} N_{1} & R_{2} & R_{3} & R_{4} & V_{1} & I_{1} \\ N_{1} & \begin{bmatrix} 1 & 1 & 0 & 0 & 0 & -1 \\ 0 & -1 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & -1 & 1 & 0 \\ 0 & 0 & 0 & -1 & 1 & 0 \\ -1 & 0 & -1 & 0 & -1 & 1 \end{matrix}$$
(2.1)

Şekil 2.4, Şekil 2.2.(a)'da verilen AC elektrik devresinin Şekil 2.2.(c)'ye göre yönlendirilmiş grafla temsilini gösterir. Şekil 2.4'deki yönlü grafa ait ilişki matrisi A_a (2.2) bağıntısında verilmiştir.



Şekil 2.4. Şekil 2.2.(a)'da verilen AC elektrik devresini Şekil 2.2.(c)'ye göre temsil eden yönlendirilmiş graf

$$A_{a} = \begin{array}{cccc} C_{1} & L_{1} & R_{1} & R_{2} & I_{1} \\ N_{1} & \begin{bmatrix} -1 & -1 & -1 & 0 & 1 \\ 1 & 0 & 1 & 1 & -1 \\ 0 & 1 & 0 & -1 & 0 \end{bmatrix}$$
(2.2)

Tablo 2.4, Tablo 2.3'deki ayrıştırıcı kodunun içerisine bazı Java program parçalarını (kavramsal olarak semantik eylemler olarak adlandırılan) ekleyerek ilgili graf yapısının nasıl oluşturulacağını göstermektedir.

Tablo 2.4'den görüleceği üzere, *Resistance* devre analizi sırasında direncin akımını, gerilimini ve değerini ayarlamak ve almak için bazı yöntemler sağlayan bir direnci temsil eden bir sınıftır. İndüktörler, kapasitörler, akım kaynakları, gerilim kaynakları ve düğümler için benzer sınıflar oluşturulur.

Tablo 2.4. Devrenin graf veri yapısını oluşturmak için bazı yöntemlerin geliştirilmiş tanımlamaları

<pre>void parse() throws ElementAlreadyDeclaredException , ElementNotDeclaredException : { }</pre>
< <i>CIRCUIT</i> > < <i>LCB</i> > <i>ElementsBlock() ConnectionsBlock() ParametersBlock()</i> < <i>RCB</i> > < <i>EOF</i> >
]
void ElementsBlock() throws ElementAlreadyDeclaredException : { }
{
<elements></elements>
$\langle LCB \rangle$
(<resistor> Resistor() (<comma> Resistor())* <semi></semi></comma></resistor>
<pre>/(<inductor> Inductor()(<comma> Inductor())* <semi></semi></comma></inductor></pre>
/(<capasitor> Capasitor()(<comma> Capasitor())*<semi></semi></comma></capasitor>
(<voltagesource> Voltagesource() (<comma> Voltagesource ())* <semi></semi></comma></voltagesource>
(<currentsource> Currentsource() (<comma> Currentsource ())* <semi></semi></comma></currentsource>
<node> Node() (<comma> Node())* <semi></semi></comma></node>
)*
$\langle RCB \rangle$
}
void Resistor() throws ElementAlreadyDeclaredException : { Token id ; }
{
id= <resistor_id> { circuit.addElement (id.image , new Resistance (id.image)); }</resistor_id>

Tüm bu sınıflar, koda aktarılan soyut söz dizim ağacı paketinde tanımlanır. *addElement()* metodu, devre tanımlama dilindeki belirtilen ifadelere göre oluşturulacak graf veri yapısına devre elemanları olan dirençleri, indüktörleri, kapasitörleri, akım kaynaklarını ve gerilim kaynaklarını eklemek için kullanılır. Bu metot, ilgili devrenin grafını içeren "Circuit" sınıfı tarafından sağlanır.

DTD sözdizimsel analizine ek olarak, anlamsal analizi gerçekleştiren kod da JavaCC açıklama dosyasına eklenmiştir. Anlamsal analizi gerçekleştirirken, aşağıdaki koşullar dikkate alınmıştır.

Devre değişkenlerini belirtirken, her değişken benzersiz olarak adlandırılmalıdır. Bu durum "elements" bloğunda tanımlanan değişkenleri, bir sembol tablosuna transfer ederken kontrol edilir.

"connections" bloğunda bağlantısı yapılan değişkenlerin "elements" bloğunda tanımlanıp tanımlanmadığı kontrol edilir.

➢ parameters" bloğunda değer ataması yapılan değişkenlerin "elements" bloğunda tanımlanıp tanımlanmadığı kontrol edilir.

Kaynak kod üzerinde gerçekleştirilen anlamsal analiz işlemlerine ek olarak, oluşturulan graf veri yapısı üzerinde de ek anlamsal analizler gerçekleştirilir. Tablo 2.5'deki kod parçası, bir elektrik devresindeki bağlı olmayan devre elemanlarını kaldırır.

Tablo 2.5. Bir elektrik devresine ait grafta bulunan bağlı olmayan devre elemanlarını kaldıran bir kod bloğu

public class Circuit extends Expression {
<pre>static HashMap <string, expression=""> symbolTable = new HashMap<>();</string,></pre>
private Graph graph;
<pre>public void removeUnconnectedEdges() {</pre>
Edge[] edges = graph.getEdges();
for (Edge e : edges)
<i>if</i> (<i>e.start</i> == <i>null</i> // <i>e.end</i> == <i>null</i>)
graph.removeEdge(e);
}

2.2. Geliştirilen Uygulamaların Tasarımı ve Uygulaması

Bu bölüm, Java programlama dilinde DC ve AC devreleri için geliştirilen uygulamalarının tasarımını ve uygulanmasını ele almaktadır. İlk olarak, uygulamaların genel mimarisi bir önceki aşamada tanımlanan DTD ayrıştırıcısı ve anlamsal çözümleyici gibi iki ana bileşenle verilmiştir. Şimdi, diğer bileşenler ayrıntılı bir şekilde incelenecektir.

2.2.1. Geliştirilen Uygulamaların Mimarisi

Geliştirilen uygulamalar, bir programlama dilinin geliştirilmesine benzer bir süreci takip eder. Bu sebeple, uygulamalar bir dil yorumlayıcıya benzer şekilde çalışır. Kaynak

kodun yorumlanmasında olduğu gibi elektrik devrelerinin analizi, değerlendirilmesi ve sunumu için birkaç temel bileşen gereklidir. Şekil 2.5, devre tanımının alınmasından analiz adımlarının ve sonuçların sunumuna kadar çeşitli işlemleri yöneten uygulamanın tüm bileşenlerini göstermektedir.



Şekil 2.5. DC ve AC devreleri için geliştirilen uygulamaların çalışma mekanizması

DTD ayrıştırıcısı, JavaCC aracı tarafından DTD sözdiziminin açıklamasından otomatik olarak oluşturulur. Ayrıştırıcı, bir elektrik devresinin DTD tanımını alır ve devrenin soyut sözdizim temsili ile ilişkili graf veri yapısını üretir. Graf veri yapısı devre analiz (devre elemanları üzerindeki akım ve gerilim değerlerinin belirlenmesi veya herhangi iki nokta arasındaki eşdeğer direncin hesaplanması) yanında çıktı dokümanının üretimi ve devrenin şematik gösterimi gibi çeşitli işlevler amacıyla kullanılır.

2.2.2. Devre Analizi

Bir elektrik devresinin DTD tanımlamasından üretilen graf veri yapısı, ilgili devrenin analizinde önemli bir rol oynar. Devre elemanlarının gerilim ve akım değerlerinin hesaplanması graf analiz yöntemi kullanılarak gerçekleştirilir. Bu çalışmada, SPICE tabanlı programlarda kullanılan modifiye düğüm analiz yönteminden ziyade graf analiz yöntemini tercih etmenin iki önemli nedeni vardır [78]. Bir tanesi, graf analiz yönteminin bildiğimiz kadarıyla herhangi bir devre analiz yazılımında kullanılmamasıdır. Diğeri ise, yöntemin hem KVL hem de KCL'nin uygulanmasını desteklemesidir. İlerleyen aşamalarda graf analiz yönteminin kullanımı, Şekil 2.1.(a) ve Şekil 2.2.(a)'da verilen devrelerin çözüm aşamalarında sayısal değerler ve denklemler ile gösterilecektir.

Aşağıda belirtileceği üzere, analiz aşaması ele alınan belirli bir elektrik devresinin bazı önemli yönlerine dayanan üç görevle başlar.

➢ Graf Bağlantısı: Bu görev, graf bağlantı testi algoritmasını kullanarak devre grafının bağlı olup olmadığını belirler [79]. Eğer bağlı değilse, bir hata iletisi oluşturulur ve sonrasında çözümleme aşaması sonlandırılır.

Kaynak Varlığı: Bu görev, eşdeğer direncin hesaplanması dışında devrenin herhangi bir akım veya gerilim kaynağına sahip olup olmadığını kontrol eder. Eğer yoksa bir hata iletisi oluşturulur ve sonrasında çözümleme aşaması sonlandırılır. Bu aşamada eğer çevre sistemi yöntemi uygulanacaksa devrede gerilim kaynağı, kesi sistemi yöntemi uygulanacaksa devrede akım kaynağı aranır. Süperpozisyon teoremi kullanılacaksa herhangi bir bağımsız kaynağın olması yeterlidir.

➢ Çözümleme Stratejisi: Bu görev devredeki kaynak türlerini inceler. Devre sadece akım kaynaklarına sahipse, devreyi analiz etmek için kesi sistemi yöntemi seçilmelidir. Devre sadece gerilim kaynaklarına sahipse, devreyi analiz etmek için çevre sistemi yöntemi seçilmelidir. Devre hem gerilim hem de akım kaynaklarına sahipse, süperpozisyon prensibi seçilmelidir; referans kaynağın türüne göre ya kesi sistemi ya da çevre sistemi yöntemlerinden bir tanesi kullanılarak, diğer tüm gerilim kaynaklarını kısa devre ve diğer tüm akım kaynaklarını açık devre ile değiştirerek bu işlemler her kaynak için ayrı ayrı uygulanır. Süperpozisyon açıklamasından da anlaşılacağı üzere, sadece gerilim kaynaklarını veya sadece akım kaynaklarını içeren devreleri de çözer.

Şekil 2.6, DTD tanımlamasının yüklenmesinden sonra analiz işlemi seçeneklerini gösteren uygulama ara yüzünden bir kesit sunar. Süperpozisyon yöntemi "Graph Mix" olarak ifade edilmiştir.

Analyze	
Equivalent Resistance	Ctrl+Alt+E
Graph Loop	Ctrl+Alt+L
Graph Cut	Ctrl+Alt+C
Graph Mix	Ctrl+Alt+M

Şekil 2.6. Uygulama ara yüzündeki analiz işlemi seçenekleri

Bu görevler tamamladıktan sonra, devre grafından bir referans düğüm seçilir. Devrenin tanımlamasında bir toprak düğümü belirtilmişse, referans düğüm olarak toprak düğümü seçilir. Eğer devre tanımlamasında toprak düğümü belirtilmemişse, devreye bağlı herhangi bir düğüm referans düğüm olarak seçilebilir. Uygulamalarda devreye bağlı ilk düğüm referans düğüm olarak kabul edilerek işlemlere başlanmıştır.

Temel çevrim ve temel kesi matrislerini belirleyebilmek amacıyla öncelikli olarak açılım ağacının oluşturulması gerekir. Referans düğüm belirlendikten sonra devreye ait grafin açılım ağacının belirlenmesi amacıyla, devreye ait ilişki matrisi üzerinden dolaylı olarak veya devreye ait bilgilerden doğrudan elde edebilecek, birbiri ile ilişkili düğümlerin bilgisini tutan komşuluk matrisi oluşturulur [80]. Şekil 2.1.(a) ve Şekil 2.2.(a) devreleri için komşuluk matrisleri sırasıyla (2.3) ve (2.4)'de ifade edilmiştir.

$N_a =$	N ₁ N ₂ N ₃ N ₄	$N_1 \\ \begin{bmatrix} 0 \\ 1 \\ 0 \\ 1 \end{bmatrix}$	N ₂ 1 0 1 1	N ₃ 0 1 0 1	$ \begin{matrix} N_4 \\ 1 \\ 1 \\ 1 \\ 0 \end{matrix} $		(2.3)
$N_a =$	N_1 N_2 N_3	N_1 $\begin{bmatrix} 0\\1\\1 \end{bmatrix}$	$egin{array}{c} N_2 \ 1 \ 0 \ 1 \end{array}$	$egin{array}{c} N_3 \ 1 \ 1 \ 0 \end{bmatrix}$			(2.4)

Referans düğüme bağlı olarak, devrenin graf bilgisi üzerinde enine arama (Breadthfirst search) veya derinlik öncelikli arama (Depth-first search) algoritmalarından biri açılım ağacı oluşturmak için kullanılabilir [81, 82].

İlişki matrisi, komşuluk matrisi ve arama algoritmalarından (enine veya derinine) biri kullanılarak açılım ağaçları elde edilir. Uygulamalarda enine arama algoritması kullanılmıştır.

Şekil 2.1.(a) ve Şekil 2.2.(a) devreleri için oluşturulan açılım ağaçları sırasıyla Şekil 2.7 ve Şekil 2.8'de gösterilmiştir. İlgili şekillerde açılım ağaçlarını oluşturan dallar koyu renkli olarak belirtilmiştir.

Şekil 2.1.(a) devresinde iki tane bağımsız kaynak olduğundan süperpozisyon teoremi gereği her bir kaynak için çözüm gerçekleştirilir. Açılım ağacı oluşturma tekniği sebebiyle, her iki kaynak için de aynı açılım ağaçları oluşturulur.



Şekil 2.8. Şekil 2.2.(a) devresi için açılım ağacı

Referans düğüme göre oluşturulan açılım ağacında bulunmayan kenarlar, kirişlere karşılık gelmektedir. Şekil 2.7 için "R2", "R1", "R4" kenarları dallara, "R3", "V1", "I1" kenarları ise kirişlere karşılık gelir. Benzer şekilde Şekil 2.8 için "C1", "L1" kenarları dallara, "R1", "R2", "I1" kenarları kirişlere karşılık gelir.

Açılım ağacının kenarları (dallar) temel kesi matrisinin satırlarını, ağaçta olmayan kenarlar (kirişler) temel çevrim matrisinin satırlarını oluşturur.

Temel çevrim ve temel kesi matrislerini oluşturabilmek için kullanılan temel ilişki matrisi, ilişki matrisinden referans düğüm ile ilişkili satırın silinmesi sonucu elde edilir. Devrelerde toprak düğümü olmaması sebebiyle, uygulamalarda referans düğüm olarak devreye bağlı ilk düğümün seçileceğini daha önce belirtmiştik. Bu bilgiden hareketle devreye ait ilişki matrislerinin ilk satırları silinerek temel ilişki matrisleri elde edilir. Şekil 2.1.(a) ve Şekil 2.2.(a) devreleri için temel ilişki matrisleri sırasıyla (2.5) ve (2.6) bağıntılarında ifade edilmiştir.

$$A = \begin{pmatrix} R_1 & R_2 & R_3 & R_4 & V_1 & I_1 \\ 0 & -1 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & -1 & 1 & 0 \\ -1 & 0 & -1 & 0 & -1 & 1 \end{bmatrix}$$

$$A = \begin{pmatrix} C_1 & L_1 & R_1 & R_2 & I_1 \\ 0 & 1 & 0 & 1 & 1 & -1 \\ 0 & 1 & 0 & -1 & 0 \end{bmatrix}$$
(2.5)
$$(2.5)$$

(2.5) bağıntısı, ilk üç sütunu "R3", "V1", "I1" kirişlerini içerecek şekilde geri kalan üç sütunu da "R2", "R1", "R4" dallarını içerecek şekilde yeniden düzenlenebilir. Benzer şekilde (2.6) bağıntısı da, ilk üç sütunu "R1", "R2", "I1" kirişlerini içerecek şekilde, geri kalan iki sütunu "C1", "L1" dallarını içerecek şekilde yeniden düzenlenebilir. Şekil 2.1.(a) ve Şekil 2.2.(a)'daki devreler için yeniden düzenlenen temel ilişki matrisleri sırasıyla (2.7) ve (2.8) bağıntılarında ifade edilmiştir.

$$A = \begin{bmatrix} A_{11} & : & A_{12} \end{bmatrix} = \begin{array}{cccc} R_3 & V_1 & I_1 & R_2 & R_1 & R_4 \\ N_2 & \begin{bmatrix} 1 & 0 & 0 & : & -1 & 0 & 1 \\ 0 & 1 & 0 & : & 0 & 0 & -1 \\ -1 & -1 & 1 & : & 0 & -1 & 0 \end{bmatrix}$$
(2.7)

$$A = \begin{bmatrix} A_{11} & : & A_{12} \end{bmatrix} = \begin{bmatrix} N_2 & R_1 & R_2 & I_1 & C_1 & L_1 \\ 1 & 1 & -1 & : & 1 & 0 \\ N_3 & \begin{bmatrix} 1 & 1 & -1 & : & 1 & 0 \\ 0 & -1 & 0 & : & 0 & 1 \end{bmatrix}$$
(2.8)

Şekil 2.1.(a)'daki devrede iki tane bağımsız kaynak olduğundan bu aşamadan sonra DC devresi için çözümleme işlemi süperpozisyon teoremi gereğince iki ayrı koldan yürütülecektir. "I1" kaynağı baz alınarak gerçekleştirilen çözüm için temel kesi matrisi, "V1" kaynağı baz alınarak gerçekleştirilen çözüm için temel çevrim matrisi hesaplanır. "I1" kaynağı baz alındığında (2.7) bağıntısı üzerinden temel kesi matrisi, (1.54) bağıntısı kullanılarak (2.9) bağıntısından itibaren ara işlemler sonucunda (2.14)'deki gibi elde edilir. "V1" kaynağı baz alındığında (2.7) bağıntısı üzerinden temel çevrim matrisi, (1.52) bağıntısı kullanılarak elde edilebilir fakat buradaki DC devresine özgü olarak her iki kaynak için de açılım ağacı aynı olduğundan temel çevrim matrisi (1.53) bağıntısından kolaylıkla elde edilir ve (2.15) bağıntısındaki gibi belirtilir.

Şekil 2.2.(a)'daki devre için (2.8) bağıntısı üzerinden temel kesi matrisi, (1.54) bağıntısı kullanılarak (2.16) bağıntısından hareketle (2.17)'deki gibi elde edilir.

$$Q = \begin{bmatrix} A_{12}^{-1}A_{11} & U_r \end{bmatrix} = \begin{bmatrix} -1 & 0 & 1 \\ 0 & 0 & -1 \\ 0 & -1 & 0 \end{bmatrix}^{-1} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ -1 & -1 & 1 \end{bmatrix} \quad U_r \end{bmatrix}$$
(2.9)

(2.9) bağıntısı üzerinden A_{12} matrisinin tersini (A_{12}^{-1}) elde edebilmek için A_{12} matrisinin determinantı ve ek matrisi hesaplanmalıdır [83]. İlgili bağıntı (2.10)'da belirtilmiştir.

$$A_{12}^{-1} = \begin{bmatrix} -1 & 0 & 1\\ 0 & 0 & -1\\ 0 & -1 & 0 \end{bmatrix}^{-1} = \frac{1}{DetA_{12}} A_{12}^{EK}$$
(2.10)

A₁₂ matrisinin determinantı (2.11)'deki gibi elde edilir.

$$DetA_{12} = -1(-1)^{1+1} \begin{vmatrix} 0 & -1 \\ -1 & 0 \end{vmatrix} + 0 + 1(-1)^{1+3} \begin{vmatrix} 0 & 0 \\ 0 & -1 \end{vmatrix}$$

= -1(1)(0 - 1) + 0 + (1)(1)(0) $\Rightarrow 1$ (2.11)

 A_{12} matrisinin ek matrisi (2.12)'deki gibi elde edilir.

$$A_{12}^{EX} = \begin{bmatrix} A_{11} & A_{12} & A_{13} \\ A_{21} & A_{22} & A_{23} \\ A_{31} & A_{32} & A_{33} \end{bmatrix}^{T}$$

$$A_{11} = (-1)^{1+1} \begin{vmatrix} 0 & -1 \\ -1 & 0 \end{vmatrix} = (1)(-1) = -1$$

$$A_{12} = (-1)^{1+2} \begin{vmatrix} 0 & -1 \\ 0 & 0 \end{vmatrix} = (-1)(0) = 0$$

$$A_{13} = (-1)^{1+3} \begin{vmatrix} 0 & 0 \\ 0 & -1 \end{vmatrix} = (1)(0) = 0$$

$$A_{21} = (-1)^{2+1} \begin{vmatrix} 0 & 1 \\ -1 & 0 \end{vmatrix} = (-1)(1) = -1$$

$$A_{22} = (-1)^{2+2} \begin{vmatrix} -1 & 1 \\ 0 & 0 \end{vmatrix} = (1)(0) = 0$$

$$A_{23} = (-1)^{2+3} \begin{vmatrix} -1 & 0 \\ 0 & -1 \end{vmatrix} = (-1)(1) = -1$$

$$A_{31} = (-1)^{3+1} \begin{vmatrix} 0 & 1 \\ 0 & -1 \end{vmatrix} = (1)(0) = 0$$

$$A_{32} = (-1)^{3+2} \begin{vmatrix} -1 & 1 \\ 0 & -1 \end{vmatrix} = (-1)(1) = -1$$

$$A_{33} = (-1)^{3+3} \begin{vmatrix} -1 & 0 \\ 0 & -1 \end{vmatrix} = (-1)(0) = 0$$

$$A_{12} = \begin{bmatrix} A_{11} & A_{12} & A_{13} \\ A_{21} & A_{22} & A_{23} \\ A_{31} & A_{32} & A_{33} \end{vmatrix}^{T} = \begin{bmatrix} -1 & 0 & 0 \\ -1 & 0 & -1 \\ 0 & -1 & 0 \end{bmatrix}^{T}$$

(2.11) ve (2.12) bağıntıları (2.10) bağıntısında yerine koyularsa A_{12}^{-1} matrisi (2.13)'deki gibi elde edilir.

$$A_{12}^{-1} = \frac{1}{DetA_{12}} A_{12}^{EK} = \frac{1}{1} \begin{bmatrix} -1 & -1 & 0 \\ 0 & 0 & -1 \\ 0 & -1 & 0 \end{bmatrix} = \begin{bmatrix} -1 & -1 & 0 \\ 0 & 0 & -1 \\ 0 & -1 & 0 \end{bmatrix}$$
(2.13)

(2.13) bağıntısı (2.9) bağıntısı yerine koyulup matris çarpma işlemi gerçekleştirildiğinde (2.14) bağıntısında ifade edildiği üzere temel kesi matrisi Q elde edilir.

$$Q = \begin{bmatrix} A_{12}^{-1}A_{11} & U_r \end{bmatrix} = \begin{bmatrix} \begin{bmatrix} -1 & -1 & 0 \\ 0 & 0 & -1 \\ 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ -1 & -1 & 1 \end{bmatrix} \quad U_r$$

$$Q = \begin{bmatrix} \begin{bmatrix} -1 & -1 & 0 \\ 0 & 0 & -1 \\ 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ -1 & -1 & 1 \end{bmatrix} \quad U_r$$

$$Q = \begin{bmatrix} Q_{11} & Q_{12} \end{bmatrix} = \begin{bmatrix} \begin{bmatrix} -1 & -1 & 0 \\ 1 & 1 & -1 \\ 0 & -1 & 0 \end{bmatrix} \quad U_r$$
(2.14)

$$B = \begin{bmatrix} U_m & B_{12} \end{bmatrix} = \begin{bmatrix} U_m & -Q'_{11} \end{bmatrix} = \begin{bmatrix} U_m & \begin{bmatrix} 1 & -1 & 0 \\ 1 & -1 & 1 \\ 0 & 1 & 0 \end{bmatrix} \end{bmatrix}$$
(2.15)

$$Q = \begin{bmatrix} A_{12}^{-1}A_{11} & U_r \end{bmatrix} = \begin{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}^{-1} \begin{bmatrix} 1 & 1 & -1 \\ 0 & -1 & 0 \end{bmatrix} \quad U_r \end{bmatrix}$$
(2.16)

Birim matrisin tersi kendisidir bu sebeple matris tersinin hesaplanması için gereken işlemlere gerek kalmadan kolaylıkla elde edilir [84].

$$Q = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 1 & -1 \\ 0 & -1 & 0 \end{bmatrix} \quad U_r = \begin{bmatrix} 1 & 1 & -1 \\ 0 & -1 & 0 \end{bmatrix} \quad U_r$$
(2.17)

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için (2.14) bağıntısında belirtilen Q temel kesi matrisi tam olarak (2.18)'deki gibi ifade edilir. Qmatrisinin sütunlarının isimleri ve sırası ilgili A matrisi ile aynıdır. Fakat gerilim kaynaklarının kısa devre yapıldığı unutulmamalıdır. Kısa devre yapma işleminin ilgili düğümler arasındaki gerilim kaynağı yerine çok küçük bir direnç (1 mikro Ω) koyularak gerçekleştirildiğini daha önce belirtmiştik. Bu sebeple Q matrisinde gerilim türüne ("V") ait sütun isimleri direnç türü ("RZERO") olarak değişir. (1.88) bağıntısından hareket ederek (2.19)'daki denklemler edilir. Bu denklemler KCL denklemlerine karşılık gelir.

$$-I_{R_{3}} - I_{RZERO_{1}} + I_{R_{2}} = 0$$

$$I_{R_{3}} + I_{RZERO_{1}} - I_{1} + I_{R_{1}} = 0$$

$$-I_{RZERO_{1}} + I_{R_{4}} = 0$$
(2.19)

Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için (2.15) bağıntısında belirtilen *B* temel çevrim matrisi tam olarak (2.20)'deki gibi ifade edilir. *B* matrisinin sütunlarının isimleri ve sırası ilgili *A* matrisi ile aynıdır. Fakat akım kaynaklarının açık devre yapıldığı unutulmamalıdır. Açık devre yapma işlemi, ilgili düğümler arasındaki akım kaynağı yerine çok büyük bir direnç (1 mega Ω) koyularak gerçekleştirilir. Bu sebeple *B* matrisinde akım türüne ("T") ait sütun isimleri direnç türü ("RINFI") olarak değişir. (1.89) bağıntısından hareket ederek (2.21)'deki denklemler elde edilir. Bu denklemler KVL denklemlerine karşılık gelir.

$$B = \begin{array}{cccc} R_3 & V_1 & RINFI_1 & R_2 & R_1 & R_4 \\ R_3 & V_1 & \begin{bmatrix} 1 & 0 & 0 & : & 1 & -1 & 0 \\ 0 & 1 & 0 & : & 1 & -1 & 1 \\ 0 & 0 & 1 & : & 0 & 1 & 0 \end{bmatrix}$$
(2.20)

$$V_{R_3} + V_{R_2} - V_{R_1} = 0$$

$$V_1 + V_{R_2} - V_{R_1} + V_{R_4} = 0$$

$$V_{RINFI_1} + V_{R_1} = 0$$
(2.21)

Şekil 2.2.(a)'daki AC devresi için (2.17) bağıntısında belirtilen Q temel kesi matrisi tam olarak (2.22)'deki gibi ifade edilir. (1.88) bağıntısından hareket ederek (2.23)'deki denklemler edilir. Bu denklemler KCL denklemlerine karşılık gelir.

82

$$Q = \begin{array}{cccc} R_1 & R_2 & I_1 & C_1 & L_1 \\ Q = \begin{array}{cccc} C_1 & \begin{bmatrix} 1 & 1 & -1 & \vdots & 1 & 0 \\ 0 & -1 & 0 & \vdots & 0 & 1 \end{bmatrix}$$
(2.22)

$$\overline{I_{R_1}} + \overline{I_{R_2}} - \overline{I_1} + \overline{I_{C_1}} = 0$$

$$-\overline{I_{R_2}} + \overline{I_{L_1}} = 0$$
(2.23)

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için kol akım kaynak vektörü, (2.18) bağıntısındaki Q matrisinin sütunları ile eşleşecek şekilde (2.24) bağıntısındaki gibi ifade edilir.

$$J = \begin{bmatrix} 0 \\ 0 \\ 10 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix}$$
(2.24)

Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için kol gerilim kaynak vektörü, (2.20) bağıntısındaki *B* matrisinin sütunları ile eşleşecek şekilde (2.25) bağıntısındaki gibi ifade edilir.

$$E = \begin{bmatrix} 0\\100\\0\\0\\0\\0\\0 \end{bmatrix}$$
(2.25)

Şekil 2.2.(a)'daki AC devre için kol akım kaynak vektörü, (2.22) bağıntısındaki Q matrisinin sütunları ile eşleşecek şekilde (2.26) bağıntısındaki gibi ifade edilir.

$$\bar{J} = \begin{bmatrix} 0\\0\\8\\0\\0 \end{bmatrix}$$
(2.26)

Şekil 2.1.(a)'daki devre yalnızca direnç elemanlarını içerdiği (indüktör ve kapasitör elemanları yok) için, Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için kol admitans matrisi (2.27)'de, Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için kol empedans matrisi (2.28)'de olduğu gibi doğrudan elde edilebilir. (2.27)'deki kol admitans matrisinin sütun sırası (2.18)'deki Q matrisinin sütun sırası, (2.28)'deki kol empedans matrisinin sütun sırası (2.20)'deki B matrisinin sütun sırası ile eşleşecek şekildedir. Admitans matrislerinin içerisinde iletkenlik değerlerinin bulunduğunu tekrar hatırlamakta fayda bulunmaktadır.

Şekil 2.2.(a)'daki AC devresi için admitans matrisi oluşturulurken indüktör ve kapasitör elemanlarının fazör karşılıklarının bulunması gereklidir. İlgili elemanların admitans fazör karşılıkları Tablo 1.4 yardımıyla elde edilir ve (2.29)'daki gibi ifade edilir. Uygulamada kompleks ifadeler için j harfi yerine i harfi kullanılmıştır. İlgili ifadeler

hesaplandıktan sonra Şekil 2.2.(a)'daki AC devresi için kol admitans matrisi (2.30) bağıntısındaki gibi elde edilir.

Temel çevrim matrisi kullanılarak kol gerilim vektörü ve kol empedans matrisindeki gerekli olmayan satırlar ve sütunlar, temel kesi matrisi kullanılarak kol akım vektörü ve kol admitans matrisindeki gerekli olmayan satırlar ve sütunlar elemine edilir.

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.113) bağıntısı kullanılarak temel kesi akım kaynak vektörü (2.31)'deki gibi elde edilir. Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.96) bağıntısı kullanılarak temel çevrim gerilim kaynak vektörü (2.32)'deki gibi elde edilir.

$$J_{c} = -QJ = -\begin{bmatrix} -1 & -1 & 0 & 1 & 0 & 0\\ 1 & 1 & -1 & 0 & 1 & 0\\ 0 & -1 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 0\\0\\10\\0\\0\\0\\0 \end{bmatrix} = \begin{bmatrix} 0\\10\\0\\0 \end{bmatrix}$$
(2.31)

$$E_m = -BE = -\begin{bmatrix} 1 & 0 & 0 & 1 & -1 & 0 \\ 0 & 1 & 0 & 1 & -1 & 1 \\ 0 & 0 & 1 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} 0 \\ 100 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} 0 \\ -100 \\ 0 \\ 0 \end{bmatrix}$$
(2.32)

Şekil 2.2.(a)'daki AC devresi için (1.113) bağıntısı kullanılarak temel kesi akım kaynak vektörü (2.33)'deki gibi elde edilir.

$$\bar{J}_c = -Q\bar{J} = -\begin{bmatrix} 1 & 1 & -1 & 1 & 0 \\ 0 & -1 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 0 \\ 0 \\ 8 \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} 8 \\ 0 \end{bmatrix}$$
(2.33)

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.115) bağıntısı kullanılarak temel kesi admitans matrisi (2.34)'deki gibi elde edilir. Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.98) bağıntısı kullanılarak temel çevrim empedans matrisi (2.35)'deki gibi elde edilir. Şekil 2.2.(a)'daki AC devresi için (1.115) bağıntısı kullanılarak temel kesi admitans matrisi (2.36)'deki gibi elde edilir.

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.114) bağıntısı kullanılarak temel kesi gerilim vektörü (2.37)'deki gibi elde edilir. Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.97) bağıntısı kullanılarak temel çevrim akım vektörü (2.38)'deki gibi elde edilir. Şekil

2.2.(a)'daki AC devresi için (1.114) bağıntısı kullanılarak temel kesi gerilim vektörü (2.39)'deki gibi elde edilir.

İlgili bağıntılarda temel kesi gerilim ve temel kesi akım vektörünü elde etmek için, bir matrisin tersi ile çarpımının birim matris olması ilkesinden yararlanılmıştır [85]. Ayrıca matris tersi alma işlemleri (2.12) bağıntısında belirtildiği üzere hesaplanıp (yuvarlatılarak) yazılmıştır. Uygulamalarda en iyi değerleri elde edebilmek amacıyla sonuçların ekranda görüntülenmesine kadar işlemler rasyonel sayılar üzerinden gerçekleştirilmektedir.

$$\begin{split} Y_{c}V_{c} &= J_{c} \Longrightarrow Y_{c}^{-1}Y_{c}V_{c} = Y_{c}^{-1}J_{c} \Longrightarrow V_{c} = Y_{c}^{-1}J_{c} \\ V_{c} &= Y_{c}^{-1}J_{c} \\ &= \begin{bmatrix} \frac{6296296318}{10^{9}} & \frac{1851851841}{10^{9}} & -\frac{444444329}{10^{9}} \\ \frac{1851851841}{10^{9}} & \frac{407407408}{10^{8}} & \frac{2222222165}{10^{9}} \\ -\frac{444444329}{10^{9}} & \frac{2222222165}{10^{9}} & \frac{6666667272}{10^{9}} \end{bmatrix} \begin{bmatrix} 0\\ 1\\ 0\\ 0 \end{bmatrix} \quad (2.37) \\ V_{c} &= \begin{bmatrix} 18,51851841\\ 40,7407408\\ 22,2222165 \end{bmatrix} \end{split}$$

$$Z_{m}I_{m} = E_{m} \Longrightarrow Z_{m}^{-1}Z_{m}I_{m} = Z_{m}^{-1}E_{m} \Longrightarrow I_{m} = Z_{m}^{-1}E_{m}$$

$$I_{m} = Z_{m}^{-1}E_{m} = \begin{bmatrix} 0,03333 & -0.01111 & \frac{1.1110}{10^{7}} \\ -0.01111 & 0.02592 & \frac{7.40737}{10^{8}} \\ \frac{1.11110}{10^{7}} & \frac{7.40737}{10^{8}} & \frac{9.99995}{10^{7}} \end{bmatrix} \begin{bmatrix} 0 \\ -100 \\ 0 \end{bmatrix} \quad (2.38)$$

$$I_{m} = \begin{bmatrix} 1,111 \\ -2,592 \\ -0,000007407 \end{bmatrix}$$

$$\begin{split} \overline{Y_c} \overline{V_c} &= \overline{J_c} \implies \overline{Y_c^{-1}} \overline{Y_c} \overline{V_c} = \overline{Y_c^{-1}} \overline{J_c} \implies \overline{V_c} = \overline{Y_c^{-1}} \overline{J_c} \\ \overline{V_c} &= \overline{Y_c^{-1}} \overline{J_c} = \begin{bmatrix} 4 - 3i & 4 + \frac{3,69533}{10^9}i \\ 4 + \frac{3,69533}{10^9}i & 6,4 + 4,8i \end{bmatrix} \begin{bmatrix} 8 \\ 0 \end{bmatrix} \\ &= \begin{bmatrix} 32 - 24i \\ 32 + 0,000000295i \end{bmatrix} \end{split}$$
(2.39)

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.111) bağıntısı kullanılarak kol gerilim vektörü (2.40)'deki gibi elde edilir. Şekil 2.1.(a)'daki DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.94) bağıntısı kullanılarak kol akım vektörü (2.41)'deki gibi elde edilir. Şekil 2.2.(a)'daki AC devresi için (1.111) bağıntısı kullanılarak kol gerilim vektörü (2.42)'deki gibi elde edilir.

$$V = Q'V_c = \begin{bmatrix} -1 & 1 & 0 \\ -1 & 1 & -1 \\ 0 & -1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 18,51851841 \\ 40,7407408 \\ 22,2222165 \end{bmatrix} = \begin{bmatrix} 22,2222 \\ 0,0000074 \\ -40,7407 \\ 18,5185 \\ 40,7407 \\ 22,2222 \end{bmatrix}$$
(2.40)

$$I = B'I_m = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \\ 1 & 1 & 0 \\ -1 & -1 & 1 \\ 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} 1,111 \\ -2,592 \\ -0,000007407 \\ -1,481 \\ 1,48099 \\ -2,592 \end{bmatrix} (2.41)$$

$$\bar{V} = Q'\bar{V}_c = \begin{bmatrix} 1 & 0\\ 1 & -1\\ -1 & 0\\ 1 & 0\\ 0 & 1 \end{bmatrix} \begin{bmatrix} 32 - 24i\\ -24i\\ -32 + 24i\\ 32 - 24i\\ 32 \end{bmatrix}$$
(2.42)

Şekil 2.1.(a)'daki DC devresinde "I1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.91) bağıntısı kullanılarak kol akım vektörü (2.43)'deki gibi elde edilir. Şekil 2.1.(a)'daki

DC devresinde "V1" kaynağı baz alınarak gerçekleştirilen çözüm için (1.90) bağıntısı kullanılarak kol gerilim vektörü (2.44)'deki gibi elde edilir. Şekil 2.2.(a)'daki AC devresi için (1.91) bağıntısı kullanılarak kol akım vektörü (2.45)'deki gibi elde edilir.

Şekil 2.1.(a)'daki DC devresinin nihai sonuçlarının elde edilebilmesi için süperpozisyon ilkesi gereğince (2.40) bağıntısındaki verileri (2.44) bağıntısındaki verilerle ve (2.41) bağıntısındaki verilerin de (2.43) bağıntısındaki veriler ile toplanması gerekir. Nihai kol gerilim vektörü (2.46) bağıntısında, nihai kol akım vektörü (2.47) bağıntısındaki gibi elde edilir.

$$V = \begin{bmatrix} 22,2222\\ 0\\ -40,7407\\ 18,5185\\ 40,7407\\ 22,2222 \end{bmatrix} + \begin{bmatrix} 22,22\\ 100\\ -7,4\\ -14,81\\ 7,40495\\ -77,76 \end{bmatrix} = \begin{bmatrix} R_3\\ V_1\\ I_1\\ R_2\\ R_1\\ R_4 \end{bmatrix} \begin{bmatrix} 44,44\\ 100\\ -48,14\\ 3,70\\ 48,14\\ -55,53 \end{bmatrix}$$
(2.46)

$$I = \begin{bmatrix} 1,111\\ -2,592\\ 0\\ -1,481\\ 1,48099\\ -2,592 \end{bmatrix} + \begin{bmatrix} 1,11111\\ 0,74\\ 10\\ 1,85185\\ 8,14814\\ 0,74074 \end{bmatrix} = \begin{bmatrix} R_3\\ V_1\\ -1,85\\ 10\\ 0,37\\ R_4\end{bmatrix} \begin{bmatrix} 2,22\\ -1,85\\ 10\\ 0,37\\ 9,62\\ -1,85 \end{bmatrix}$$
(2.47)

Şekil 2.2.(a)'daki AC devresinin nihai sonuçları için fazör bölgeden zaman bölgesine dönüşüm gereklidir. Bu işlem için öncelikli olarak fazör ifadelerin kutupsal formda gösterimi sağlanır. (2.42) ve (2.45) bağıntıları (1.76) ve (1.77) bağıntılarından faydalanılarak (2.48) ve (2.49)'daki gibi yeniden düzenlenerek ifade edilir.

$$\bar{V} = \begin{bmatrix} 32 - 24i \\ -24i \\ -32 + 24i \\ 32 - 24i \\ 32 \end{bmatrix} \stackrel{R_1}{=} \begin{bmatrix} 40 \angle -36,87^{\circ} \\ 24 \angle -90^{\circ} \\ 40 \angle -36,87^{\circ} \\ 40 \angle -36,87^{\circ} \\ 32 \angle 0^{\circ} \end{bmatrix}$$
(2.48)

$$\bar{I} = \begin{bmatrix} 3,2-2,4i \\ -4i \\ 8 \\ 4,8+6,4i \\ -4i \end{bmatrix} = \begin{bmatrix} R_1 \\ R_2 \\ 4\angle -90^{\circ} \\ 8\angle 0^{\circ} \\ 8\angle 53,13^{\circ} \\ 4\angle -90^{\circ} \end{bmatrix}$$
(2.49)

Şekil 2.2.(a)'daki AC devresinin nihai sonuçları, (2.48) ve (2.49) ifadelerinin (1.25) bağıntısından faydalanılarak zaman bölgesindeki karşılıkları şeklinde (2.50) ve (2.51) bağıntılarındaki gibi ifade edilir.

$$\begin{aligned} & R_{1} \\ R_{2} \\ R_{2} \\ R_{2} \\ l_{1} \\ L_{1} \\$$
2.2.3. Devre Temsili

Bir elektrik devresinin analiz süreci tamamlandıktan sonra ekranda ilk olarak DTD'ye göre üretilecek olan devre temsili görüntülenir.

Devre temsili işleminin ilk aşaması, DTD üzerinden her bir devre elemanının değerinin ve bağlı olduğu düğümlerin belirlenmesidir. Devre elemanları haricinde tanımlanmış düğümler ve varsa toprak bağlantısı da tespit edilir. Bir graf kütüphanesi aracılığıyla elde edilen bilgiler doğrultusunda, devre elemanları ve bileşenleri için belirlediğimiz gösterimler de kullanılarak devre temsili üretilir. Devre temsili üretilirken Java programlama diline ek olarak devre elemanlarının değerlerinin ve yönlendirmelerinin belirtilmesinde CSS yapısı kullanılmıştır [86]. İlgili her bir devre elemanının şekil renginin yönlendirme rengi olarak kullanılması sağlanarak görsel açıdan ilişki kurulması sağlanmıştır.

Şekil 2.1.(a)'daki DC devresi için devre temsili Şekil 2.9'da, Şekil 2.2.(a)'daki AC devresi için devre temsili Şekil 2.10'da gösterilmiştir.



Şekil 2.9. Şekil 2.1.(a)'daki DC devresi temsili



Şekil 2.10. Şekil 2.2.(a)'daki AC devresi temsili

Devre temsili gerçekleştirilen ara yüz etkileşimli bir yapıya sahiptir. İlgili ara yüzde belirtilen düğümler üzerinden temsil farklı şekillerde konumlandırabilir ve bu sayede daha okunabilir devre temsilleri elde edilebilir.

2.2.4. Çıktı Dokümanı Üretimi

Bir elektrik devresinin analizi tamamlandıktan sonra, analiz sürecini açıklayan bir çıktı dokümanı üretilir. Doküman, devredeki her bir eleman için akım ve gerilim değerlerinin devre çözümünün ara adımları ile birlikte nasıl hesaplandığını gösterir. Bu aşamaya kadar rasyonel sayılar üzerinden gerçekleştirilen işlemler, sonuçların daha kolay anlaşılabilmesi amacıyla akım ve gerilim değerlerinin noktalı sayı olarak ifade edilmesiyle sonlandırılır.

Sadece akım kaynağı veya sadece gerilim kaynağı içeren devreler için dokümanın en üst kısmında, her bir devre elemanı için Ohm kanunu ifadeleri görüntülenir. Bu ifadelerin hemen altında eğer sadece akım kaynakları içeren bir devre ise temel kesi matrisi (Q) üzerinden elde edilen bağımsız akım denklemleri, eğer sadece gerilim kaynakları içeren bir devre ise temel çevrim matrisi (*B*) üzerinden elde edilen bağımsız gerilim denklemleri yer alır. Dokümanın akışındaki bir sonraki kısmı, Kirchhoff denklemlerinin içine devre elemanlarının Ohm kanunu karşılıklarının yerleştirilmesi ile elde edilen denklem sistemleri oluşturur. Dokümanın son kısmında, analiz işlemi sonunda hesaplanan devre elemanlarının akım ve gerilim değerleri bir matris şeklinde gösterilir.

Hem akım hem de gerilim kaynağı içeren devrelerin çözümlemelerinin süperpozisyon ilkesine göre gerçekleştirildiğini daha önce belirtmiştik. Bu nedenle, her bir kaynak için gerçekleştirilen çözümlemeler tamamlandığında, elde edilen bütün gerilimler ve akımlar ayrı ayrı toplanır. Bu tür devreler için nihai çözümler dokümanın en üst kısmında belirtilir ve çözüm aşamalarının aşağıda belirtildiğine dair bir mesaj içerir. Dokümanın alt kısmındaki işleyiş, her bir kaynak için hangi kaynak olduğu da belirtilerek aynı şekilde devam eder.

Denklemlerin okunabilirlik ve anlaşılabilirlik açısından adım adım ve basit bir şekilde sunulması oldukça önemlidir. Denklemler, matematiksel ifadeleri biçimlendirmek açısından oldukça güçlü olan LaTeX biçimlendirme dili kullanılarak daha okunaklı hale getirilir [87]. Geliştirilen uygulamalarda, üretilen LaTeX girdilerinin yorumlanabilmesi amacıyla bir LaTeX kütüphanesi kullanılmaktadır.

Şekil 2.1.(a)'daki DC devresinin nihai çözümleri için üretilen çıktı dokümanı Şekil 2.11'de gösterilmiştir. Şekil 2.12, "I1" kaynağı için gerçekleştirilen çözümü gösterir. "V1" kaynağı için gerçekleştirilen çözüm ise Şekil 2.13'de görüntülenmektedir.

	$\operatorname{Current}(\mathbf{I}) \approx$	$Voltage(V) \approx$
R1	9,630	48,148
R2	0,370	3,704
R3	2,222	44,444
R4	-1,852	-55,556
<i>I</i> 1	10,000	-48,148
V1	-1,852	100,000

SUPERPOSITION METHOD FINAL RESULTS

The solution steps of superposition method are given below.

Şekil 2.11. Şekil 2.1.(a)'daki DC devresi için nihai sonuçlar

Superposition Analyze For : I1

RZERO1 Short Circuit Resistor For : V1 Graph-Cut Analysis Step 1 : Ohm's Law

Step 2 : Cut System of Equations (Kirchhoff's Current Law)

$$\begin{array}{rcl} -I_{R_3} - I_{R_{ZERO1}} + I_{R_2} &=& 0\\ I_{R_3} + I_{R_{ZERO1}} - I_1 + I_{R_1} &=& 0\\ -I_{R_{ZERO1}} + I_{R_4} &=& 0 \end{array}$$

Step 3 : By substituting the variables with their values, and with Ohm equations at Step 1, we get following equations :

$$\begin{aligned} -\frac{V_{R_3}}{20} - \frac{V_{R_{ZERO1}}}{1/1000000} + \frac{V_{R_2}}{10} &= 0\\ \frac{V_{R_3}}{20} + \frac{V_{R_{ZERO1}}}{1/1000000} - 10 + \frac{V_{R_1}}{5} &= 0\\ -\frac{V_{R_{ZERO1}}}{1/1000000} + \frac{V_{R_4}}{30} &= 0 \end{aligned}$$

Step 4 : By solving the equations we get the following results

	Current(I)	Voltage(V)
R_3	30000010/270000007	600000200/270000007
R_{ZERO1}	200000000/270000007	200/270000007
I_1	10	-1100000300/27000007
R_2	500000010/270000007	5000000100/270000007
R_1	220000060/270000007	11000000300/270000007
R_4	200000000/270000007	6000000000/270000007



Superposition Analyze For : V1 RINFI1 Open Circuit Resistor For : I1 Graph-Loop Analysis

Step 1: Ohm's Law

Step 2 : Loop System of Equations (Kirchhoff's Voltage Law)

 $\begin{array}{rcl} V_{R_3}+V_{R_2}-V_{R_1}&=&0\\ V_1+V_{R_2}-V_{R_1}+V_{R_4}&=&0\\ V_{R_{INF1}}+V_{R_1}&=&0 \end{array}$

Step 3 : By substituting the variables with their values, and with Ohm equations at Step 1, we get following equations :

$20 \times I_{R_3} + 10 \times I_{R_2} - 5 \times I_{R_1}$		0
$100 + 10 \times I_{R_2} - 5 \times I_{R_1} + 30 \times I_{R_4}$	=	0
$1000000 \times I_{R_{INNER}} + 5 \times I_{R_1}$	=	0

Step 4 : By solving the equations we get the following results

	$\operatorname{Current}(\mathbf{I})$	Voltage(V)
R_3	3000010/2700011	60000200/2700011
V_1	-7000030/2700011	100
R_{INFT1}	-20/2700011	-20000000/2700011
R_2	-4000020/2700011	-40000200/2700011
R_1	4000000/2700011	20000000/2700011
R_4	-7000030/2700011	-210000900/2700011

Şekil 2.13. Şekil 2.1.(a)'daki DC devresi için "V1" baz alınarak gerçekleştirilen çözüm

Tablo 2.6, Şekil 2.2.(a)'daki AC devresi için LaTeX dilindeki çıktı dokümanını gösterir. LaTeX formatında üretilen bu dokümanlar, sadece çözümleme aşamasında ekranda görüntülenmekle kalmayıp aynı zamanda resim formatında da kalıcı bir dosya haline getirilmektedir. Bir devre çözümleme işlemine (birden çok kaynak için birden çok dosya) ait dosyalar, DTD'nin bulunduğu dosya isminin yanına rastgele bir sayı eklenerek oluşturulur. Böylece dosyaların eşsiz bir isme sahip olması sağlanır. Analiz işlemlerinin dosya olarak üretilmesi hem bir devreye ait çözümlemelerin saklanması hem de projenin geliştirilmesi açısından oldukça önem arz etmektedir.

Tablo 2.6'da verilen LaTeX dilindeki çıktı dokümanının yorumlanmış hali aynı zamanda Şekil 2.2.(a)'daki AC devresi için gerçekleştirilen çözümün de belirtildiği Şekil 2.14'tür.

Tablo 2.6. Şekil 2.2.(a)'daki AC devresi için gerçekleştirilen çözümü LaTeX dilindeki çıktı dokümanı

Vlarge \texthf/Granh_Cut Analysis \\\\texthf/Sten 1: Ohm's Law \\\\\
\hegin{multine}\hegin{array}///el}
$V \{C \{1\}\} \& - \& I \{C \{1\}\} \ times Z \{C \{1\}\} \$
$V \{I \{I\}\} \& = \& I \{I \{I\}\} \text{ times } Z \{I \{I\}\} $
$V [R_{1}] \& = \& I [R_{1}] \\ \text{times } R_{1} \\ $
$V_{R_{1}} = \alpha I_{R_{1}} + \beta $
$v_{[X_{2}]} = \alpha I_{[X_{2}]} \text{ (lines } X_{2}) $
tarthf/Stan 2: Cut System of Equations 1
\textbf((Kirchhoff's Current Law) /////
hearing (multine) begin (amay) ([a])
V = V = V = V = V = V = V = V = V = V =
$I_{K_{1}} I_{J} + I_{K_{2}} I_{J} + I_{I} C_{1} I_{J} + I_{I} C_{1} I_{J} \alpha - \alpha O $ $I_{K_{1}} I_{L} I_{L} I_{L} I_{L} I_{L} I_{L} I_{L} I_{L} A_{$
$-I_{K_{2}} + I_{L_{1}} + I_{1} + L_{1} + L_{1} + L_{2} + L_{$
\ena{unay}\ena{multine}\\\\\
\lexib]{Slep 5: By substituting the variables with }\
\lexib]{ Ineir values, and with Ohm equations at Step 1, }\\
\textof{ we get following equations : }\\\\
$\begin{multine} begin{array}{lcl} \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \ \$
$\frac{Fac}{V_{R_{1}}} = \frac{1}{10} + \frac{Fac}{V_{R_{2}}} = \frac{1}{10} + \frac{Fac}{V_{R_{2}}} = \frac{1}{10} + \frac{Fac}{V_{R_{2}}} = \frac{1}{10} + \frac{1}{10} = \frac{1}{10} = \frac{1}{10} + \frac{1}{10} = \frac{1}{10} = \frac{1}{10} + \frac{1}{10} = \frac{1}{10} = \frac{1}{10} = \frac{1}{10} = \frac{1}{10} + \frac{1}{10} = \frac{1}{1$
$- \frac{V_{R_{2}}}{6} + \frac{V_{L_{1}}}{38,00} \& = \& 0 $
\end{array}\end{multline}
\textbf{Step 4: By solving the equations }\\
\textbf{ we get the following results }\\\\
\begin{tabular}{ l c c }
\hline & \textbf{Current(I)} & \textbf{Voltage(V)} \\
$hline R_{1} & 4,00Cos(200000,00t - 36,87) & 40,00Cos(200000,00t - 36,87) $
$hline R_{2} \& 4,00Cos(200000,00t - 90,00) \& 24,00Cos(200000,00t - 90,00) $
$hline I_{1} & 8,00Cos(200000,00t) & -40,00Cos(200000,00t - 36,87)$
$\label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 40,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(200000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(200000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t-36,87) \\ \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(20000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(2000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(2000,00t+53,13) & \label{eq:line_c_1} \& 8,00 Cos(2000,00t+53,13) & \label{eq:line_c_1} \& 8,00 $
\hline L_{1} & 4,00Cos(200000,00t -90,00) & 32,00Cos(200000,00t) \\\hline
\end{tabular}\\

Graph-Cut Analysis Step 1 : Ohm's Law

 $\begin{array}{rcl} V_{C_1} &=& I_{C_1} \times Z_{C_1} \\ V_{L_1} &=& I_{L_1} \times Z_{L_1} \\ V_{R_1} &=& I_{R_1} \times R_1 \\ V_{R_2} &=& I_{R_2} \times R_2 \end{array}$

Step 2 : Cut System of Equations (Kirchhoff's Current Law)

$$I_{R_1} + I_{R_2} - I_1 + I_{C_1} = 0$$

-I_{R_2} + I_{L_1} = 0

Step 3 : By substituting the variables with their values, and with Ohm equations at Step 1, we get following equations :

$$\begin{array}{rcl} \displaystyle \frac{V_{R_1}}{10} + \frac{V_{R_2}}{6} - 8,00 - \frac{V_{C_1}}{j5,00} &=& 0 \\ \displaystyle - \frac{V_{R_2}}{6} + \frac{V_{L_1}}{j8,00} &=& 0 \end{array} \end{array}$$

Step 4 : By solving the equations we get the following results

	$\operatorname{Current}(\mathbf{I})$	Voltage(V)
R_1	4,00Cos(200000,00t - 36,87)	40,00Cos(200000,00t - 36,87)
R_2	4,00Cos(200000,00t-90,00)	24,00Cos(200000,00t-90,00)
I_1	8,00Cos(200000,00t)	-40,00Cos(200000,00t - 36,87)
C_1	8,00Cos(200000,00t+53,13)	40,00Cos(200000,00t - 36,87)
L_1	4,00Cos(200000,00t-90,00)	32,00Cos(200000,00t)

Şekil 2.14. Şekil 2.2.(a)'daki AC devresi için gerçekleştirilen çözüm

2.2.5. Eşdeğer Direnç Hesaplama

Bir elektrik devresi için eşdeğer direnç hesaplanacaksa, öncelikle devrede herhangi bir akım veya gerilim kaynağı olup olmadığı kontrol edilir. Devre herhangi bir kaynak içeriyorsa, bir uyarı bilgisi görüntülenir. Devrede herhangi bir kaynak bulunmuyorsa, eşdeğer direncin hesaplanması için gerekli olan iki düğüm bilgisi belirtilir. Belirtilen iki düğüm arasına 1 amperlik bir akım kaynağı bağlanarak elde edilen elektrik devresinin analizi gerçekleştirilir. Sonuç olarak akım kaynağının bağlı olduğu iki düğüm arasındaki hesaplanan gerilim değeri eşdeğer dirence eşit olur. Eşdeğer direnç hesaplama işleminin, akım kaynağı bağlanarak oluşturulan bir elektrik devresinin kesi sistemi yoluyla çözümlenmesine karşılık geldiği açıktır.

Şekil 2.15.(a)'da açık bir elektrik devresi görüntülenmektedir. Bu devrenin DTD tanımlamasının yapılması için devre elemanlarının ve düğümlerinin adlandırılması Şekil 2.15.(b)'de gösterilmiştir. Şekil 2.15.(c)'de DTD tanımlaması verilen ilgili devrenin "N1" ve "N2" düğümleri arasındaki eşdeğer direncin hesaplanması için yerleştirilen akım kaynağı ile birlikte olan gösterimi de Şekil 2.15.(d)'de belirtilmiştir.



Şekil 2.15. (a) Açık bir elektrik devresi (b) Devrenin DTD tanımlamasının yapılması için devre elemanlarının ve düğümlerinin adlandırılması (c) Devrenin DTD tanımlaması (d) Devrenin "N1" ve "N2" düğümleri arasındaki eşdeğer direncinin hesaplanması için yerleştirilen akım kaynağı ile birlikte olan gösterimi

Şekil 2.15.(a)'daki devre için gerçekleştirilen eşdeğer direnç analizi Şekil 2.16'da gösterilmiştir.

Step 1: Ohm's Law

 $V_{C_1} = I_{C_1} \times Z_{C_1}$ $V_{L_1} = I_{L_1} \times Z_{L_1}$ $V_{R_1} = I_{R_1} \times R_1$

Step 2 : Cut System of Equations (Kirchhoff's Current Law)

$$\begin{array}{rcl} -I_{L_1}+I_{test} &=& 0\\ -I_{L_1}+I_{C_1} &=& 0\\ -I_{L_1}+I_{R_1} &=& 0 \end{array}$$

Step 3 : By substituting the variables with their values, and with Ohm equations at Step 1, we get following equations :

$$\begin{aligned} &-\frac{V_{L_1}}{j160,00} + 0.87 + j0.50 &= 0\\ &-\frac{V_{L_1}}{j160,00} - \frac{V_{C_1}}{j40,00} &= 0\\ &-\frac{V_{L_1}}{j160,00} + \frac{V_{R_1}}{90} &= 0 \end{aligned}$$

Step 4 : By solving the equations we get the following results

	Current(I)	Voltage(V)
L_1	1,00Cos(5000,00t+30,00)	-160,00Cos(5000,00t-60,00)
I_{test}	1,00Cos(5000,00t+30,00)	-150,00Cos(5000,00t+83,13)
C_1	1,00Cos(5000,00t+30,00)	40,00Cos(5000,00t-60,00)
R_1	1,00Cos(5000,00t+30,00)	90,00Cos(5000,00t+30,00)

Step 5 : Calculated Equivalent Resistance

$$R_{eq} = \frac{V_{I_{test}}}{I_{test}}$$

$$R_{eq} = 150,00Cos(5000,00t + 53,13)$$

Şekil 2.16. Şekil 2.15.(a)'daki devre için gerçekleştirilen eşdeğer direnç analizi

3. BULGULAR VE İRDELEME

Günümüzün hızla gelişen teknolojisi, elektronik ortamı ve ilgili bilgisayar yazılımlarını öğretim faaliyetlerinin önemli bir bileşenine dönüştürmüştür. E-öğrenme yazılımlarının öğretimdeki olumlu etkisi, elektrik ve elektronik devrelerinin öğretimi de dahil olmak üzere birçok alanda ilgili yazılımların geliştirilmesine yol açmıştır [88].

Elektrik devrelerinin öğretimi ile eşzamanlı olarak, SPICE gibi bazı devre simülasyon araçları yararlı özellikleri ile birlikte öğrencilere tanıtılmakta ve böylece kavramların daha iyi anlaşılması sağlanmaktadır. Literatürdeki SPICE gibi e-öğrenme yazılım araçlarının önemli bir dezavantajı, yalnızca belirli bir elektrik devresi için akım veya gerilim değerleri gibi devre simülasyon sonuçları veya çıktıları üretmeleridir. Başka bir deyişle, elde edilen değerler üretilmeden önce gerçekleştirilecek ara hesaplamalar hakkında herhangi bir bilgi verilmemektedir [89]. Ayrıca, öğrenim sürecinde fayda sağlayabilecek bir devrenin eşdeğer direncinin hesaplanması gibi bir yapı içermemektedirler.

Bu çalışmada, doğru akım ve kararlı durumdaki alternatif akım devrelerinin çözümlenmesi için geliştirilen yazılımlar açıklanmaktadır. İlgili yazılımlar, elektrik devrelerinin çözümlemesini mevcut elektrik devresi analizi ve simülasyonlarına benzer şekilde gerçekleştirirler. Önceki çalışmalardan farklı olarak, temel devre yasalarına bağlı olarak gerçekleştirilen ara hesaplamaları ve denklemleri içeren bir çıktı belgesi üretir ve çözümleme sürecinin anlaşılabilirliğini artırmak amacıyla belirli bir devrenin hesaplama adımları görüntülenir. SPICE gibi devre analiz programları tarafından kullanılan modifiye düğüm analiz yönteminin aksine, hem Kirchhoff'un akım yasasını (KCL) hem de Kirchhoff'un gerilim yasasını (KVL) destekleyen graf analiz yöntemi kullanılmaktadır. Ayrıca, elektrik devrelerini metinsel formda temsil etmek amacıyla otomatik araçlarla kolayca düzenlenebilen bir devre tanımlama dili (DTD) geliştirilmiştir.

Elektrik devrelerinin etkin analizi, belirli bir devrenin tüm elemanları ve bağlantı noktaları ile birlikte temsil edilebileceği yeni ve modern bir tanımlama dili kullanımını gerektirir. Literatürde, elektrik devrelerinin metinsel formda temsili ile ilgili fazla çalışma bulunmamaktadır. Mevcut çalışmalar genellikle devre elemanlarını, değerlerini ve bağlantılarını metin formunda içeren elektrik devrelerinin temsili için Netlist kullanır [90]. SPICE tabanlı programların giriş dosyasında da bulunan devrelerin Netlist tanımlaması, grafiksel ara yüz aracılığıyla kullanıcıdan elde edilen verilerden otomatik olarak oluşturulur. Netlist, geçmişten günümüze yapılan çeşitli iyileştirmelerle devre tanımı açısından kullanıcılarına birçok gelişmiş seçenek sunmaktadır. Bununla birlikte, bazı dezavantajları aşağıdaki gibi sıralanabilir.

➢ Netlist'de kullanılan sayısal verileri tanımlama desteği rasyonel sayılara göre yetersizdir.

Hesaplamalar kayan noktalı sayılar üzerinden yapıldığından, kesme hataları sıklıkla oluşur.

> Özelliklerinin çoğu dili karmaşıklaştırır ve kolayca aşina olunmasını zorlaştırır.

Uygulamalarda kısa devrenin temsili noktasında kullanılan bir milyon ölçekli yaklaşım, sonuçların çok daha doğru şekilde elde edilebilmesi amacıyla belirlenmiştir. Bu seviyedeki bir ölçekle yetmiş-seksen basamaklı sayılar üzerinde çalışılmakla birlikte bu türden rasyonel sayılarla işlemler devam ettirilmektedir. Gerçekleştirilen çalışmalarda uygulamaların bir milyar ölçeğinde çalışabilir olduğu tespit edilse de buna gerek duyulmamıştır.

Uygulamalarda elektrik devrelerinin temsilinin gösterilmesi oldukça önem arz etmektedir. Örneğin, şematik görsele sahip bir elektrik devresinin DTD'ye göre kodlanması sonucunda oluşturulan devre temsili ile DTD bilgisinin doğru olarak girilip girilmediği hızlıca kontrol edilebilir. Bu sayede, devre analiz işlemi sonucunda elde edilen sonuçların değerlendirilmesinde bir ön kontrol aşaması sağlanmış olmaktadır. Devre temsilinin göründüğü ara yüzün etkileşimli olması, düğümler üzerinden devrenin yeniden konumlandırılmasına izin vermekte ve devrenin okunabilirliğinin artırılmasına yardımcı olmaktadır.

Pasif devre elemanlarından biri olan direnç için akım yönü bilgisinin keyfi olarak seçilebileceğini daha önce belirtmiştik. DC devreleri için gerçekleştirilen çözümleme işlemleri sonucunda direnç için elde edilen akım ve gerilim değerlerinin bazılarının negatif olduğu görülebilmektedir. Buradaki temel etki akımdan kaynaklanmaktadır. Gerilimin negatif değere sahip olması ise Ohm kanununun bir sonucudur. Akım değerinin negatif olması, ilgili direnç için seçilen akım yönünün analiz işlemi sonucunda elde edilen akım yönüne ters olduğunu göstermektedir. Böylece çözümleme işlemi sonunda gerçek akım yönleri elde edilir.

Bağımsız gerilim ve akım kaynakları için keyfi yön seçimi olamaz ve eğer keyfi yön seçimi yapılırsa hatalı çözüm üretileceği açıktır. DC devrelerinde akım kaynakları için gerilim değerinin, gerilim kaynakları için akım değerinin negatif olması ilgili elemanların

üzerinden belirttikleri yönde akımın aktığını gösterir. Eğer akım kaynakları için gerilim değeri, gerilim kaynakları için akım değeri pozitif ise bu durumda ilgili elemanların üzerinden akımın ters yönde aktığı ortaya çıkmaktadır.

AC devrelerinde kullanılan pasif devre elemanları olan indüktör ve kapasitör için negatif değerler daha farklı yorumlanmaktadır. AC devrelerinde akım yönünün değişken olduğu zaten bilinen bir durumdur. AC devreleri için geliştirilen uygulamada tüm işlemlerin son aşamaya kadar karmaşık sayılar üzerinden devam ettirildiğini, sonuçların gösterilmesi noktasında fazör gösterimin tercih edildiğini daha önce belirtmiştik. Fazör gösterim temel olarak kutupsal formdaki karmaşık sayılardan hızlıca elde edilebilir. Fakat burada unutulmamalıdır ki farklı karmaşık sayıların kutupsal gösterimleri dolayısıyla da fazör gösterimleri (genlik ve faz bilgisi olarak) aynı olabilir. Örnek olarak -3+4j ile 3-4j'nin kutupsal ve fazör gösterimleri aynıdır fakat bu karmaşık sayılar dolayısıyla da bulunan sonuçlar aynı değildir. AC devrelerinde tek bir kaynağın olması durumunda, pasif devre elemanlarına ait değerlerin negatif çıkması bir önem teşkil etmemektedir. Fakat birden çok kaynak içeren devrelerde bu önemli bir durum olarak belirmektedir. Şöyle ki; süperpozisyon teoremi gereğince her bir kaynak için gerçekleştirilen çözümlerin toplamından nihai sonuçların elde edilmesi gerekir fakat burada eğer belirlenen teknik uvgulanmazsa hatalı sonuçlar elde edilir. Alt çözümlerden nihai sonuçların elde edilebilmesini sağlamak amacıyla, fazör gösterime geçilmeden önce karmaşık sayının reel kısmı kontrol edilir. Eğer reel kısım negatif ise sayı bir bütün olarak eksi parantezine alınır. İşte elde edilen sonuçlardaki negatif değeri de bu eksi işaretinden kaynaklanmaktadır. Özetle negatif işaret tekniği, süperpozisyon teoreminin sonuçlar üzerinden gerçekleştirilebilmesi amacıyla geliştirilmiştir. Tek kaynak içeren devrelerin de yine süperpozisyon tekniği ile çözülebildiği düşünüldüğünde negatif değerler elde edilebilir ama bu tür devrelerde bu durum bir anlam teşkil etmemektedir. Aynı çözüm sistemi çevre ve kesi sistemlerinde de uygulandığından, benzer sekilde tek bir kaynak içeren devrelerde gelen negatif değerlerin bir anlam içermeyeceği ortadadır.

4. SONUÇLAR

Bu çalışmada, doğru akım ve kararlı durumdaki alternatif akım devrelerinde bulunan her bir elemana ait akım ve gerilim değerlerinin elde edilebilmesi amacıyla analiz sürecini ayrı ayrı gerçekleştiren uygulamalar geliştirilmiştir. Doğru akım devrelerinde pasif devre elemanlarından olan direnç ile bağımsız akım ve gerilim kaynakları içeren yapılar çözümlenirken, alternatif akım devrelerinde belirtilen elemanlara ek olarak indüktör ve kapasitör de yer almaktadır. Ayrıca, geliştirilen her iki yazılım kısa devre ve toprak bağlantısı içeren devrelerin de analizini gerçekleştirebilmektedir. Çözümleme işlemi sonucunda ilgili her bir eleman için akım ve gerilim değerleri belli olduğundan, her bir elemanın ne kadar güç harcadığı veya sağladığı da rahatlıkla belirlenebilir.

İlgili uygulamalar çözümleme işlemlerini adım adım görüntülemelerinin yanı sıra ilgili hesaplamaları da içeren bir çıktı dokümanı oluştururlar. Her bir uygulama devre tanımlama bilgisinden yararlanarak devreye ait şematik bir temsil de oluşturur. Analizin gerçekleştirilmesi, analiz işlemi sonunda elde edilen sonuçları içeren bir çıktı dokümanı üretilmesi ve devrenin şematik temsilinin oluşturulmasına ek olarak her iki uygulama da devrede bulunan herhangi iki düğüm arasındaki eşdeğer direnç hesaplamasını gerçekleştirebilmektedir.

Devre bilgilerinin, uygulamalara girilebilmesini sağlamak amacıyla bir devre tanımlama dili geliştirilmiştir. Geliştirilen devre tanımlama dilinin kolay kullanılabilmesi, hızlıca aşina olunabilmesi ve ileriye dönük gelişmeleri bünyesinde barındıracak bir yapıda olması sağlanmıştır. Alternatif akım devreleri için geliştirilen dil, doğru akım devreleri için geliştirilen dil üzerinden hızlıca üretilmiştir.

Uygulamalar literatürde yoğun olarak kullanılan modifiye düğüm analiz tekniği yerine hem KVL hem de KCL denklemlerinin oluşturulmasına olanak sağlayan graf tekniğini kullanırlar. Graf tekniği hem çevre sistemi hem de kesi sistemi eşitliklerine imkan sağlamaktadır. Çevre sistemi yalnızca gerilim kaynakları, kesi sistemi ise yalnızca akım kaynakları içeren devrelerin çözümlenmesinde kullanılabilir. Hem akım hem de gerilim kaynağı içeren devrelerin çözümlenmesini sağlayabilmek amacıyla süperpozisyon teoremi kullanılmıştır. Graf tekniği aynı zamanda çözümleme işlemine geçilmeden önce girilen devrenin bağlı olup olmadığını da inceleyerek ön bir kontrol işleminin gerçekleştirilmesine olanak sağlar. Doğru akım devrelerinde dirençler için keyfi olarak verilen akım yönü çözümleme işlemi sonunda tam olarak belirlenmektedir. Ayrıca birden çok kaynak içeren devrelerde kaynaklar üzerinden geçen nihai akım yönü de belirlenmektedir.

Akım ve gerilim kaynağı içeren alternatif akım devrelerinin çözümünde kullanılan süperpozisyon teoremi gereğince alt hesaplamalardan nihai sonuçların elde edilebilmesini sağlamak amacıyla fazör gösterimlerde farklı bir teknik (negatif işaret) kullanılmıştır.

Uygulamalarda kullanılan sayı sistemi sayesinde elde edilen sonuçlar diğer analiz yazılımlarına göre gerçek değerlere oldukça yakınsamaktadır. Sonuçların görüntülenme aşamasına kadar karmaşık sayılar üzerinden sürdürülen işlemler, değerlerin görüntülenme aşamasında daha rahat algılanabilmesi amacıyla fazör temsillerine dönüştürüldükten sonra zaman alanına geçilerek sonlandırılır.

5. ÖNERİLER

Geliştirilen uygulamalar, pasif devre elemanları ile bağımsız akım ve gerilim kaynaklarından oluşan doğru akım ve kararlı durumdaki alternatif akım devrelerinin analizini başarıyla gerçekleştirmelerine rağmen elektrik devrelerinin çözümlenmesine eklenebilecek farklı devre elemanları ve çeşitli başka durumlar mevcuttur.

Analiz işlemlerini gerçekleştirirken empedans ve admitans matrislerinin bünyesinde bağımlı akım veya gerilim kaynaklarını barındırabileceğini belirtmiştik. Dolayısıyla hem doğru akım hem de alternatif akım devrelerine bağımlı akım veya gerilim kaynakları eklenerek çözümlenmeleri gerçekleştirilebilir. Yine aynı matrislerin birbirini etkileyen iki indüktörün oluşturduğu indüktansı barındırabileceğinden hareketle, ilgili bilgiyi içeren alternatif akım devrelerinin çözümlenmesini sağlayacak şekilde ilerlemeler sağlanabilir.

Geliştirilen uygulamalar tek bir uygulama olacak şekilde birleştirilebilir. Bu kısımda geliştirilecek uygulamanın, iki ayrı uygulamayı bir bütün halinde içermesi olarak düşünülebilir.

Alternatif akım devrelerinde analiz süreci sonunda elde edilen verilerin yalnızca kararlı durum bilgilerini içerdiğini belirmiştik. Alternatif akım devreleri için herhangi bir *t* anındaki çözümlemeyi gerçekleştirecek bir uygulama geliştirilebilir. Bu uygulama, kararlı duruma ek olarak geçici durum analizlerini de gerçekleştirmek zorundadır. Bu tür bir uygulamanın geliştirilmesi noktasında ilk hedef, durum denklemlerinin elde edilmesi olacaktır. Fakat bu denklemlerin elde edilmesi için gereken çözüm yolu bazı farklılıklar içerir. İlk olarak açılım ağacı seçim kıstasları değişmektedir. Çalışmada geliştirilen uygulamalar devre grafina ait herhangi bir açılım ağacını seçerek işlemlere başlayabilir fakat durum denklemlerini elde etmek için seçilecek açılım ağacının öncelik sırasına göre aşağıdaki özelliklere sahip olması beklenir. Açılım ağacı oluşturuluncaya kadar birinci adımdan itibaren ilerlenir [91]. Açılım ağacında akım kaynakları bulunmamalıdır.

- 1. Açılım ağacı devredeki bütün gerilim kaynaklarını içermelidir.
- 2. Açılım ağacı azami sayıda kapasitör içermelidir.
- 3. Açılım ağacı azami sayıda direnç içermelidir.
- 4. Asgari sayıda indüktör içermelidir.

İlgili bilgilerden hareketle bu tür bir ağacın belirlenebilmesi için bütün açılım ağaçlarının oluşturulması gerektiği ortadadır. Bir grafa ait bütün açılım ağaçlarını oluşturan çeşitli algoritmalar mevcuttur.

Uygulamaların daha kolay ulaşılabilir ve platform bağımsız bir yapıya ulaşmasını sağlamak amacıyla web ortamına aktarılması çalışmaya seviye atlatacaktır.



6. KAYNAKLAR

- 1. Olivier, J., C., Electrical Circuits: A Primer, Artech House Publishers, United States of America, 2018.
- 2. Yiğit, N. ve Akdeniz, A., R., Fizik Öğretiminde Bilgisayar Destekli Etkinliklerin Öğrenci Kazanımları Üzerine Etkisi: Elektrik Devreleri Örneği, <u>Gazi Eğitim Fakültesi</u> <u>Dergisi</u>, 23, 3 (2003) 99-113.
- 3. Najini, H. ve Muthukumaraswamy, S., A., Piezoelectric Energy Generation from Vehicle Traffic with Technoeconomic Analysis, <u>Journal of Renewable Energy</u>, (2017) 1-16.
- 4. https://en.wikipedia.org/wiki/Sine_wave Sine Wave. 23.05.2021.
- 5. IEEE S., C., IEEE Recommended Practice for Electric Installations on Shipboard, The Institute of Electrical and Electronics Engineers, New York, 1971.
- 6. Alexander, C., K. ve Sadiku, M., N., O., Fundamentals of Electric Circuits, Fifth Edition, McGraw-Hill, New York, 2013.
- Wagdy, M., F. ve Ng, W., -M., Validity of uniform quantization error model for sinusoidal signals without and with dither, <u>IEEE Transactions on Instrumentation and</u> <u>Measurement</u>, 38, 3 (1989) 718-722.
- 8. https://en.wikipedia.org/wiki/Radian Radian. 25.05.2021.
- 9. Pratumnopharat, P., Leung, P., S. ve Court, R., S., Extracting fatigue damage parts from the stress–time history of horizontal axis wind turbine blades, <u>Renewable Energy</u>, 58, (2013) 115-126.
- 10. Fox, H. ve Bolton, W., Mathematics for Engineers and Technologists, Butterworth-Heinemann Ltd, Oxford, 2002.
- 11. https://mathworld.wolfram.com/TrigonometricAdditionFormulas.html Trigonometric Addition Formulas. 28.06.2021.
- 12. https://en.wikipedia.org/wiki/Inverse_trigonometric_functions Inverse trigonometric functions. 29.06.2021.
- 13. Nanda, P., Panigrahi, C., K. Ve Dasgupta, A., Phasor Estimation and Modelling Techniques of PMU- A Review, <u>Energy Procedia</u>, 109, (2017) 64-77.
- 14. Pflug, H., W. ve Hubregt, J., V., Time Trajectory Rectifier Impedance Analysis, 2019 IEEE Wireless Power Transfer Conference (WPTC), 2019, London, 257-262.
- 15. https://en.wikipedia.org/wiki/Complex_number Complex number. 30.06.2021.

- 16. Poularikas, A., D. ve Ramadan, Z., M., Adaptive Filtering Primer with MATLAB, CRC Press Inc, United States of America, 2006.
- 17. Cadena, R., Electricity for the Entertainment Electrician & Technician, Focal Press, United Kingdom, 2009.
- 18. Plonus, M., Electronics and Communications for Scientists and Engineers, Second Edition, Butterworth-Heinemann Inc, United States of America, 2020.
- 19. Mayergoyz, I., D. ve Lawson, W., Basic Electric Circuit Theory : A One-Semester Text, Academic Press Inc, United States of America, 1996.
- Yang, J., Kim, J., Kim, W. ve Kim, Y., H., Measuring User Similarity Using Electric Circuit Analysis: Application to Collaborative Filtering, <u>PLOS ONE</u>, 7, 11 (2012) 1-10.
- 21. Irwin, J., D. ve Nelms, R., M., Basic Engineering Circuit Analysis, Eleventh Edition, Wiley, United States of America, 2015.
- Sahoo, R., R. ve Singh, M., Improved mathematical modelling for PV module using MATLAB/Simulink, 3rd International Conference on Electrical Energy Systems (ICEES), 2016, India, 195-200.
- 23. https://www.ume.tubitak.gov.tr/tr/icerik/si-birimlerinin-onekleri SI Birimlerinin Önekleri. 23 Mayıs 2021.
- 24. Lipschutz, S. ve Lipson, M., Schaum's Outline of Discrete Mathematics, Third Edition, McGraw-Hill, United States of America, 2007.
- 25. Deo, N., Graph Theory with Applications to Engineering & Computer Science, Dover Edition, Prentice-Hall, New York, 2016.
- 26. Chen, W., K., Graph Theory and Its Engineering Applications, World Scientific Publishing Co, Singapore, 1997.
- 27. Barnes, J., A., Graph Theory and Social Networks: A Technical Comment on Connectedness and Connectivity, <u>Sociology</u>, 3, 2 (1969) 215-232.
- 28. Bhowmik, B., Studies on Dimultigraph and Prograph Based Applications of Graph Theory in Computer Science, <u>International Journal of Computer and Communication</u> <u>Technology</u>, 1, 3 (2010) 165-169.
- 29. Chen, W., K., Applied Graph Theory, First Edition, North Holland, Netherlands, 1971.
- Kirchhoff, G., Ueber die Auflösung der Gleichungen auf welche man bei der Untersuchungen der linearen Verteilung galvanischer Ströme geführt wird, <u>Annalen</u> <u>Der Physik Und Chemie</u>, 148, 12 (1847) 497-508.

- Chen, W., K., Linear Networks And Systems: Algorithms And Computer-aided Implementations, Second Edition, World Scientific Publishing Company, Singapore, 1990.
- 32. Bayati, M., Braunstein, A., ve Zecchina, R., A Rigorous Analysis of The Cavity Equations for The Minimum Spanning Tree, <u>Journal of Mathematical Physics</u>, 49, 12 (2008) 1-5.
- 33. Santanu, S., R., Graph Theory with Algorithms and its Applications, Springer India Private Ltd, New Delhi, 2013.
- 34. Chen, H. ve Zhang, F., The Critical Group of a Clique-Inserted Graph, <u>Discrete</u> <u>Mathematics</u>, 319, (2014) 24-32.
- 35. Hochstättler, W. ve Schliep, A., CATBox : An Interactive Course in Combinatorial Optimization, Springer-Verlag Berlin and Heidelberg GmbH & Co. K, Berlin, 2010.
- 36. Veblen, O., Analysis Situs, Second Edition, American Mathematical Societ, New York, 1931.
- 37. Seshu, S. ve Reed, M., B., On The Cut Sets of Electrical Networks, Proc. 2nd Midwest Symposium on Circuit Theory, 1956, Michigan, 1.1:1-13.
- 38. Whitty, R., W., Vertex-disjoint paths and edge-disjoint branchings in directed graphs, Journal of Graph Theory, 11, 3 (1987) 349-358.
- 39. Jeffrey, A., Matrix Operations for Engineers and Scientists : An Essential Guide in Linear Algebra, Springer, Netherlands, 2010.
- 40. Chen, W., K., Net Theory And Its Applications: Flows In Networks, Imperial College Press, London, 2003.
- 41. Çifci, A., Bağımlı ve Bağımsız Kaynaklar. https://abs.mehmetakif.edu.tr/upload/0618_2213_dosya.pdf 05.06.2021
- 42. Prasad, V., C., A Comment on Kirchhoff's Laws and Tellegen's Theorem, <u>IETE</u> Journal of Education, 56, 2 (2015) 51-54.
- 43. Antonov, A., A., Adjustment of the Special Theory of Relativity according to the Ohm's Law, <u>American Journal of Electrical and Electronic Engineering</u>, 3, 5 (2015) 124-129.
- 44. Sivanandam, S., N., Electric Circuit Analysis, Second Edition, Sangam Books Ltd, London, 2002.
- 45. Subtirelu, G., E., Dobriceanu, M. ve Pistol, P., Virtual instrument for study of singlephase AC unknown load, 2012 International Conference on Applied and Theoretical Electricity, 2012, Romania, 1-6.

- 46. Mahadevan, K. ve Chitra, C., Electrical Circuit Analysis, Second Revised Edition, PHI Learning, India, 2018.
- 47. Ghosh, S., P. ve Chakraborty, A., K., Network Analysis and Synthesis, McGraw-Hill, Delhi, 2010.
- 48. Patrick, D., R. ve Fardo, S., W., Electricity and Electronics Fundamentals, Second Edition, Taylor & Francis Inc, Washington, 2008.
- 49. Kumar, K., S., S., Electric Circuits and Networks : For Gtu, Pearson Education India, New Delhi, 2011.
- 50. Narayanan, H., Submodular Functions and Electrical Networks, Elsevier Science Ltd, Netherlands, 1997.
- 51. Hamayer, K. ve Belmans, R., Numerical Modelling and Design of Electrical Machines and Devices, WIT Press, United Kingdom, 1999.
- 52. Mishra, B., Algorithmic Algebra, Softcover reprint of the original 1st ed. 1993, Springer-Verlag, New York, 2012.
- 53. Dobkin, D. P. ve Silver, D., Recipes for Geometry and Numerical Analysis Part I: An Empirical Study, Proceedings of the Fourth Annual Symposium on Computational Geometry, 1998, United States of America, 93-105.
- 54. Lauko, H., Ročkai, P. ve Barnat J., Symbolic Computation via Program Transformation, Theoretical Aspects of Computing ICTAC 2018, 2018, South Africa, 313-332.
- 55. Pehlivan, H., Sayısal Çözümleme Yöntemlerinin Programlanması ve Yorumlanması, <u>Düzce Üniversitesi Bilim ve Teknoloji Dergisi</u>, 7, (2019) 872-894.
- 56. Meduna, A., Automata and Languages : Theory and Applications, 2000 ed., Springer, London, 2000.
- 57. Appel, A., W. ve Palsberg, J., Modern Compiler Implementation in Java, Second edition, Cambridge University Press, Cambridge, 2015.
- 58. R. Hartley, Writing Interpreters with JavaCC. https://www.cs.nmsu.edu/~rth/cs/cs471/InterpretersJavaCC.html 10 Haziran 2021
- 59. Avinash, C., K., Designing with Objects : Object-Oriented Design Patterns Explained with Stories from Harry Potter, 1. Wiley, New York, 2015.
- 60. Reis, A., J., D., Compiler Construction Using Java, JavaCC, and Yacc, Wiley, New York, 2012.
- 61. Gonzalez, T., Computing Handbook : Computer Science and Software Engineering, Third New Edition, Taylor & Francis Inc, Washington, 2014.

- 62. Shaffer, E., C. ve Mabry, F., J., A student designed, web-based learning program for circuit analysis, 30th Annual Frontiers in Education Conference. Building on A Century of Progress in Engineering Education. Conference Proceedings, 2000, Kansas City, 17-22.
- 63. Weyten, L., Rombouts, P. ve Maeyer, J., D., Web-Based Trainer for Electrical Circuit Analysis, <u>IEEE Transactions on Education</u>, 52, 1 (2009) 185-189.
- 64. Weyten, L., Rombouts, P., Catteau, B. ve Bock, M., D., Validation of Symbolic Expressions in Circuit Analysis E-Learning, <u>IEEE Transactions on Education</u>, 54, 4 (2011) 564-568.
- Skromme, B., J., Rayes, P., J., Whitlatch, C., D., Wang, Q., Barrus, A., Quick, J. M., Atkinson, R. K. ve Frank, T., S., Computer-aided instruction for introductory linear circuit analysis, 2013 IEEE Frontiers in Education Conference, 2013, Oklahoma City, 314-319.
- 66. Butz, B., P., Duarte, M. ve Miller, S., M., An intelligent tutoring system for circuit analysis, <u>IEEE Transactions on Education</u>, 49, 2 (2006) 216-223.
- 67. Costa, L., R., J., Honkala, M. ve Lehtovuori, A., Applying the Problem-Based Learning Approach to Teach Elementary Circuit Analysis, <u>IEEE Transactions on Education</u>, 50, 1 (2007) 41-48.
- Reisslein, J., Johnson, A., M. ve Reisslein, M., Color Coding of Circuit Quantities in Introductory Circuit Analysis Instruction, <u>IEEE Transactions on Education</u>, 58, 1 (2015) 7-14.
- 69. Constantinescu, F., Nitescu, M. ve Constantin, V., M., Symbolic Computation Laboratory for Circuit Analysis and Synthesis, Simpozionul National de Electrotehnica Teoretica, 2003, Bucuresti, 50-55.
- 70. https://www.maplesoft.com/applications/view.aspx?SID=1427 Symbolic Circuit Analysis and Design Using Maple. 15.06.2021.
- 71. Morris, N., M., Electrical Circuit Analysis and Design, Palgrave MacMillan, United Kingdom, 1993.
- 72. http://www.prodid.it/Sapwin4/ Sapwin. 15.06.2021.
- 73. Chaturvedi, D., K., Modeling and Simulation of Systems Using MATLAB and Simulink, CRC Press, United States of America, 2010.
- 74. Fitzpatrick, D., Analog Design and Simulation Using OrCAD Capture and PSpice, Newnes, Oxford, 2011.
- 75. Nagel, L., W. ve Pederson, D., O., SPICE (Simulation Program with Integrated Circuit Emphasis), University of California, Berkeley, 1973.

- 76. Nagel, L., W., SPICE2: A Computer Program to Simulate Semiconductor Circuits, University of California, Berkeley, 1975.
- 77. https://en.wikipedia.org/wiki/SPICE SPICE. 16.06.2021.
- 78. Geiger, R., L., Allen, P., E. ve Strader, N., R., VLSI Design Techniques and Digital Circuits: Solutions Manual, McGraw-Hill, New York, 1990.
- 79. Lau, H., T., A Java Library of Graph Algorithms and Optimization, Chapman & Hall/CRC, New York, 2006.
- 80. Karas, İ., Graf Teorisi ve Algoritmalar. https://web.karabuk.edu.tr/ismail.karas/759/Sunu1_esas.pdf 17.06.2021
- 81. Aho, A., V., Handbook of Graph Theory, Second Edition, Taylor & Francis Inc, Washington, 2014.
- 82. Cormen, T., H., Leiserson, C., E., Rivest, R., L. ve Stein, C., Introduction to Algorithms, Third Edition, MIT Press, 2009.
- Alakuş, K., Determinant ve Bir Matrisin Tersi. https://avys.omu.edu.tr/storage/app/public/kamilal/139582/MATK5HF.pdf 18.06.2021
- 84. Bali, N., P., Gupta, P., N. ve Gandhi, C., P., A Textbook of B. Pharmaceutical Mathematics: Remedial Mathematics Volume 1, Laxmi Publications, New Delhi, 2014.
- 85. Arslan, İ., R ile İstatistiksel Programlama, 2. Baskı, Pusula Yayıncılık, İstanbul, 2017.
- 86. Teker, Ö., Derinlemesine HTML & CSS, Godoro Yayıncılık, İstanbul, 2018.
- 87. Griffiths, D., F. ve Higham, D., J., Learning LaTeX, Second Edition, Society for Industrial & Applied Mathematics, New York, 2016.
- 88. https://www.intel.la/content/dam/www/program/education/us/en/documents/positiveimpact-of-elearning.pdf The Positive Impact of eLearning. 25.06.2021.
- 89. Komori, G., Aikawa, N. ve Nishida, Y., Development of Electric Circuit Exercise System by e-Learning, The 2010 International Power Electronics Conference, 2010, Sapporo, 455-458.
- 90. Nelson, P., R., Introduction to Spice Source Files. https://www.cpp.edu/~prnelson/courses/ece220/220-spice-notes.pdf 25.06.2021.

91. Michielsen, B. ve Poirier, J-R., Scientific Computing in Electrical Engineering SCEE 2010, 2012 Edition, Springer-Verlag Berlin and Heidelberg GmbH & Co. K, Berlin, 2012.



ÖZGEÇMİŞ

İlk ve orta öğrenimini Trabzon'da tamamlamıştır. 2000 yılında Trabzon Lisesi'nden mezun olduktan sonra aynı yıl Karadeniz Teknik Üniversitesi Bilgisayar Mühendisliği Bölümünde lisans eğitimine başlamıştır. İngilizce hazırlık sınıfı da dahil olmak üzere 2005 yılında lisans eğitimini tamamladıktan sonra 2007 yılında Fen Bilimleri Enstitüsü Bilgisayar Mühendisliği Anabilim Dalında yüksek lisansına başlamış ve aynı yıl içinde Ordu Üniversitesi Mesudiye Meslek Yüksekokulu Bilgisayar Programcılığı Bölümüne öğretim görevlisi olarak atanmıştır. 2010 yılında Fen Bilimleri Enstitüsü Bilgisayar Mühendisliği Anabilim Dalında doktora eğitimine başlamıştır. 2012 yılında Karadeniz Teknik Üniversitesi Of Teknoloji Fakültesi Yazılım Mühendisliğinde öğretim görevlisi olarak çalışmaya başlamış ve halen ilgili bölümde çalışmaya devam etmektedir.

Yabancı dil olarak İngilizce bilmektedir ve SCI, SSCI, AHCI indeksi kapsamındaki yayını aşağıda verilmiştir.

Hüseyin Pehlivan, ⊠ Celal Atalar, Sultan Zavrak, Development and implementation of an analysis tool for direct current electrical circuits, Computer Applications in Engineering Education, 2020.

https://doi.org/10.1002/cae.22361